

**CENTRO FEDERAL DE EDUCAÇÃO TECNOLÓGICA DE  
MINAS GERAIS**

**Programa de Pós-Graduação em Engenharia Elétrica**

**Associação Ampla Entre CEFET-MG e UFSJ**

**TALLES BARBOSA PORTILHO**

**ESTUDO E PROPOSTA DE UM RETIFICADOR PWM  
DE TRÊS NÍVEIS COM LIMITAÇÃO DA CORRENTE  
DE PARTIDA A TIRISTOR**



**Belo Horizonte**

**2018**

**TALLES BARBOSA PORTILHO**

**ESTUDO E PROPOSTA DE UM RETIFICADOR PWM  
DE TRÊS NÍVEIS COM LIMITAÇÃO DA CORRENTE  
DE PARTIDA A TIRISTOR**

Dissertação apresentada ao Programa de Pós-graduação em Engenharia Elétrica do Centro Federal de Educação Tecnológica de Minas Gerais em ampla associação com a Universidade Federal de São João Del Rei como parte dos requisitos exigidos para a obtenção do título de Mestre em Engenharia Elétrica.

**Área de concentração:** Modelagem e Controle de Sistemas.

**Linha de Pesquisa:** Sistemas de Controle.

**Orientador:** Prof. Dr. Marcelo Martins Stopa.

**Coorientador:** Prof. Dr. Alex-Sander Amável Luiz.

Belo Horizonte

2018

Portilho, Talles Barbosa  
P852e      Estudo e proposta de um retificador PWM de três níveis com  
limitação da corrente de partida a tiristor. / Talles Barbosa Portilho. –  
– Belo Horizonte, 2018.  
xvi, 99 f. : il.

Dissertação (mestrado) – Centro Federal de Educação  
Tecnológica de Minas Gerais, Programa de Pós-Graduação em  
Engenharia Elétrica em associação ampla com a Universidade  
Federal de São João Del Rei, 2017.

Orientador: Prof. Dr. Marcelo Martins Stopa

#### Bibliografia

1. Eletrônica de Potência. 2.Retificadores de Corrente Elétrica. 3.  
Fator de Potência. I. Stopa, Marcelo Martins. II. Centro Federal de  
Educação Tecnológica de Minas Gerais. III. Título

CDD 621.317

**TALLES BARBOSA PORTILHO**

**ESTUDO E PROPOSTA DE UM RETIFICADOR PWM DE TRÊS  
NÍVEIS COM LIMITAÇÃO DA CORRENTE DE PARTIDA A  
TIRISTOR**

Dissertação apresentada ao Programa de Pós-graduação em Engenharia Elétrica do Centro Federal de Educação Tecnológica de Minas Gerais em ampla associação com a Universidade Federal de São João Del Rei como parte dos requisitos exigidos para a obtenção do título de Mestre em Engenharia Elétrica.

Aprovada em 20 de dezembro de 2017.

**COMISSÃO EXAMINADORA**

---

Prof. Dr. Marcelo Martins Stopa - Orientador  
Centro Federal de Educação Tecnológica de Minas Gerais

---

Prof. Dr. Alex-Sander Amável Luiz - Coorientador  
Centro Federal de Educação Tecnológica de Minas Gerais

---

Prof. Dr. Heverton Augusto Pereira - Membro  
Universidade Federal de Viçosa

---

Prof. Dr. Marcos Antônio Severo Mendes - Membro  
Universidade Federal de Minas Gerais

*À minha família e amigos que de alguma  
forma me ajudaram no desenvolvimento  
deste trabalho.*

# Agradecimentos

Agradeço a Deus pelas oportunidades, e por colocar pessoas amigas, companheiras, competentes e justas em meu caminho.

Agradeço a meus Pais pelo apoio incondicional às minhas escolhas, por estarem sempre presentes e dando bases para alcançar meus objetivos.

À minha irmã aos meus amigos, familiares e principalmente ao Lucas, Vieira, Valadão, Mateus, Lívia e Allan agradeço o apoio o suporte e a amizade.

Agradeço a Laís pelas revisões dos textos e pelas palavras amigas e de conforto.

Agradeço aos amigos e colegas do mestrado pela colaboração mútua, troca de conhecimentos e experiências.

Agradeço à CAPES e ao CEFET-MG pelo apoio financeiro e estrutural.

Aos técnicos de laboratório e professores Allan e Túlio pelo compartilhamento de conhecimentos.

Aos professores Marcelo Stopa e Alex-Sander, agradeço pela disponibilidade, pelo compartilhamento de conhecimentos, pelas orientações no desenvolvimento deste trabalho.

*“O único modo de escapar da corrupção causada  
pelo sucesso é continuar trabalhando.”*

***Albert Einstein***

# Resumo

Este trabalho compreende o estudo e desenvolvimento de um retificador trifásico controlado de três níveis. Com base em trabalhos existentes na literatura, realiza-se um estudo e seleção da topologia a ser utilizada por meio da comparação do nível de complexidade do controle e da estrutura topológica. Na sequência, com o objetivo de se obter uma combinação ótima entre controle e topologia para aplicação na indústria, realizou-se a escolha da técnica de controle e modulação mais adequada.

Uma vez definidas a técnica de controle, a técnica de modulação e a topologia, o sistema foi simulado utilizando os softwares Matlab Simulink® e PLECS Standalone®. De posse da plataforma de simulação, com os parâmetros selecionados, foi possível determinar os ganhos dos controladores PI, verificar funcionamento do retificador, realizar um estudo de perdas por comutação e por condução a fim de definir o sistema de dissipação de calor.

Além desses aspectos tradicionais, as simulações permitiram o estudo de aspectos específicos da topologia. A primeira característica observada foi o controle de balanceamento das tensões nos capacitores do barramento c.c., cuja implementação pode ser determinante para o bom funcionamento do retificador. O segundo aspecto observado foi como os diferentes padrões de comando das chaves interferiam nas formas de ondas e nas perdas térmicas do retificador. Em terceiro lugar, foi avaliada a possibilidade do retificador atuar como um compensador complementar de potência reativa. Por fim, os diodos de entrada da topologia foram substituídos por tiristores, com o intuito de possibilitar o controle da corrente de partida e a proteção dos dispositivos do circuito de potência, assunto até então não abordado em outros trabalhos na literatura.

Valendo-se dos dados encontrados em simulação, do projeto da estrutura mecânica desenvolvido pelo autor e dos manuais dos equipamentos utilizados, foi realizada a montagem elétrica e mecânica de um protótipo.

**Palavras-chave:** Conversores de três níveis, Retificadores de Potência, Retificadores Controlados, Perdas Térmicas, Controle do Fator de Potência, Controle de Corrente de Partida.

# Abstract

This work comprises the study and development of three-phase three-level controlled rectifier. Based on existing works in the literature, a study is carried out to select the topology to be used, comparing the complexity level of the control and topology. Following up, the control and modulation technique is chosen based on some possibilities intending to achieve an optimal combination between control and topology for industry application.

After defined its main characteristics, the system was simulated using the software Matlab Simulink® and PLECS Standalone® to determine the gains of the controllers, verify the possibility of implementation of the rectifier's prototype and also to assist in the study of switching and conduction losses, to define the system of heat dissipation.

Other subjects addressing specific characteristics of the topology were analyzed and implemented. The first one was the implementation of the capacitors voltage balancing control of the d.c. bus, which can be determinant for a good operation of the rectifier. The rectifier waveforms and the thermal losses were analyzed for different switching patterns of the semiconductor devices. Then the possibility of the rectifier operates as a complementary source of reactive power was evaluated. Finally, it was implemented in simulations the starting current control and the protection of the power circuit devices by replacing the input diodes with thyristors, subject not addressed in other works in the literature.

The electrical and mechanical prototype assembly was carried out using as the simulation results, the mechanical structure designs and equipments datasheet. The development of a specific trigger circuit for the rectifier's thyristor was performed.

**Keywords:** Three-Level Converters, Power Rectifiers, Controlled Rectifiers, Thermal Loss, Power Factor Control, Inrush Current Control.

# Lista de Figuras

|      |                                                                                                                                                  |    |
|------|--------------------------------------------------------------------------------------------------------------------------------------------------|----|
| 2.1  | Conversor NPC. . . . .                                                                                                                           | 9  |
| 2.2  | Topologia derivada do retificador NPC - RNPC. . . . .                                                                                            | 10 |
| 2.3  | Retificador Vienna. . . . .                                                                                                                      | 11 |
| 2.4  | Segunda topologia derivada do retificador NPC - RNPC2. . . . .                                                                                   | 11 |
| 2.5  | Projeção das fases a, b, c no plano d-q. . . . .                                                                                                 | 15 |
| 2.6  | Diagrama simplificado do Controle Orientado por Tensão. . . . .                                                                                  | 16 |
| 2.7  | Diagrama simplificado do Controle Direto de Potência. . . . .                                                                                    | 17 |
| 2.8  | Posições de comutação das chaves em retificadores de 2 níveis. . . . .                                                                           | 19 |
| 2.9  | Topologia VSI. . . . .                                                                                                                           | 19 |
| 2.10 | Formas de onda da modulação por histerese. . . . .                                                                                               | 20 |
| 2.11 | Controle e modulação por histerese. . . . .                                                                                                      | 21 |
| 2.12 | Modulação por largura de pulso. . . . .                                                                                                          | 22 |
| 2.13 | Modulação PWM de três níveis a) Portadoras triangulares e onda modu-<br>lante b) sinal enviado à chave S11 c) sinal enviado à chave S12. . . . . | 23 |
| 2.14 | Forma de onda de tensão para modulação por controle da razão de ciclo . .                                                                        | 24 |
| 2.15 | Onda de três níveis a) M ímpar b) M par. . . . .                                                                                                 | 24 |
| 3.1  | Caminho da corrente ao operar no semi semiciclo positivo a) Chave S11<br>fechada b) Chave S11 aberta . . . . .                                   | 28 |
| 3.2  | Caminho da corrente ao operar no semiciclo negativo a) Chave S12 fechada<br>b) Chave S12 aberta. . . . .                                         | 29 |
| 3.3  | Posições de comutação das chaves. . . . .                                                                                                        | 30 |
| 3.4  | Caminho da corrente com a combinação das comutações nas três fases a)<br>1-1-1 b) 100 c) 0-1-1. . . . .                                          | 31 |
| 3.5  | Caminho da corrente com a combinação das comutações nas três fases a)<br>110 b) 00-1 c) 101 d) 0-10. . . . .                                     | 32 |

|      |                                                                                                                                                                                           |    |
|------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----|
| 3.6  | Combinação 000 que forma o sinal nulo. . . . .                                                                                                                                            | 32 |
| 3.7  | Modulação PWM de três níveis a) Portadoras triangulares e onda modulante b) sinal enviado à chave S11 c) sinal enviado à chave S12. . . . .                                               | 33 |
| 3.8  | Diagrama de blocos para a modulação. . . . .                                                                                                                                              | 33 |
| 3.9  | Sinal de corrente nos dispositivos semicondutores. . . . .                                                                                                                                | 35 |
| 3.10 | Gráficos de $V_{on}$ por $I_{on}$ para o Tiristor. . . . .                                                                                                                                | 35 |
| 3.11 | Gráficos de $V_{on}$ por $I_{on}$ para o Diodo. . . . .                                                                                                                                   | 36 |
| 3.12 | Gráfico de $V_{on}$ por $I_{on}$ para o IGBT. . . . .                                                                                                                                     | 36 |
| 3.13 | Sinal de tensão no barramento c.c. e corrente no IGBT. . . . .                                                                                                                            | 38 |
| 3.14 | Exemplo de modelo térmico a) Foster b) Cauer. . . . .                                                                                                                                     | 40 |
| 3.15 | Modelo térmico para um modulo com um Tiristor e outro módulo contendo um IGBT e um diodo. . . . .                                                                                         | 40 |
| 3.16 | Circuitos para modelagem a) Circuito completo b) Circuito equivalente para a fase A. . . . .                                                                                              | 42 |
| 3.17 | Desacoplador com blocos de controle de corrente . . . . .                                                                                                                                 | 44 |
| 3.18 | Diagrama geral de controle. . . . .                                                                                                                                                       | 44 |
| 3.19 | Diagrama de controle do balanceamento dos capacitores. . . . .                                                                                                                            | 47 |
| 3.20 | Erro entre as tensões nos capacitores a) Sem o compensador b) Sem o integrador c) Com integrador e compensador. . . . .                                                                   | 48 |
| 3.21 | Em escala de tempo ampliada no intervalo de 1,975 a 2 segundos do erro entre as tensões nos capacitores a) Sem o compensador b) Sem o integrador c) Com integrador e compensador. . . . . | 49 |
| 3.22 | Resultados obtidos no barramento c.c. a) Tensão no barramento c.c. b) Tensão nos capacitores superior e inferior. . . . .                                                                 | 49 |
| 3.23 | Lógicas para as estratégias de comutação a) Comando Clássico b) Comando Complementar c) Comando Ligado d) Comando Desligado. . . . .                                                      | 51 |
| 3.24 | Considerando a fase A. Coluna a) Comando Clássico. Coluna b) Comando Complementar. . . . .                                                                                                | 51 |
| 3.25 | Considerando a fase A. Coluna a) Comando Ligado. Na coluna b) Comando Desligado. . . . .                                                                                                  | 52 |
| 3.26 | Formas de onda para a tensão entre as fases C e A, e corrente na fase C no retificador para as diferentes formas de comutação. . . . .                                                    | 52 |

|      |                                                                                                                                                                                                                                        |    |
|------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----|
| 3.27 | Tensões de fase no período analisado. . . . .                                                                                                                                                                                          | 54 |
| 3.28 | Formas de onda para a tensão entre as fases C e A, e corrente da fase C com os respectivos espectros de frequência. Comando Ligado na coluna da esquerda, Comando Desligado na direita. . . . .                                        | 55 |
| 3.29 | Formas de onda para corrente em p.u (bases $i_b = 33,75 A_{pico}$ e $v_b = 179,60 V_{pico}$ ) na entrada do retificador e seu respectivo espectro de frequência a)F.P. unitário b) 10 graus adiantado c) 20 graus adiantado . . . . .  | 59 |
| 3.30 | Formas de onda para corrente em p.u (bases $i_b = 33,75 A_{pico}$ e $v_b = 179,60 V_{pico}$ ) na entrada do retificador e seu respectivo espectro de frequência a)10 graus atrasado b) 20 graus atrasado c)40 graus atrasado . . . . . | 60 |
| 3.31 | Formas de onda para tensão de linha na entrada do retificador e seu respectivo espectro de frequência para F.P. adiantado . . . . .                                                                                                    | 61 |
| 3.32 | Formas de onda para tensão de linha na entrada do retificador e seu respectivo espectro de frequência para F.P. atrasado . . . . .                                                                                                     | 62 |
| 3.33 | Tensão no barramento c.c. para diferentes fatores de potência . . . . .                                                                                                                                                                | 63 |
| 4.1  | Transitório da corrente de partida sem controle (bases $i_b = 33,75 A_{pico}$ e $v_b = 179,60 V_{pico}$ ). . . . .                                                                                                                     | 66 |
| 4.2  | Transitório da tensão do barramento c.c. durante a carga dos capacitores. .                                                                                                                                                            | 67 |
| 4.3  | Topologia RNPC com tiristores. . . . .                                                                                                                                                                                                 | 68 |
| 4.4  | Exemplo de um sistema utilizando tiristor em uma fase e semiciclo positivo.                                                                                                                                                            | 70 |
| 4.5  | Corrente para a Fase A durante a Carga do capacitor (bases $i_b = 33,75 A_{pico}$ e $v_b = 179,60 V_{pico}$ ). . . . .                                                                                                                 | 70 |
| 4.6  | Carga do capacitor para as 3 fases (bases $i_b = 33,75 A_{pico}$ e $v_b = 179,60 V_{pico}$ ). . . . .                                                                                                                                  | 71 |
| 4.7  | Tensão do barramento c.c. durante a carga dos capacitores. . . . .                                                                                                                                                                     | 72 |
| 4.8  | Comparação entre as formas de onda da corrente com diferentes FP (bases $i_b = 33,75 A_{pico}$ e $v_b = 179,60 V_{pico}$ ). a) 15 graus adiantados, b) F.P.=1 e c) 30 graus atrasados. . . . .                                         | 73 |
| 4.9  | Lógica básica para acionamento do tiristor da fase A. . . . .                                                                                                                                                                          | 74 |
| 4.10 | Lógica considerando o deslocamento de $2\pi$ para acionamento do tiristor do semiciclo negativo da fase C. . . . .                                                                                                                     | 75 |
| 4.11 | Transitório da tensão no barramento c.c. com a carga desconectada. . . .                                                                                                                                                               | 76 |

|      |                                                                                                                                                       |    |
|------|-------------------------------------------------------------------------------------------------------------------------------------------------------|----|
| 4.12 | Transitório da corrente nas 3 fases com a carga desconectada (bases $i_b = 33,75 A_{pico}$ e $v_b = 179,60 V_{pico}$ ). . . . .                       | 77 |
| 4.13 | Forma de onda da corrente durante o curto e ação do tiristor (bases $i_b = 33,75 A_{pico}$ e $v_b = 179,60 V_{pico}$ ). . . . .                       | 78 |
| 4.14 | Escala ampliada de tempo durante o transitório do curto até a extinção da corrente (bases $i_b = 33,75 A_{pico}$ e $v_b = 179,60 V_{pico}$ ). . . . . | 78 |
| A.1  | Visão geral superior do projeto mecânico. . . . .                                                                                                     | 90 |
| A.2  | Visão geral lateral do projeto mecânico. . . . .                                                                                                      | 90 |
| A.3  | Montagem mecânica. . . . .                                                                                                                            | 91 |
| A.4  | Placas com sensores apara o barramento CC. . . . .                                                                                                    | 92 |
| A.5  | Placa para medição das tensões de fase. . . . .                                                                                                       | 93 |
| A.6  | Placa para medição das tensões de fase. . . . .                                                                                                       | 94 |
| A.7  | Diagrama simplificado para acionamento de tiristores com pulso duplo. . .                                                                             | 94 |
| A.8  | Circuito para acionamento de tiristores com pulso duplo. . . . .                                                                                      | 95 |
| A.9  | Placas para acionamento de tiristores com pulso duplo. . . . .                                                                                        | 96 |
| A.10 | Adaptador para placa PWM TUPA. . . . .                                                                                                                | 97 |
| A.11 | Circuito para teste. . . . .                                                                                                                          | 98 |
| A.12 | Protótipo do Retificador. . . . .                                                                                                                     | 99 |

# Lista de Tabelas

|     |                                                                                                                       |    |
|-----|-----------------------------------------------------------------------------------------------------------------------|----|
| 2.1 | Tabela comparativa entre o número de semicondutores das topologias. . . .                                             | 13 |
| 2.2 | Tabela comparativa entre os controles VOC e DPC. . . . .                                                              | 18 |
| 2.3 | Tabela comparativa entre as modulações. . . . .                                                                       | 25 |
| 3.1 | Tabela comparativa entre os valores de THD para a Tensão do Retificador<br>e Corrente de Fase do Retificador. . . . . | 53 |
| 3.2 | Tabela comparativa de perdas térmicas para os diferentes tipos de chavea-<br>mento. . . . .                           | 56 |
| 3.3 | Dados extraídos para fator de potência adiantado e carga nominal . . . . .                                            | 57 |
| 3.4 | Dados extraídos para fator de potência adiantado e 80 % da carga nominal                                              | 58 |
| 3.5 | Dados para análise do fator de potência atrasado . . . . .                                                            | 59 |

# Lista de Acrônimos

- DPC – Direct Power Control Loops
- DSP – Digital Signal Processor
- IGBT – Insulated Gate Bipolar Transistor
- NPC – Neutral Point Clamped
- PID – Proporcional-Integral-Derivativo
- PLL – Phase Locked Loop
- SCR – Silicon Controlled Rectifier
- SHEPWM – Selective Harmonic Elimination Pulse Width Modulation
- SPWM – Sinusoidal Pulse Width Modulation
- SVM – Space Vector Modulation
- SVPWM – Space Vector Pulse Width Modulation
- THD – Total Harmonic Distortion
- VOC – Voltage Oriented Control
- VSI – Voltage Source Inverter

# Sumário

|          |                                                    |           |
|----------|----------------------------------------------------|-----------|
| <b>1</b> | <b>Introdução</b>                                  | <b>1</b>  |
| 1.1      | Relevância . . . . .                               | 1         |
| 1.2      | Proposta e objetivos . . . . .                     | 3         |
| 1.3      | Contribuições . . . . .                            | 4         |
| 1.4      | Organização do Texto . . . . .                     | 4         |
| <b>2</b> | <b>Retificadores: Controle e Topologia</b>         | <b>6</b>  |
| 2.1      | Introdução . . . . .                               | 6         |
| 2.2      | Topologias de retificadores . . . . .              | 7         |
| 2.2.1    | Conversor NPC . . . . .                            | 9         |
| 2.2.2    | Retificador NPC - RNPC . . . . .                   | 9         |
| 2.2.3    | Retificador Vienna . . . . .                       | 10        |
| 2.2.4    | Retificador NPC 2 - RNPC2 . . . . .                | 10        |
| 2.2.5    | Análise comparativa das topologias . . . . .       | 12        |
| 2.3      | Controle de retificadores trifásicos . . . . .     | 14        |
| 2.3.1    | Estratégias de Controle . . . . .                  | 16        |
| 2.4      | Técnicas de Modulação para Retificadores . . . . . | 18        |
| 2.4.1    | Modulação Vetorial . . . . .                       | 18        |
| 2.4.2    | Modulação por Limite de Corrente . . . . .         | 20        |
| 2.4.3    | Modulação por Largura de Pulso . . . . .           | 21        |
| 2.4.4    | Modulação por Controle da Razão Cíclica . . . . .  | 22        |
| 2.4.5    | Eliminação Seletiva de Harmônicos . . . . .        | 24        |
| 2.5      | Conclusão . . . . .                                | 25        |
| <b>3</b> | <b>Projeto do Retificador</b>                      | <b>27</b> |

|          |                                                                                                        |           |
|----------|--------------------------------------------------------------------------------------------------------|-----------|
| 3.1      | Introdução . . . . .                                                                                   | 27        |
| 3.2      | Análise da topologia RNPC . . . . .                                                                    | 27        |
| 3.3      | Modulação . . . . .                                                                                    | 31        |
| 3.4      | Projeto Térmico . . . . .                                                                              | 34        |
| 3.4.1    | Perdas por condução . . . . .                                                                          | 34        |
| 3.4.2    | Perdas por Comutação . . . . .                                                                         | 37        |
| 3.4.3    | Dissipação do Calor . . . . .                                                                          | 38        |
| 3.5      | Controle . . . . .                                                                                     | 41        |
| 3.5.1    | Modelagem . . . . .                                                                                    | 41        |
| 3.5.2    | Controle do Retificador . . . . .                                                                      | 43        |
| 3.6      | Balanceamento dos Capacitores . . . . .                                                                | 45        |
| 3.7      | Estratégia de Comutação das Chaves: Análise e Desempenho . . . . .                                     | 50        |
| 3.8      | Controle do Fluxo de Potência Reativa e<br>Operação do Retificador . . . . .                           | 56        |
| 3.9      | Conclusão . . . . .                                                                                    | 64        |
| <b>4</b> | <b>Inicialização e Proteção do Sistema</b>                                                             | <b>65</b> |
| 4.1      | Introdução . . . . .                                                                                   | 65        |
| 4.2      | Inicialização do sistema . . . . .                                                                     | 65        |
| 4.3      | Partida e estado permanente . . . . .                                                                  | 69        |
| 4.4      | Lógica para comando dos Tiristores . . . . .                                                           | 73        |
| 4.5      | Métodos de partida e proteção do retificador . . . . .                                                 | 75        |
| 4.6      | Conclusão . . . . .                                                                                    | 79        |
| <b>5</b> | <b>Conclusões</b>                                                                                      | <b>81</b> |
| 5.1      | Contribuições . . . . .                                                                                | 83        |
| 5.2      | Trabalhos Publicados . . . . .                                                                         | 83        |
| 5.3      | Propostas para Trabalhos Futuros . . . . .                                                             | 84        |
|          | <b>Referências Bibliográficas</b>                                                                      | <b>85</b> |
|          | <b>Apêndice A - Montagem da estrutura mecânica, circuito de potência e<br/>controle do retificador</b> | <b>87</b> |
| A.1      | Projeto Térmico e Mecânico . . . . .                                                                   | 89        |

|     |                                               |    |
|-----|-----------------------------------------------|----|
| A.2 | Conversão Analógica Digital . . . . .         | 91 |
| A.3 | Drive para Tiristores . . . . .               | 94 |
| A.4 | Hardware para Acionamento dos IGBTs . . . . . | 96 |

# Capítulo 1

## Introdução

### 1.1 Relevância

No Brasil, toda a distribuição da energia elétrica para os consumidores, sejam eles livres ou cativos, é realizada por meio dos sistemas trifásicos de energia (ANEEL 2017). Devido a isso, a retificação ocupa uma posição de destaque entre os conversores estáticos de potência, por fazer a interface da rede elétrica com os circuitos de eletrônica e, principalmente, por ser o estágio inicial dos Inversores de Frequência cuja potência pode chegar à ordem de MVA.

Formas simples de retificação foram desenvolvidas há aproximadamente seis décadas. Esses circuitos são caracterizados por um baixo fator de potência e níveis elevados de harmônicos, sendo utilizados em diversas aplicações devido ao baixo custo (dos Santos 2005). A constante modernização das plantas industriais e processos produtivos, junto à busca por equipamentos mais eficientes têm elevado a demanda por Inversores de Frequência para o acionamento de máquinas elétricas, o que por sua vez, aumenta a busca por retificadores.

Nesse contexto, pesquisas de novas topologias, técnicas de controle e moduladores para retificadores, têm como principais objetivos melhorar o rendimento, aperfeiçoar a forma de onda da corrente e adicionar recursos inovadores que solucionem problemas reais da indústria. Dessa maneira, um retificador PWM (“Pulse Width Modulation”) que tenha um custo inicial mais elevado que um retificador a tiristor, por exemplo, mas que, em contrapartida, reduza os custos da empresa ao longo de sua vida útil, pode se tornar uma opção para o investidor.

Seguindo essa ideia de que recursos extras podem tornar os retificadores controlados mais atrativos, Luiz & Filho (2015) esclarece que retificadores controlados podem auxiliar na compensação da potência reativa, dando o exemplo da indústria de mineração. Neste tipo de indústria, é comum a utilização de uma elevada quantidade de máquinas elétricas de grande porte, o que exige uma demanda significativa de potência reativa. Assim, a variação da demanda de potência reativa no decorrer do dia, pode gerar grandes transtornos para os pequenos consumidores nas vizinhanças e principalmente para a própria empresa. Esses transtornos são apresentados, principalmente, na forma de variação da amplitude da tensão ao longo do dia.

Harmônicos gerados por retificadores a diodos também tem se tornado motivo de preocupação, pois podem aquecer e danificar motores, transformadores entre outros equipamentos, além de ser uma preocupação também para as concessionárias de energia, em razão do constante aumento desse tipo de carga. Sendo assim, a utilização de retificadores controlados nessa aplicação, além de reduzir as distorções na forma de onda da corrente, pode ser empregada para realizar compensação de carga reativa melhorando a qualidade da energia. Essa compensação de potência reativa por retificadores é um assunto recente e possui vários temas para serem discutidos, que são abordados neste trabalho.

Os retificadores PWM mais comuns produzem dois níveis de tensão como, por exemplo, a topologia VSI (*Voltage Source Inverter*), cujas tensões realizáveis nos terminais são  $\pm V_{dc}/2$ , onde  $V_{dc}$  é a tensão do barramento de corrente contínua. Existem também topologias de retificadores com maior número de níveis de tensão, que podem fornecer correntes com melhores formas de ondas. Entretanto, a topologia proposta por Zhao, Li & Lipo (1995) se destaca, pois possui o mesmo número de chaves da topologia VSI e mesmo assim é capaz de entregar 3 níveis de tensão. Essa última topologia, quando comparada com a NPC (*Neutral Point Clamped*), possui a metade do número de chaves, além de manter a característica de cada chave suportar somente a metade da tensão do barramento de corrente contínua. Outra característica em comum, consiste no fato dos três níveis de tensão permitirem um menor  $\frac{dv}{dt}$ , quando comparado a um retificador de dois níveis. A topologia também pode operar com fator de potência unitário, além de permitir uma ampla faixa de controle da potência reativa como apresentado por Zhao et al. (1995).

## 1.2 Proposta e objetivos

Neste trabalho foi realizado o projeto de um retificador de alto desempenho, buscando explorar todos os recursos disponíveis na topologia estudada. No final, foi disponibilizado um retificador com funções adicionais e modernas (quando comparado a retificadores tradicionais), com o objetivo de tornar esses equipamentos viáveis para a indústria.

O objetivo principal deste trabalho é selecionar e estudar uma topologia para projetar um retificador que possa atender cargas elevadas em alta tensão, com rendimento elevado e ajude a atender necessidades específicas da indústria de mineração, tais como: o controle de fator de potência e baixos níveis de correntes harmônicas.

Adicionalmente ao objetivo principal, este trabalho possui os objetivos específicos que são:

- Desenvolver uma técnica de controle da corrente de partida e de proteção dos semicondutores, utilizando tiristores em substituição aos diodos na topologia analisada, incorporando o circuito de partida e proteção (tradicionalmente externos) a topologia;
- Avaliar a aplicabilidade do controle de fator de potência, devido à elevada flutuação de carga ao longo do dia em alguns tipos de indústrias;
- Apresentar técnicas de modulação para a topologia buscando maior eficiência;
- Comparar topologias de retificadores;
- Avaliar técnicas de comutação das chaves quanto à eficiência e distorção harmônica;
- Desenvolver o projeto elétrico do retificador;
- Dimensionar o sistema de dissipação de calor;
- Realizar o projeto da estrutura mecânica;
- Montar o protótipo;

## 1.3 Contribuições

Visando gerar tecnologia e contribuir para soluções de problemas de cunho nacional, relacionados a conversão c.a. - c.c., é possível citar também os seguintes avanços obtidos com este trabalho:

- Desenvolvimento de uma técnica de controle da corrente de partida e de proteção dos semicondutores, utilizando SCRs em substituição de diodos na topologia analisada;
- Definição da técnica de modulação mais adequada para a topologia e aplicação;
- Confirmação da utilidade do retificador no auxílio à correção de fator de potência na indústria;
- Comparação da eficiência e funcionalidades das principais topologias de retificadores de 3 níveis para a aplicação;
- Definição da melhor estratégia de comando das chaves para a topologia;
- Desenvolvimento de um protótipo para ser utilizado em projetos e trabalhos futuros;

## 1.4 Organização do Texto

Esta dissertação está organizada da seguinte maneira:

**Capítulo 1:** Esse capítulo apresenta uma breve contextualização do tema abordado neste trabalho, bem como os objetivos e justificativas do seu desenvolvimento.

**Capítulo 2:** O capítulo apresenta as formas mais utilizadas de controle e modulação, assim como um comparativo entre alguns tipos de topologias de retificadores. Ao final, chega-se a uma combinação de controle e topologia ideal para a aplicação em um retificador de acordo com as necessidades observadas no Capítulo 1.

**Capítulo 3:** Nessa parte do trabalho detalha-se o funcionamento da topologia, modulação e controle escolhidos. Realiza-se também o estudo das perdas térmicas de forma a embasar o dimensionamento dos componentes para dissipação do calor. Na parte final do capítulo são realizadas simulações, visando verificar se as escolhas e combinações entre controle e topologia obtiveram respostas satisfatórias. Ademais, analisa-se diferentes resultados a partir da implementação de algumas técnicas de comandos propostas pelo

autor. Por último, verifica-se a capacidade de o retificador atuar na compensação da potência reativa.

**Capítulo 4:** Esse capítulo demonstra as vantagens de se utilizar tiristores substituindo os diodos na entrada das fases do retificador. Tal substituição permite a carga controlada dos capacitores e possibilita a proteção contra surtos de corrente no retificador.

**Capítulo 5:** Nesse ponto são explicitadas as conclusões obtidas.

# Capítulo 2

## Retificadores: Controle e Topologia

### 2.1 Introdução

Em 1904, John Fleming patenteou a Válvula de Oscilação em um Sentido (*One-Way Oscillation Valve*) baseado no efeito Edison<sup>1</sup>. A válvula de Fleming foi o primeiro dispositivo prático de eletrônica compondo também os primeiros retificadores.

Os retificadores são utilizados em todos os equipamentos eletrônicos conectados à rede de distribuição de energia. A necessidade de sua evolução partiu do número crescente de equipamentos eletrônicos, residenciais, comerciais e, principalmente, industriais. Nas indústrias, os equipamentos são em geral de potência elevada, fazendo com que as distorções nas formas de onda de tensão e corrente sejam significativas. Tais distorções provocam o aquecimento de motores elétricos e transformadores, diminuindo assim sua vida útil ou até mesmo danificando esses e outros equipamentos (Luiz 2007). Uma alternativa para solucionar esse problema é a utilização de retificadores controlados.

Em projeto de retificadores PWMs, o método utilizado para o controle do dispositivo é tão importante quanto a escolha da topologia. Isso porque, uma boa combinação entre controle e topologia pode fornecer resultados determinantes para a qualidade do equipamento.

O primeiro desses resultados é o controle do Fator de Potência, que possui bastante relevância neste trabalho. A importância desse tema é proveniente do fato dos retificadores e, da maior parte dos trabalhos relacionados a estes, terem como foco equipamentos capazes de trabalhar com o fator de potência unitário, entretanto, trabalhar com o fator

---

<sup>1</sup>Thomas Edison verificou que ao aquecer um metal, elétrons são emitidos.

de potência variável pode agregar a capacidade de realizar correções do fator de potência, o que é um diferencial para muitas aplicações (Luiz & Filho 2015).

Nos retificadores PWMs, existe a necessidade da utilização de filtros. O segundo aspecto de interesse, é a redução desses filtros por meio do controle envolvendo a eliminação de harmônicos e a redução da distorção harmônica total (THD). Sendo um aspecto relevante, devido à redução significativa do volume e peso dos filtros utilizados (Luiz 2007).

As perdas nas comutações das chaves é intrínseco aos retificadores PWMs e portanto o terceiro aspecto positivo está relacionado com a eficiência do retificador. Quando são bem selecionados e combinados a topologia e o controle das chaves, ambos podem reduzir as perdas térmicas (Teichmann, Malinowski & Bernet 2005). Nesse quesito é importante lembrar que quanto maior for a frequência de comutação das chaves, melhor será o sinal da corrente e maior serão as perdas térmicas.

O quarto aspecto positivo é a obtenção de um controle com resposta transitória rápida e com a qualidade de energia necessária para a aplicação.

E por último, tem-se como fator positivo, a utilização de programas computacionais em toda lógica de controle do retificador, possibilitando adaptações e melhorias futuras no retificador por meio de alterações na programação.

Neste contexto, este capítulo elucida e compara topologias, técnicas de controle e modulação. Seleciona, ainda, uma opção em cada uma das três partes, para então compor os estudos do projeto do retificador.

## 2.2 Topologias de retificadores

O conversor VSI apresentado na Figura 2.9, foi desenvolvido para atuar como inversor de frequência. Com a necessidade de melhores formas de onda da corrente e da bidirecionalidade do fluxo de energia, essa topologia passou a ser utilizada também com retificador. A escolha por essa topologia se deu por dois motivos. O primeiro decorreu do reduzido número de semicondutores. Já o segundo motivo, foi a facilidade de acesso ao tema por meio das publicações já existentes. Entretanto, apesar da topologia VSI ser consolidada, a necessidade de se atingir valores elevados de tensão e de corrente no processo de conversão de energia favoreceu o estudo e o desenvolvimento de topologias de três ou mais níveis como o conversor grampeado a diodo (*“Neutral point Clamped”* - NPC (Nabae, Takahashi

& Akagi 1981)), o conversor em cascata (“*Cascaded Inverter*” (Baker & Bannister 1975)) e o conversor com grampeamento capacitivo (“*Flying Capacitor*” - FCMC (Meynard & Foch 1992)).

As topologias de retificação em três níveis (exemplos de topologias de retificação de três níveis podem ser observadas pelas Figuras 2.1, 2.2, 2.3, 2.4), apesar de possuírem maior número de elementos, trazem vantagens com relação às topologias de dois níveis.

A primeira característica, bastante enfatizada pela literatura, é o fato da tensão do barramento de corrente contínua ser dividida entre os elementos do conversor. Isso porque, existem dois capacitores ligados em série que permitem dobrar a tensão suportada nos conversores de três níveis e a densidade de energia. Uma segunda vantagem é que se for mantida constante a tensão no barramento de corrente contínua, podem ser utilizadas chaves menos robustas, com tensão de ruptura reduzida e menor resistência à condução, esta última contribui para a redução das perdas térmicas. Um terceiro benefício da divisão da tensão do barramento c.c., é o fato de fornecer um melhor sinal de tensão em razão do menor  $\frac{dv}{dt}$ , que, por sua vez, melhora a forma de onda da corrente e, assim, reduz o volume de filtros utilizados (Teichmann et al. 2005).

O benefício trazido pela divisão da tensão entre os 2 capacitores, traz também a necessidade de realizar o controle e balanceamento entre os mesmos, permitindo que a divisão seja igualitária, aumentando a confiabilidade do retificador e sua vida útil.

Como o objetivo inicial do retificador é a sua aplicação como estágio de entrada de inversores para máquinas pesadas na indústria, a densidade de carga e a alta tensão no barramento c.c são características importantes para a topologia deste trabalho. Assim, restringe-se este estudo à classe de retificadores de três níveis.

Desse modo, para embasar a escolha de uma topologia devem ser analisados os seguintes aspectos:

- Bidirecionalidade do fluxo de energia: essa característica aumenta significativamente o número de chaves, o nível de complexidade e, conseqüentemente, o valor do retificador;
- Número de semicondutores: quanto maior o número de elementos, maior a complexidade e os custos no desenvolvimento do projeto;

- A eficiência energética: devem ser consideradas as perdas por condução e comutação nos semicondutores;
- Capacidade de se implementar melhorias e funções secundárias, tais como: o controle de fator da potência e a carga dos capacitores por meio do controle dos semicondutores.

Basicamente para se ter um menor custo de implantação e de operação do equipamento, quanto mais simples e eficiente for a topologia mais interessante se torna a utilização da mesma.

### 2.2.1 Conversor NPC

O conversor NPC proposto por Nabae et al. (1981) pode ser observado na Figura 2.1. Essa topologia além de possuir as características comuns aos conversores de três níveis citadas anteriormente, ela permite a bidirecionalidade do fluxo de potência.

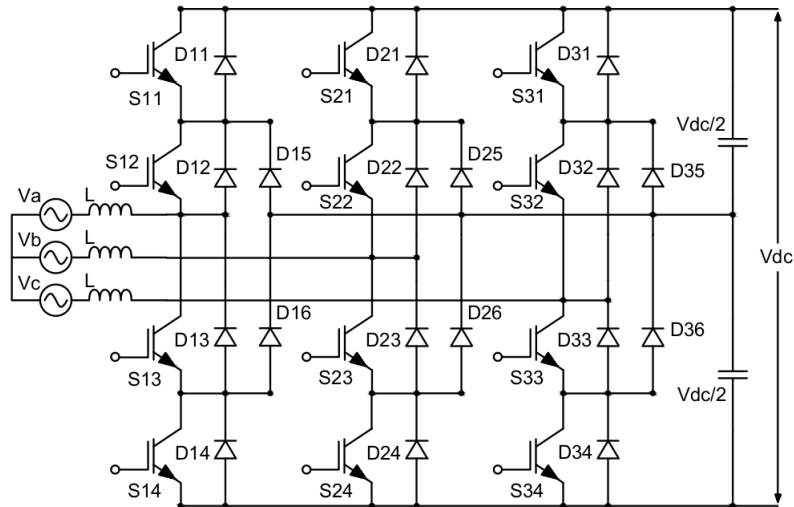


Figura 2.1: Conversor NPC.

Contudo, a topologia possui um número elevado de chaves quando comparado com outros retificadores, sendo quatro chaves e seis diodos por fase, o que eleva os custos e também a complexidade do sistema.

### 2.2.2 Retificador NPC - RNPC

O retificador mostrado pela Figura 2.2, foi desenvolvido por Zhao et al. (1995), baseado nos trabalhos de Nabae et al. (1981) em conversores de três níveis. Esse retificador

possui duas chaves, quatro diodos por braço do retificador e o seu fluxo de potência é unidirecional. Extrai-se da figura em análise que por meio da substituição dos diodos  $Di_2^2$  e  $Di_3$  por tiristores é possível realizar a carga e a proteção do retificador (O'Brien, Teichmann & Bernet 2001).

A referência (Teichmann et al. 2005) chama a topologia de “Vienna de 6 chaves” e a compara com a topologia VSI, chegando a conclusão da viabilidade da aplicação do retificador RNPC também para as baixas tensões.

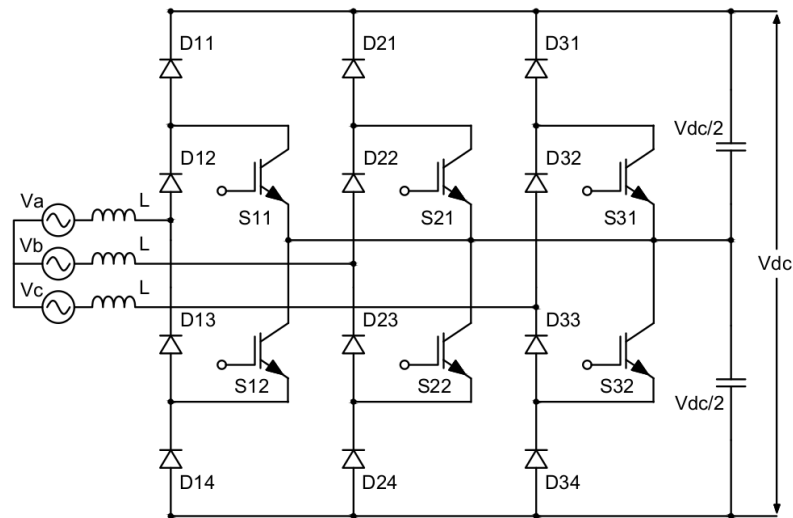


Figura 2.2: Topologia derivada do retificador NPC - RNPC.

### 2.2.3 Retificador Vienna

A topologia Vienna exibida na Figura 2.3 foi criada por Kolar & Zach (1994) e segundo Miniböck & Kolar (2002) foi originada da topologia da Figura 2.2. Essa topologia possui um único sentido de fluxo de potência, seis diodos e uma chave por fase. Por inspeção e similaridade com a topologia RNPC da Figura 2.2, verifica-se que os diodos  $Di_2^3$  e  $Di_3$  podem ser substituídos por tiristores para realizar a carga e proteção do retificador.

### 2.2.4 Retificador NPC 2 - RNPC2

A topologia mostrada pela Figura 2.4 é uma versão do conversor NPC com um único sentido de fluxo de potência. Segundo Neto (2002) e Heldwein, Mussa & Barbi (2010) essa

<sup>2</sup> $i=1,2$  e  $3$ , são os índices para as fases a,b,c, respectivamente.

<sup>3</sup> $i=1,2$  e  $3$ , são os índices para as fases a,b,c, respectivamente.

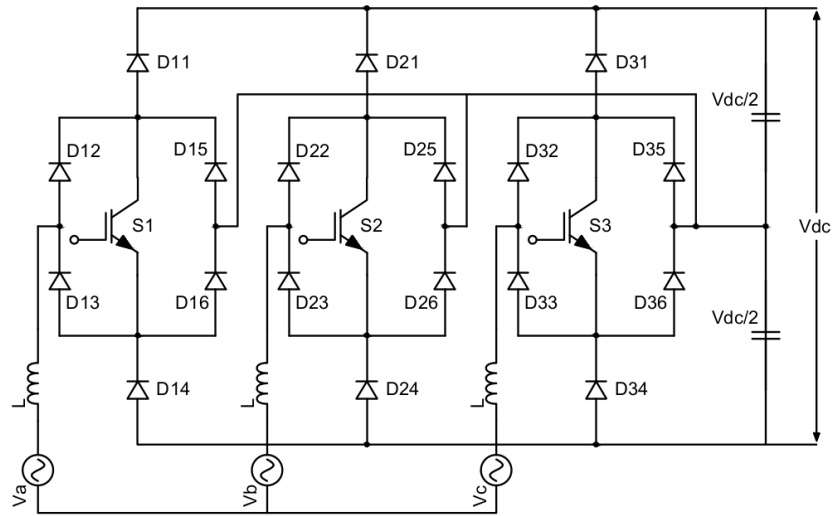


Figura 2.3: Retificador Vienna.

topologia foi derivada da NPC disponibilizada na Figura 2.1, todavia, retirou-se desta as chaves S11, S14, S21, S24, S31 e S34 (mantendo seu diodo antiparalelo no circuito). A retirada de tais chaves resultou em uma topologia unidirecional, com duas chaves por fase e seis diodos, reduzindo a complexidade e custos com as chaves, quando comparado com a NPC tradicional.

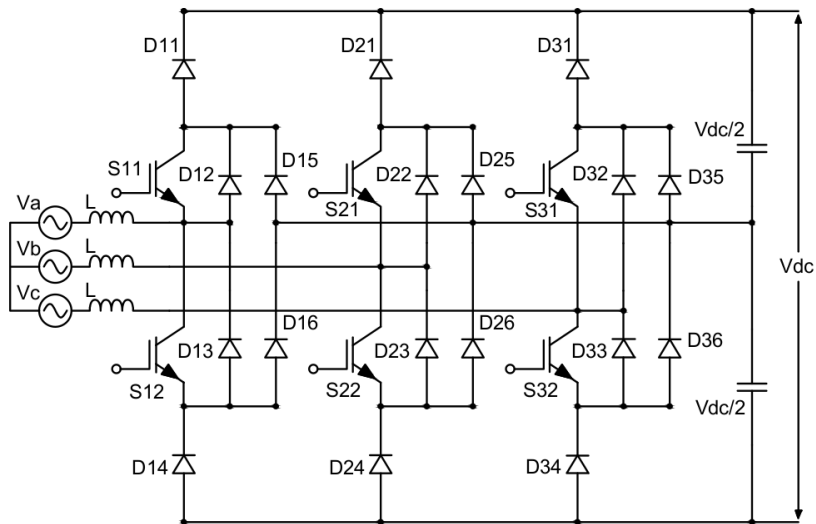


Figura 2.4: Segunda topologia derivada do retificador NPC - RNPC2.

### 2.2.5 Análise comparativa das topologias

As topologias mencionadas possuem a mesma origem: o NPC de três níveis. Todos os retificadores apresentados são capazes de gerar e controlar a elevação (boost) de tensão no barramento c.c.. Essas três topologias apresentam pequenas diferenças entre os elementos que as compõe e, ainda, podem ocorrer pequenos desbalanceamentos na rede (Zhao et al. 1995). Esses dois últimos fatores, por sua vez, geram um desequilíbrio de tensão dos capacitores, que pode ser regulado por meio do controle individual da tensão em cada um deles (tema abordado no Capítulo 3).

Considerando ainda as semelhanças das topologias, cita-se a substituição dos diodos D12, D13, D22, D23, D32, D33 por tiristores, o que permite o controle da carga dos capacitores na partida. Tal substituição também permite a proteção do retificador nas topologias das Figuras 2.2 e 2.3. Nessas duas topologias o controle pode ser realizado por meio da variação do ângulo de disparo do tiristor e desprezando as chaves da topologia, sendo que este tema será abordado no Capítulo 4.

Já nas topologias NPC e RNPC2 (Fig. 2.1 e 2.4) as chaves não podem ser negligenciadas durante a carga dos capacitores, tampouco na proteção, pois estão em paralelo com os tiristores, como por exemplo, a chave S11 em paralelo com o diodo D12. Além da dificuldade de comando e de controle, existe também a dificuldade de encontrar chaves comerciais sem o diodo antiparalelo (diodo paralelo ao diodo D12) em módulos IGBT, tornando inviável esse tipo de aplicação nessas topologias.

É sabido que os retificadores apresentados são capazes de operar com fator de potência unitário. Porém, não é usual encontrar trabalhos relacionados com a operação do retificador variando o fator de potência. Tal abordagem foi apresentada somente por Zhao et al. (1995) para o retificador da Figura 2.2, com resultados experimentais de  $\pm 30^\circ$ .

Devido à semelhança topológica entre as Figuras 2.2 e 2.4, os resultados podem ser similares para ambas. Já para a topologia Vienna (mostrada pela Figura 2.3), a forma de onda da corrente seguirá preferencialmente a forma de onda da tensão (fator de potência unitário), pois ela possui somente uma chave por fase, o que reduz sua capacidade de controle do fator de potência.

Para seguir com a análise entre os retificadores foi produzida uma tabela comparativa com o número de diodos e chaves para uma melhor compreensão, como pode ser observado na Tabela 2.1.

Tabela 2.1: Tabela comparativa entre o número de semicondutores das topologias.

|        | RNPC | Vienna | RNPC2 | NPC |
|--------|------|--------|-------|-----|
| Chaves | 6    | 3      | 6     | 12  |
| Diodos | 12   | 18     | 18    | 18  |
| Total  | 18   | 21     | 24    | 30  |

O conversor NPC possui o maior número de chaves e semicondutores. Como seu grande diferencial é a bidirecionalidade do fluxo de potência, não sendo o objetivo deste trabalho, a comparação segue com as topologias que são exclusivamente retificadoras.

Entre as topologias, a representada pela Figura 2.2 possui menor número de semicondutores, ao passo que a topologia Vienna da Figura 2.3 possui um maior número de semicondutores. Embora a topologia Vienna possua uma grande quantidade de semicondutores, ela tem somente três chaves em sua composição.

Quanto ao número de chaves e de diodos da topologia, avalia-se os tipos de chaves utilizadas e o seu valor de mercado, bem como o valor do diodo para definir a topologia de menor custo. Entretanto, é importante salientar que além do custo de implantação, existe o custo de operação que está relacionando com a eficiência do retificador e com as manutenções no decorrer da vida útil do equipamento, como mostra Teichmann et al. (2005).

Miniböck & Kolar (2002) realizaram um estudo da topologias RNPC (Fig. 2.2) chegando à conclusão que a topologia RNPC possui desempenho similar à Vienna.

Um ponto que deve ser observado é que na topologia Vienna o caminho da corrente passa por três elementos semicondutores, sendo que nas demais topologias analisadas passa somente por dois. A topologia Vienna, ao possuir correntes que passam por três elementos semicondutores amplia a idéia de ser uma topologia menos eficiente devido às perdas de chaveamento e de condução em cada um dos elementos em série na topologia. Outra observação é que tanto a corrente do semiciclo positivo, quanto a do negativo passam por uma mesma chave no retificador Vienna, o que exige maior capacidade de condução de corrente da chave e do sistema de resfriamento desta.

Uma segunda comparação é realizada no trabalho de Heldwein et al. (2010). O trabalho mostra a importância do estudo das técnicas de comutação das chaves na topologia RNPC da Figura 2.2. Quando se utiliza MOSFETS e aplica-se a técnica de modulação chamada

de *Synchronous Rectification*<sup>4</sup>, aumenta-se a eficiência quando comparada ao chaveamento tradicional. Ao realizar a comutação tradicional utilizando IGBTs, a topologia da Figura 2.2 foi ligeiramente mais eficiente que a topologia da Figura 2.4. Entretanto, a topologia da Figura 2.2 foi menos eficiente quando comparada com a topologia da Figura 2.4 ao operar com o chaveamento *Synchronous Rectification* utilizando MOSFETS.

A partir deste estudo comparativo, a topologia RNPC (Figura 2.2) mostra-se mais adequada para as necessidades apontadas no capítulo 1, portanto, tornou-se o foco deste trabalho.

## 2.3 Controle de retificadores trifásicos

O controle de retificadores trifásicos pode ser realizado pelas técnicas escalar ou vetorial. Para se realizar a escolha entre as duas técnicas é necessário avaliar o grau de complexidade que o sistema possui, associado à finalidade para a qual ele está sendo desenvolvido.

De uma forma geral, a técnica escalar utiliza os sinais em grandezas escalares ou de fase para fins de controle. Um exemplo de controle em grandezas escalares é o controle por histerese, sendo um controle simples, de fácil implementação e compreensão (Stopa 1997).

Já a técnica vetorial, exige que as variáveis trifásicas sejam convertidas para sistema de vetores espaciais, necessitando de recursos computacionais. Essa conversão permite reduzir de três variáveis de fase para duas contínuas, o que diminui o tempo de processamento, facilita a aplicação de técnicas de controle como proporcional-integral, entre outros recursos (Stopa 1997).

A Figura 2.5 apresenta a projeção das fases a, b, c no plano  $d$ - $q$ . Para realizar a conversão do sistema trifásico para o sistema de vetores espaciais com referencial síncrono  $dq$ , primeiramente são utilizadas equações conhecidas como Transformada de Clarke para encontrar  $\alpha$  e  $\beta$  em referencial fixo e, em seguida, a Transformada de Park para encontrar os eixos  $d$  e  $q$  em referencial rotativo síncrono. A sequência inversa permite retornar para as variáveis de fase.

A seguir são apresentadas as equações referentes a estas transformações. Nelas,  $X_a$ ,  $X_b$  e  $X_c$  representam as variáveis de fase, ao passo que  $X_0$ ,  $X_\alpha$  e  $X_\beta$  são variáveis no

---

<sup>4</sup>A técnica consiste em ligar a chave S11 quando o diodo D12 está conduzindo na topologia da Figura 2.4.

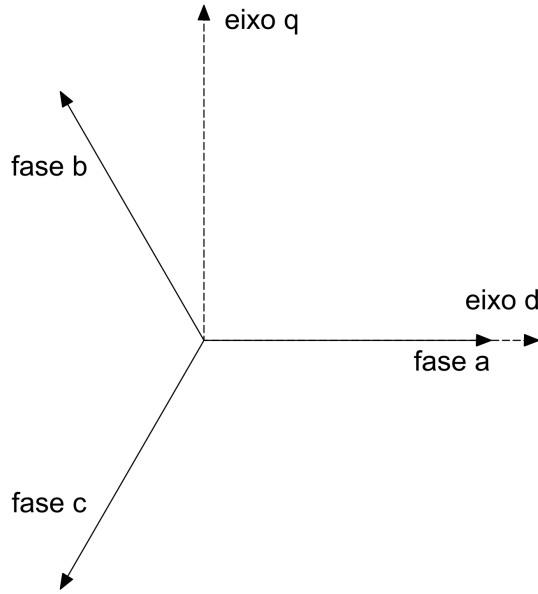


Figura 2.5: Projeção das fases a, b, c no plano d-q.

sistema de vetores espaciais com referencial fixo.  $X_d$  e  $X_q$  são variáveis no sistema de vetores espaciais com referencial síncrono  $\theta$ .

Transformada de Clarke:

$$\begin{bmatrix} X_0 \\ X_\alpha \\ X_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \\ 1 & \frac{-1}{2} & \frac{-1}{2} \\ 0 & \frac{\sqrt{3}}{2} & \frac{-\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} X_a \\ X_b \\ X_c \end{bmatrix} \quad (2.1)$$

Transformada inversa de Clarke:

$$\begin{bmatrix} X_a \\ X_b \\ X_c \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} \frac{1}{\sqrt{2}} & 1 & 0 \\ \frac{1}{\sqrt{2}} & \frac{-1}{2} & \frac{\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & \frac{-1}{2} & \frac{-\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} X_0 \\ X_\alpha \\ X_\beta \end{bmatrix} \quad (2.2)$$

Transformada de Park:

$$\begin{bmatrix} X_d \\ X_q \end{bmatrix} = \begin{bmatrix} \cos \theta & \sin \theta \\ -\sin \theta & \cos \theta \end{bmatrix} \begin{bmatrix} X_\alpha \\ X_\beta \end{bmatrix} \quad (2.3)$$

Transformada inversa de Park:

$$\begin{bmatrix} X_\alpha \\ X_\beta \end{bmatrix} = \begin{bmatrix} \cos \theta & -\sin \theta \\ \sin \theta & \cos \theta \end{bmatrix} \begin{bmatrix} X_d \\ X_q \end{bmatrix} \quad (2.4)$$

### 2.3.1 Estratégias de Controle

Existem várias estratégias de controle para retificadores com o objetivo principal de atingir um alto fator de potência e uma corrente próxima à senoidal. Malinowski (2001) classifica o controle em duas grandes áreas: *Voltage Based Control* (Controle com base na Tensão) e *Virtual Flux Based Control* (Controle Baseado em Fluxo Virtual). Para fins práticos, este trabalho se limita aos estudos na área do controle com base na Tensão, que pode ser dividido em *Voltage Oriented Control* (VOC), em português Controle Orientado por Tensão e o *Direct Power Control Loops* (DPC), em português Controle Direto de Potência.

#### Controle Orientado por Tensão

No Controle Orientado por Tensão, as tensões e as correntes medidas na entrada do retificador são convertidas para sistema de vetores espaciais com referencial síncrono  $d-q$ , neste caso, a corrente é sincronizada com o vetor de tensão. Geralmente, em conversores de potência, essa conversão é realizada de modo que o eixo direto  $d$  corresponda à potência ativa e, o eixo em quadratura  $q$  corresponda à potência reativa. Deste modo, a tensão no barramento c.c. é utilizada como referência da corrente  $d$  “ $i_{dr}$ ”, que controla a potência ativa do sistema e, utilizando zero na variável “ $i_{qr}$ ” tem-se o fator de potência unitário. Em seguida, o resultado do controle é convertido para as variáveis de fases e utilizadas no modulador SPWM (*Sinusoidal Pulse Width Modulation*), como apresentado no diagrama de controle simplificado na Figura 2.6.

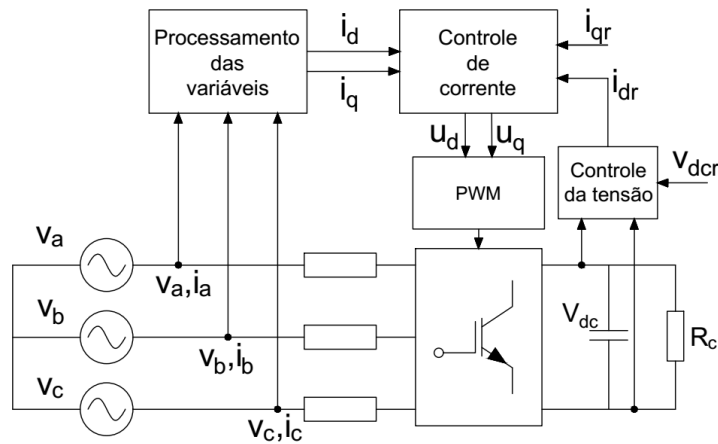


Figura 2.6: Diagrama simplificado do Controle Orientado por Tensão.

A estratégia de controle VOC possui uma dinâmica rápida e desempenho estável através da malha de controle interno de corrente, ou seja, a técnica de controle VOC depende da qualidade da estratégia de controle da corrente (Malinowski 2001)(Kazmierkowski, Krishnan & Blaabjerg 2002)(Stopa 1997).

### Controle Direto de Potência

O Controle Direto de Potência é baseado nas malhas de controle de potência instantânea ( $p$ ) e de potência reativa ( $q$ ). No DPC não existe as malhas de controle de corrente pois o conversor seleciona o estado das chaves a partir de uma tabela. Uma primeira versão do DPC é baseada no erro entre o comando e os valores da potência ativa e reativa utilizando da histerese (Malinowski 2001)(Kazmierkowski et al. 2002). Posteriormente foi desenvolvido o DPC-SVM que utiliza a modulação vetorial, que permitiu a comutação constante das chaves (Malinowski, Jasin'ski & Kazmierkowski 2004). O diagrama de controle simplificado é mostrado na Figura 2.7.

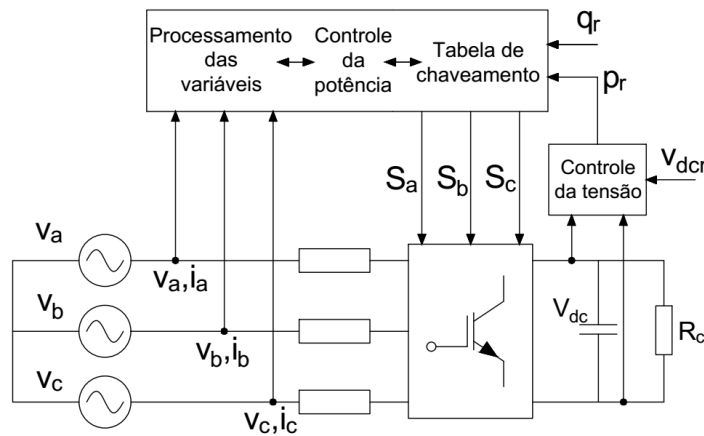


Figura 2.7: Diagrama simplificado do Controle Direto de Potência.

Um comparativo entre as duas técnicas de controle foi realizado por Malinowski, Kazmierkowski & Trzynadlowski (2003), podendo ser observado na Tabela 2.2.

Analizadas as duas estratégias de controle, a VOC foi a selecionada, pois quando comparada com a DPC, ela possui uma grande quantidade de informação, exemplos de aplicações, pode ser utilizada em combinação com a modulação PWM senoidal e menor exigência computacional.

Tabela 2.2: Tabela comparativa entre os controles VOC e DPC.

|     | Vantagens                                                                                                                                                                                                                                                                                                 | Desvantagens                                                                                                                                                                                                                                                                                         |
|-----|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| VOC | <ul style="list-style-type: none"> <li>* Frequência de chaveamento fixa;</li> <li>* Vários tipos de modulações;</li> <li>* Sem sensibilidade à variação da indutância da rede;</li> </ul>                                                                                                                 | <ul style="list-style-type: none"> <li>* A coordenação de transformação e dissociação entre o ativo e o reativo é necessário;</li> <li>* Algoritmo complexo;</li> <li>* Fator de potência de entrada menor que o DPC;</li> </ul>                                                                     |
| DPC | <ul style="list-style-type: none"> <li>* Não existe malha de controle de corrente;</li> <li>* Sem transformação das variáveis;</li> <li>* Boa dinâmica de resposta ;</li> <li>* Controle desacoplado de potência ativa e reativa;</li> <li>* Estimativa de harmônicos (melhora na eficiência);</li> </ul> | <ul style="list-style-type: none"> <li>* Valores altos de indutância e frequência de amostragem;</li> <li>* Estimativas de tensão e potência devem ser evitadas durante comutações das chaves;</li> <li>* Microprocessadores rápidos;</li> <li>* Modulações possíveis: (Histerese e SVM);</li> </ul> |

## 2.4 Técnicas de Modulação para Retificadores

Simplificadamente, a modulação é a forma como o controle atua nas chaves do conversor de modo que as tensões e correntes possam atingir os parâmetros desejados pelo controlador. Em outras palavras, é a interface digital para analógico na conversão da energia. As modulações utilizadas em retificadores, em sua maioria, foram adaptadas de outros conversores estáticos como, por exemplo, o VSI de dois níveis. Com o advento de retificadores multiníveis, essas modulações também foram adaptadas para três ou mais níveis.

Devido à grande diversidade de aplicações de retificadores ativos e às peculiaridades de cada uma, existe a necessidade da variedade de modulações e de estudos relacionados à mesma, pois podem afetar o desempenho, a eficiência do sistema e a qualidade das formas de onda de corrente. Assim, diante da importância do assunto e da necessidade da escolha de uma técnica de modulação, são apresentadas nos próximos parágrafos algumas estratégias relevantes.

### 2.4.1 Modulação Vetorial

A Modulação Vetorial (SVM ou SVPWM) pode ser realizada tanto no plano  $\alpha \beta$  de referencial fixo, quanto no plano  $d q$  de referencial rotativo. Para entender a modulação, a Figura 2.8 possui a sobreposição dos fasores no sistema de coordenadas vetorial, um vetor

espacial  $V_t$  representando a tensão e os modos de comutação das chaves para a topologia VSI mostrada na Figura 2.9. A posição de chave 1 indica que a extremidade positiva do barramento de tensão c.c. está conectada à fase, o zero indica que a fase está conectada à polaridade negativa do barramento c.c. sendo um total de  $2^3 = 8$  combinações. Dessas oito combinações, duas são nulas (000 e 111) o centro do hexágono da Figura 2.8, as outras seis são as extremidades do hexágono da Figura 2.8 (Holmes & Lipo 2003)(dos Santos 2005)(Pomilio 1998).

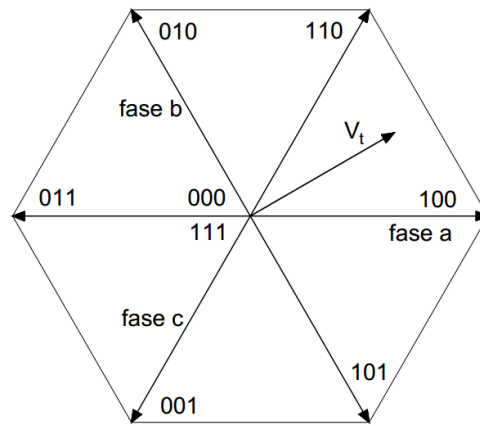


Figura 2.8: Posições de comutação das chaves em retificadores de 2 níveis.

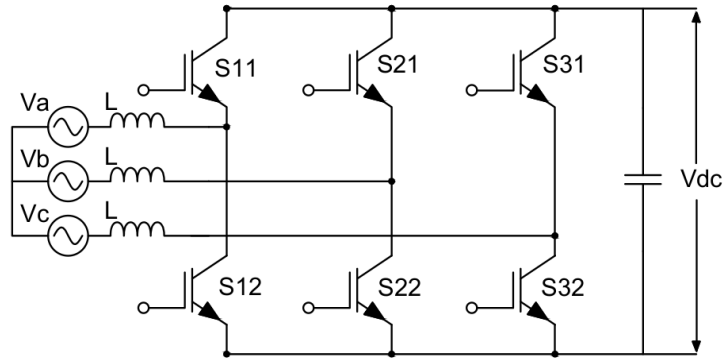


Figura 2.9: Topologia VSI.

Para realizar a modulação, verifica-se o sentido de rotação do vetor  $V_t$  exibido na Figura 2.8, sendo anti-horário em sequência positiva. À medida que sua posição varia no tempo, alteram-se também as possibilidades de comutação. Por questões de eficiência, as comutações se restringem às que gerem vetores adjacentes ao vetor  $V_t$  e o vetor nulo. Na situação relativa à posição instantânea do vetor  $V_t$  na Figura 2.8, as comutações são associadas aos vetores nulos 111 ou 000 e, também com os vetores não nulos 100 e 110. Os vetores combinados com a escolha de um ciclo de trabalho, frequência e com a estratégia

selecionada produzem os comandos das chaves com as características desejadas (Holmes & Lipo 2003)(dos Santos 2005).

Além da Modulação Vetorial, outras estratégias podem ser utilizadas. As estratégias mais conhecidas são: Histerese de Corrente, Controle de Razão de Ciclo, SPWM e Eliminação Seletiva de Harmônicos, etc.. As modulações citadas são aplicadas com as variáveis na forma escalar e serão apresentadas nos próximos parágrafos.

### 2.4.2 Modulação por Limite de Corrente

A modulação por limite de corrente “MLC” é também conhecida por Histerese de corrente. Essa técnica estabelece uma faixa de variação da corrente, possuindo um limite máximo de erro com relação a uma referência. Nessa técnica, a frequência e a largura de pulso (Razão Cíclica) são variáveis e dependem das características do retificador e dos limites estabelecidos, podendo ser observada através da Figura 2.10 (Stopa 1997)(Pomilio 1998).

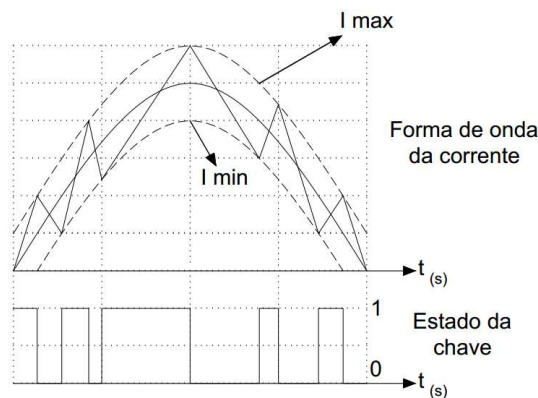


Figura 2.10: Formas de onda da modulação por histerese.

A Histerese de corrente é uma das técnicas mais simples e diretas de se controlar um conversor. Tal estratégia é utilizada principalmente em conversores operando como fonte de corrente, sendo necessário filtros indutivos na saída. O seu funcionamento baseia-se na medição das correntes das fases, comparando esses dados por meio da histerese a sinais pré-estabelecidos que definem a corrente trifásica desejada. Neste caso, o comparador verifica se a corrente medida atingiu o valor máximo ou o mínimo. Quando uma das duas opções é verificada, o controlador liga ou desliga as chaves mantendo a corrente dentro dos limites estabelecidos conforme Figura 2.11 (Zhao et al. 1995).

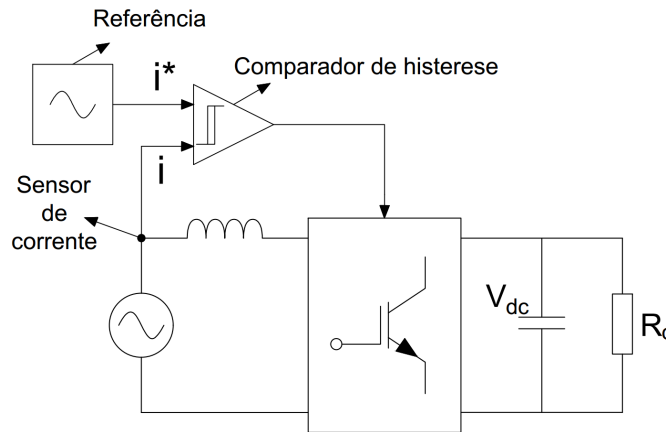


Figura 2.11: Controle e modulação por histerese.

Essa técnica de modulação gera comutações de frequência não definida, verifica-se portanto, que para essa técnica ocorre um espalhamento do conteúdo harmônico no espectro de frequência, o que dificulta a filtragem do sinal.

### 2.4.3 Modulação por Largura de Pulso

Em eletrônica de potência a modulação “SPWM” (no inglês “*Sinusoidal Pulse Width Modulation*” que no português significa modulação por largura de pulso senoidal - MLP) é uma técnica bastante utilizada para a comutação das chaves dos conversores de potência. Sobre esse modulador, existe uma grande quantidade de informação na literatura, principalmente devido à facilidade de sua implementação e à previsibilidade dos harmônicos no espectro de frequência do sinal da corrente.

A modulação SPWM se assemelha à técnica SVPWM (no inglês “*Space Vector Pulse Width Modulation*”) podendo a última ser considerada uma evolução da primeira ao adicionar uma componente de sequência zero apropriada à esta (Ahmed & Ali 2013). Entretanto devido à simplicidade da SPWM em detrimento das melhorias da SVPWM foi utilizada a primeira para esta análise.

A técnica de modulação SPWM é realizada através da comparação simples de um sinal de referência, também chamado de sinal modulante, com um sinal de frequência superior ao do sinal modulante. Esse sinal de alta frequência possui formas triangulares ou dente de serra, sendo também chamada de portadora. Quando o sinal modulante é maior que o da portadora, o pulso é definido com nível alto. Se o sinal modulante for menor que o da

portadora, o resultado é igual a zero (nível baixo), como pode ser observado pela Figura 2.12 (Holmes & Lipo 2003)(dos Santos 2005)(Pomilio 1998).

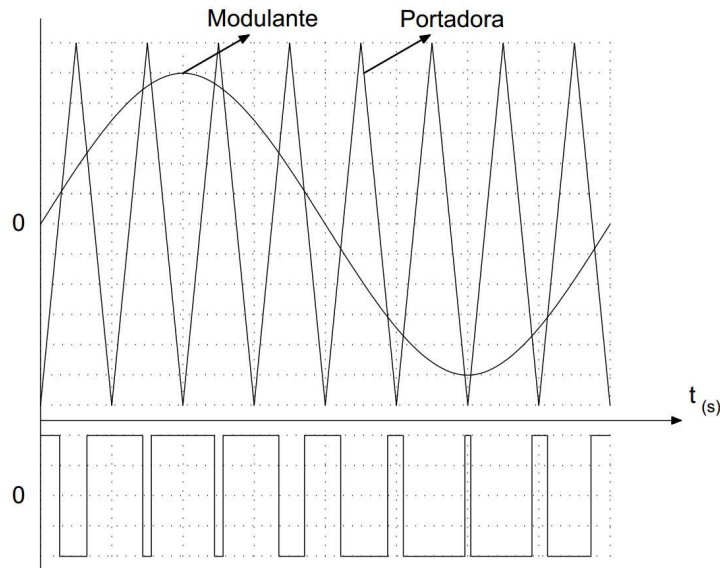


Figura 2.12: Modulação por largura de pulso.

A Figura 2.12 representa a implementação convencional do modulador senoidal SPWM para conversores de dois níveis. Esta técnica pode facilmente ser adaptada para conversores de três níveis, ao adicionar mais uma portadora e reposicionando cada uma delas como apresentado pela Figura 2.13. Uma portadora é posicionada acima do eixo das abscissas com amplitude unitária, sendo esta responsável pelo semiciclo positivo Luiz (2007). Nessa posição, a portadora superior se destina ao comando das chaves superiores de um braço do conversor. A segunda portadora é posicionada abaixo da abscissa, referente ao semiciclo negativo, sendo responsável por comandar as chaves inferiores da topologia.

#### 2.4.4 Modulação por Controle da Razão Cíclica

Uma estratégia de modulação típica de conversores multiníveis, é a Modulação por Controle da Razão de Ciclo “Duty Cycle Control”, segundo Luiz (2007), a técnica permite a síntese da forma de onda com alta qualidade a partir de uma única comutação das chaves por período da tensão da rede. A técnica é melhor aplicada em conversores de maior número de níveis de tensão e permite um baixíssimo número de comutações. Seu funcionamento é baseado no cálculo da razão cíclica  $dx$  para se obter a tensão de saída

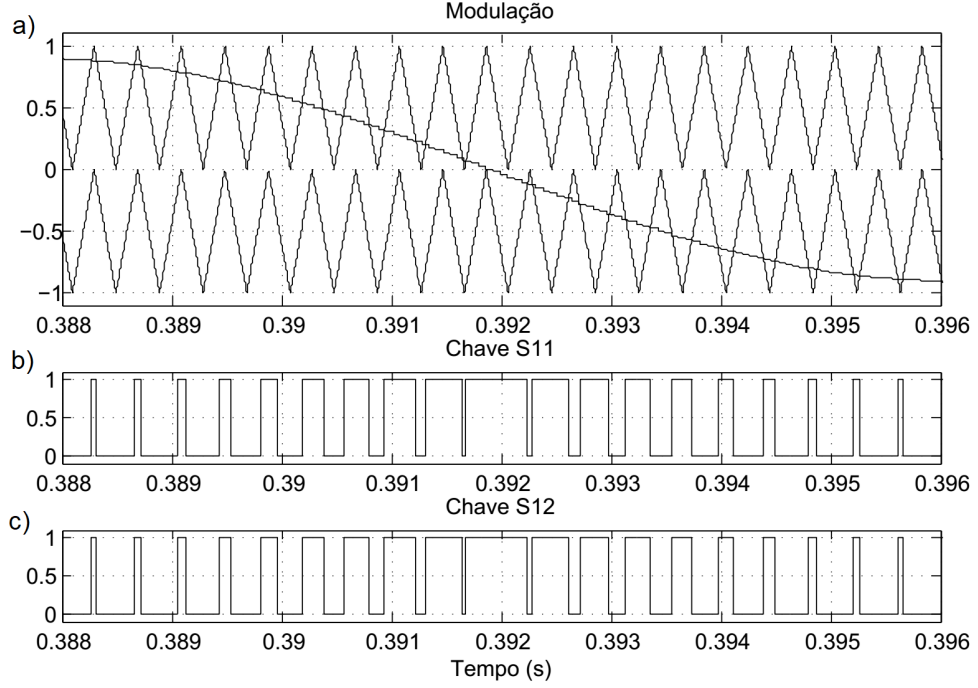


Figura 2.13: Modulação PWM de três níveis a) Portadoras triangulares e onda modulante b) sinal enviado à chave S11 c) sinal enviado à chave S12.

desejada  $V_0(kT_{SW})^5$ , sendo esta amostrada no início de cada período de modulação  $T_{SW}$  correspondente ao valor médio da tensão de referência no período de modulação como:

$$d_x = \frac{V_0(kT_{SW})}{V_d} \quad (2.5)$$

Em seguida determina-se o nível de tensão mais próximo da referência por:

$$d_1 = \text{floor}(d_x) = n_1 \quad (2.6)$$

$$n_h = n_1 + 1 \quad (2.7)$$

Sendo  $d_1$  a razão cíclica modificada,  $n_1$  é o nível de referência inferior,  $n_h$  é o nível de referência superior, e  $\text{floor}(x)$  é uma função que retorna o maior inteiro menor que  $x$ . Dada as equações, é possível calcular o tempo gasto em cada nível, dependendo da forma de geração de impulso, um exemplo da forma de onda da tensão é apresentado pela Figura 2.14.

---

<sup>5</sup>k é uma constante inteira que relaciona cada intervalo de amostragem.

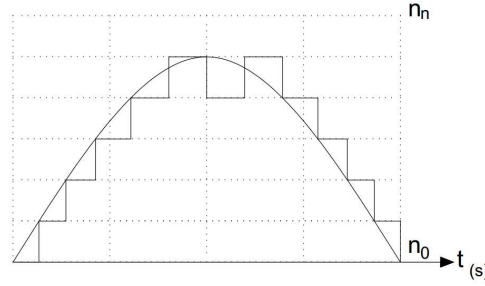


Figura 2.14: Forma de onda de tensão para modulação por controle da razão de ciclo

### 2.4.5 Eliminação Seletiva de Harmônicos

Outra técnica comumente empregada em conversores é a modulação através da Eliminação Seletiva de Harmônicos SHEPWM do inglês “*Selective Harmonic Elimination*”. Para essa técnica verifica-se a eliminação de harmônico de baixa ordem, o que propicia a trabalhar com baixas frequências de comutação como apresentado no trabalho de Luiz (2007). A modulação se baseia em padrões pré-calculados nas formas de pulsos através do cálculo das variáveis  $\alpha_1, \alpha_2, \dots, \alpha_M, \dots$ , da Figura 2.15, considerando a eliminação de  $(M - 1)$  harmônicos da onda de tensão do conversor, onde  $M$  é o número de pulsos por semiciclo da tensão. Os cálculos são realizados de modo a eliminar harmônicos de acordo com a análise de Fourier. Portanto com um mesmo número de comutações esta técnica possibilita obter menores distorções na forma de onda da corrente, ou reduzir as comutações das chaves e, assim, as perdas por chaveamento. Entretanto, como os padrões são calculados previamente, torna mais difícil sua implementação quando comparada com outras técnicas.

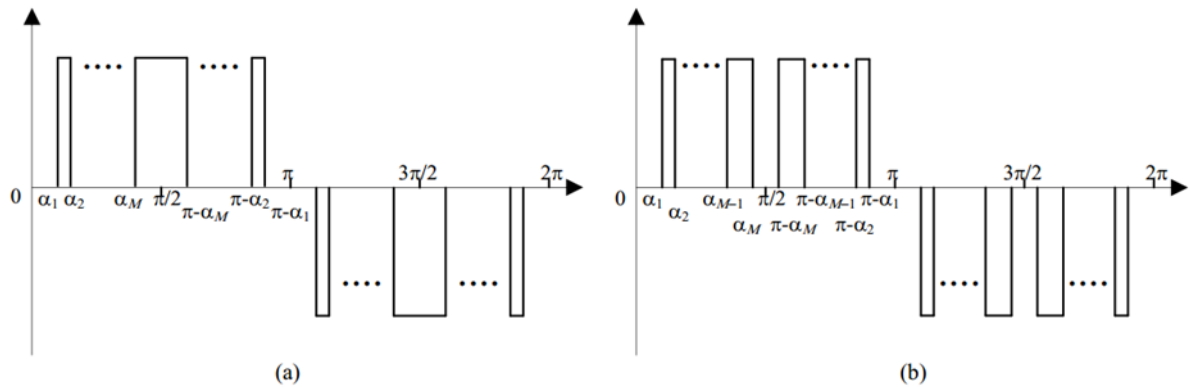


Figura 2.15: Onda de três níveis a)  $M$  ímpar b)  $M$  par.

Para realizar um comparativo entre as modulações foi criada a Tabela 2.3 que possui as principais características utilizadas para realizar a seleção da modulação.

Tabela 2.3: Tabela comparativa entre as modulações.

|                            | Vantagens                                                                              | Desvantagens                                                                                  |
|----------------------------|----------------------------------------------------------------------------------------|-----------------------------------------------------------------------------------------------|
| Modulação Vetorial         | * Frequência de comutação conhecida;<br>* Estado das chaves conhecido;                 | * Utilização de tabelas;<br>* Grande esforço computacional;                                   |
| Histerese                  | * Simplicidade;<br>* Baixo esforço computacional;                                      | * Frequência de comutação indefinida;                                                         |
| SPWM                       | * Frequência de comutação conhecida;<br>* Baixo esforço computacional;                 | * Pobre utilização do barramento c.c;<br>* Estreita faixa de variação da amplitude de tensão; |
| Controle da Razão de Ciclo | * Uma única comutação das chaves em um período da fundamental;                         | * Restrito a conversores multiníveis;                                                         |
| SHEPWM                     | * Eliminação de harmônicos de baixa ordem;<br>* Baixo THD para o número de comutações; | * Padrões de comutação pré calculados;<br>* Utilização de tabelas;                            |

As modulações citadas anteriormente podem ser adaptadas com diferença de desempenho para serem utilizadas em conversores com qualquer número de níveis. Isso faz com que a escolha da modulação dependa da aplicação em que o conversor será utilizado e da praticidade de implementação da mesma. Dentre as modulações anteriores, a SPWM possui algumas vantagens, como a facilidade de implementação em DSPs, fácil controle da frequência de comutação e conseqüentemente dos harmônicos gerados, fácil aplicação no controle de fator de potência, baixa exigência de hardware em tempo de processamento e memória, fácil implementação do controle em estruturas multiníveis, características que a tornam uma técnica bastante versátil facilitando o teste de novas estratégias de controle.

## 2.5 Conclusão

Neste capítulo foram estudadas algumas topologias, técnicas de controle e de modulação. Estes são os três elementos que devem ser combinados para que se possa formar um retificador que atenda as demandas que foram apresentados no Capítulo 1.

Partindo de conclusões de trabalhos que fizeram comparações entre as topologias, foi possível a escolha de uma topologia mais adequada.

A topologia RNPC (Fig. 2.2) foi escolhida por permitir a utilização de tiristores para proteção do retificador e para o carregamento controlado dos capacitores do barramento c.c.. Essa topologia admite também: o controle do fator de potência em uma ampla faixa; o menor número de semicondutores; maior eficiência utilizando IGBTs e técnicas distintas de comutação das chaves.

Nesse contexto, devido à grande quantidade de informação, exemplos de aplicações e dinâmica rápida, a estratégia escolhida para realizar o controle do retificador é a VOC. Ademais, ela utiliza os vetores espaciais com referencial síncrono e pode ser utilizada com as principais técnicas de modulação incluindo a SPWM.

Por fim, as técnicas de modulações mais utilizadas em conversores foram descritas neste capítulo. Dentre elas, a modulação SPWM, que foi selecionada para compor o projeto do retificador, uma vez que é uma modulação largamente utilizada, bastante conhecida, de fácil implementação e previsibilidade dos harmônicos no espectro de frequência do sinal da corrente.

# Capítulo 3

## Projeto do Retificador

### 3.1 Introdução

No capítulo 1 foi apresentada a necessidade de se desenvolver um retificador controlado de alta eficiência e capaz de atender a elevados valores de corrente e tensão na carga. Ademais, foi falado da importância de recursos inovadores para tornar o retificador mais atraente no mercado.

No capítulo 2 foram apresentadas algumas técnicas de controle, de modulações e, também topologias. Dentro de cada um dos três grupos foram realizadas comparações que permitiram a seleção do Controle Orientado por Tensão (VOC), da modulação SPWM e, da topologia RNPC da Figura 2.2. Estas características que combinadas podem atender de maneira eficaz as necessidades propostas e aos objetivos do trabalho.

Este capítulo tem como objetivo apresentar detalhes no projeto do retificador, relacionados a: operação da topologia RNPC, modulação SPWM, estudo de perdas térmicas, estratégia de controle, balanceamento da tensão nos capacitores, técnica de comando das chaves e, por fim, controle do fluxo de potência reativa.

### 3.2 Análise da topologia RNPC

Para o desenvolvimento do retificador, os estados de operação da topologia devem ser cuidadosamente analisados. Isso permite, principalmente, desenvolver a lógica de atuação do modulador no acionamento das chaves. Além de ser um facilitador no desenvolvimento

da técnica de controle do fator de potência, do controle de balanceamento dos capacitores, entre outras implementações.

A Figura 3.1, mostra a operação da topologia RNPC no semiciclo positivo. As partes destacadas apresentam o caminho de condução da corrente. Na Figura 3.1 a), a chave  $S_{11}$  está conduzindo, o que permite que a corrente se eleve. Neste caso a corrente é limitada pela combinação da impedância da rede e, principalmente pelo indutor  $L$  na entrada do retificador. Este indutor deve ser escolhido de modo a obter a ondulação (*ripple*) e THD desejados para a corrente, ambos dependentes da frequência de comutação das chaves.

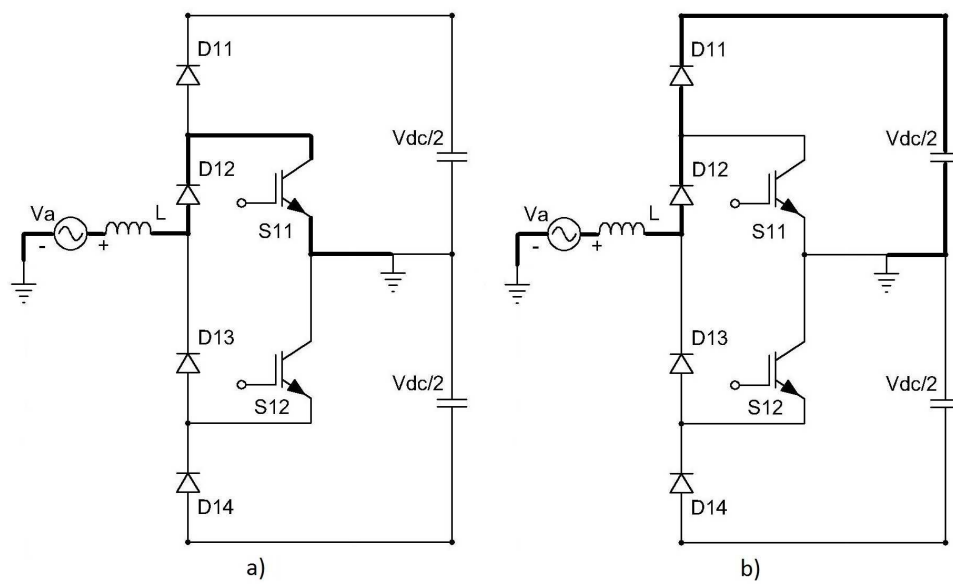


Figura 3.1: Caminho da corrente ao operar no semi semiciclo positivo a) Chave  $S_{11}$  fechada b) Chave  $S_{11}$  aberta .

O segundo estado de operação da topologia no semiciclo positivo é apresentada na Figura 3.1 b). Esse estado ocorre logo após o indutor  $L$  armazenar energia, pelo estado anterior de operação. Sendo assim, ao bloquear a chave  $S_{11}$ , o indutor atua elevando a tensão na entrada do retificador, que permite carregar o capacitor do barramento c.c., neste exemplo, o capacitor superior.

Durante o ciclo de trabalho, apresentado pelos dois estados anteriores em conjunto, observou-se que quanto maior fosse o tempo em que a chave permanece ligada (Fig. 3.1 a)), em relação ao tempo em que esta permanece aberta (Fig. 3.1 b)), maior seria a elevação da tensão. Portanto, através do controle do ciclo de trabalho, que é regulado pela amplitude da onda modulante na modulação SPWM, é possível realizar o controle da tensão no barramento c.c..

No semiciclo negativo, ocorrem outros dois modos de operação da topologia. Estes modos podem ser observados na Figura 3.2. O terceiro modo de operação ocorre no sentido inverso da corrente e, portanto, passa pela chave  $S12$  carregando o indutor no sentido o posto ao do semiciclo positivo, como representado pela Figura 3.2 a). A Figura 3.2 b) mostra o quarto modo de operação. Neste estado, a chave  $S12$  deixa de conduzir, e o indutor  $L$  realiza a elevação da tensão no semiciclo negativo, de modo a carregar o capacitor da parte inferior da topologia.

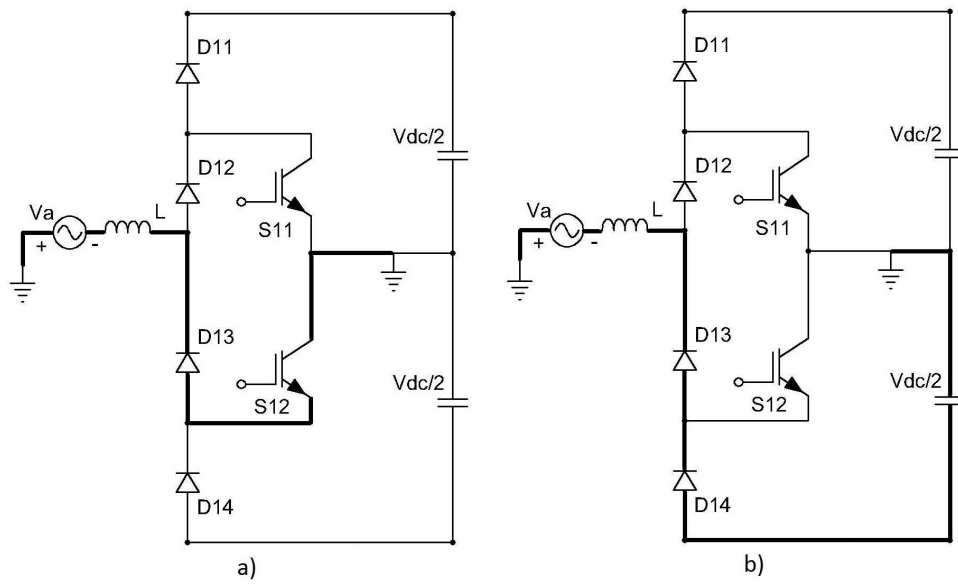


Figura 3.2: Caminho da corrente ao operar no semiciclo negativo a) Chave  $S12$  fechada b) Chave  $S12$  aberta.

Quando o circuito trifásico é analisado, é possível observar que as combinações das operações mostradas anteriormente, produzem arranjos trifásicos mais complexos.

Os conversores controlados de três níveis, são capazes de gerar os níveis de tensão:  $+V_{dc}/2$ ,  $0$ ,  $-V_{dc}/2$ . Onde  $V_{dc}$  é a tensão no barramento de corrente contínua. A Figura 3.3 mostra os fasores  $A$ ,  $B$  e  $C$ , assim como, as combinações de comutação das chaves, estas distribuídas no plano vetorial  $d-q$ . O valor “1” significa que a fase está conectada ao terminal positivo do barramento c.c. ( $V_{dc}/2$ ), o “0” que a fase está conectada no ponto médio do barramento c.c. e, o -1 que a fase está conectada terminal negativo do barramento c.c. ( $-V_{dc}/2$ ) (Zhao et al. 1995).

A combinação dos valores 1, 0 e -1, em cada uma das fases, gerará um vetor resultante no espaço de coordenadas vetoriais  $d-q$ . Neste caso, existem  $3^3 = 27$  combinações. As combinações 111, 000 e -1-1-1 são as formas de se realizar o sinal nulo do conversor (Zhao

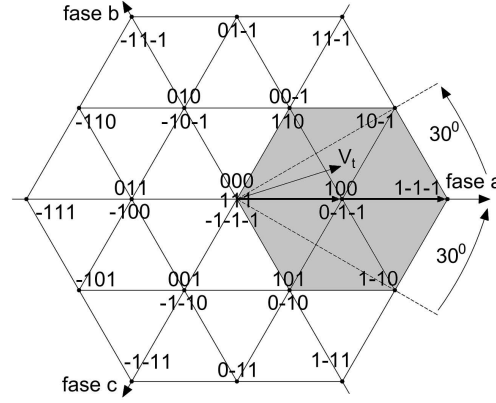


Figura 3.3: Posições de comutação das chaves.

et al. 1995). Já a combinação 1-1-1 produz o maior vetor de tensão para a fase A como pode ser observado pela Figura 3.3 e demonstrado na topologia RNPC pela Figura 3.4 a), de forma a utilizar a parte superior e inferior do barramento c.c..

Um vetor com o mesmo sentido da fase A, entretanto, com menor módulo, pode ser criado a partir de duas combinações diferentes, sendo uma delas, 100, apresentado na Figura 3.4 b) que utiliza somente o capacitor da parte superior do barramento. A segunda combinação, 0-1-1, mostrado pela Figura 3.4 c), que utiliza somente o capacitor referente à parte inferior do barramento.

A topologia RNPC, permite o fluxo de potência somente no sentido de retificação. Desta forma, restringe as combinações das comutações a um hexágono interno ao hexágono das comutações de um conversor de 3 níveis. Um exemplo é o hexágono em cinza na Figura 3.3. Para este exemplo, as possibilidades de comutação se mantêm dentro do hexágono cinza, enquanto o vetor  $V_t$  estiver com ângulo entre  $\pm 30^\circ$  (Zhao et al. 1995). O limite superior (110, 00-1) e inferior (101, 0-10) é mostrado pela Figura 3.5. Seguindo o sentido de rotação do vetor  $V_t$ , o próximo hexágono geraria os valores máximos para a parte negativa da fase C limitado ao  $V_t$  entre  $90^\circ$  e  $30^\circ$  ou as combinações superiores de (010 -10-1) e inferiores de (100 0-1-1).

Em retificadores, as comutações nulas 111 e -1-1-1 não são factíveis. Fato decorrente da impossibilidade de conectar uma fase com a tensão da rede positiva (semiciclo positivo) à parte negativa do barramento c.c. e, vice-versa. Com isso dentro do hexágono cinza, o zero factível é apresentado na Figura 3.6.

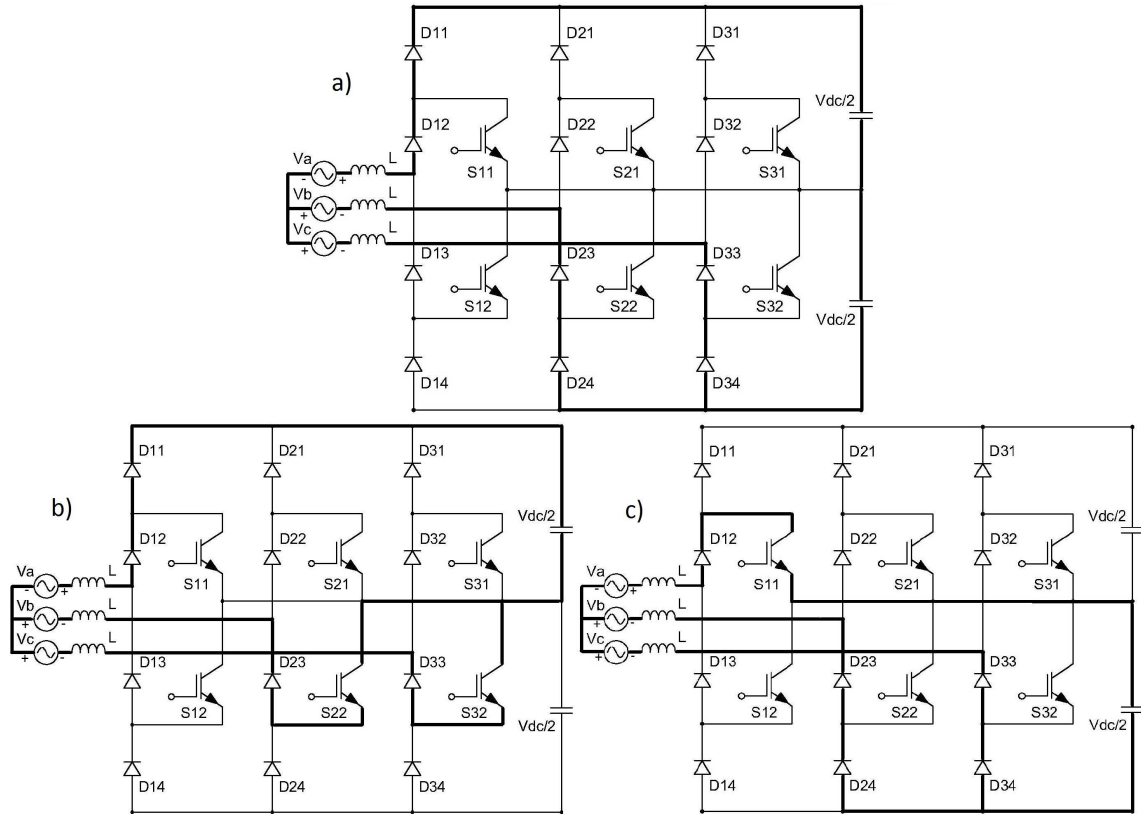


Figura 3.4: Caminho da corrente com a combinação das comutações nas três fases a) 1-1-1 b) 100 c) 0-1-1.

### 3.3 Modulação

A modulação SPWM mencionada no capítulo 2 foi selecionada para aplicação no projeto, entretanto para sua utilização é necessário realizar adaptações na mesma. O retificador em questão trabalha com três níveis, o que torna necessária a utilização de duas ondas portadoras triangulares, dispostas como está apresentado na Figura 3.7. A onda triangular superior é responsável pelo sinal gerado para controlar as chaves do semiciclo positivo, a chave S11 da fase A por exemplo. Já a triangular inferior, é responsável pelo sinal de controle das chaves na parte inferior da topologia, referente ao semiciclo negativo (a chave S12 para a fase A neste caso).

Em trabalhos encontrados na literatura, as duas chaves da mesma fase (S11 e S12 da fase A por exemplo), são comandadas com o mesmo sinal, como pode ser observado pela Figura 3.7 (Zhao et al. 1995)(O'Brien et al. 2001). Nesta modulação a onda modulante define o semiciclo, consequentemente, a portadora e a chave principal a ser controlada. No semiciclo positivo a chave principal em comando é a S11 e, portanto, o sinal de comando da chave S12 resume-se em uma cópia da anterior. Para melhorar o entendimento da

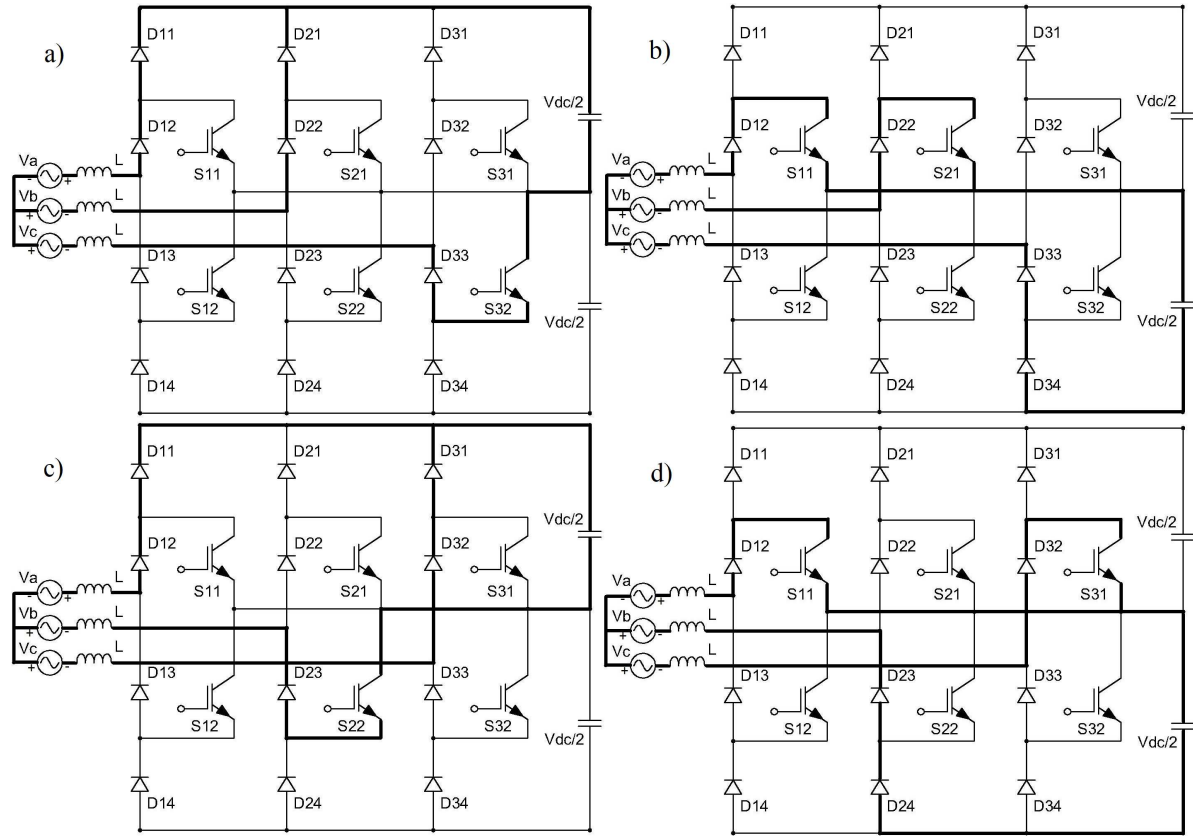


Figura 3.5: Caminho da corrente com a combinação das comutações nas três fases a) 110 b) 00-1 c) 101 d) 0-10.

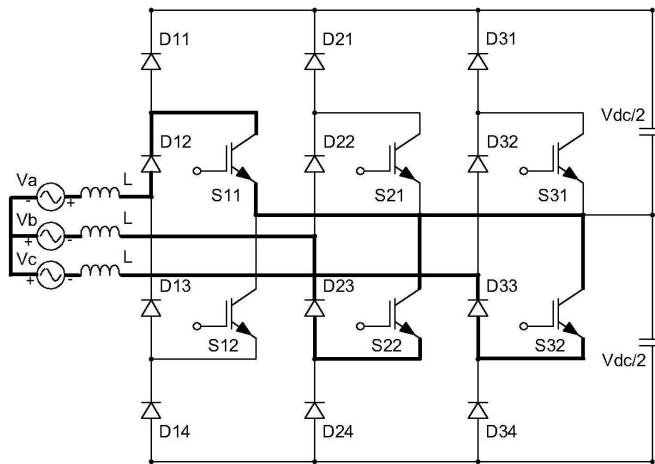


Figura 3.6: Combinação 000 que forma o sinal nulo.

lógica de comando das chaves foi criado o diagrama de blocos para a modulação, sendo este apresentado na Figura 3.8.

É importante salientar, que no momento em que a chave da topologia está fechada (estado lógico 1), a corrente referente à fase da chave está aumentando (carregando o indutor). Este comportamento indica que a chave deve estar desligada quando a onda

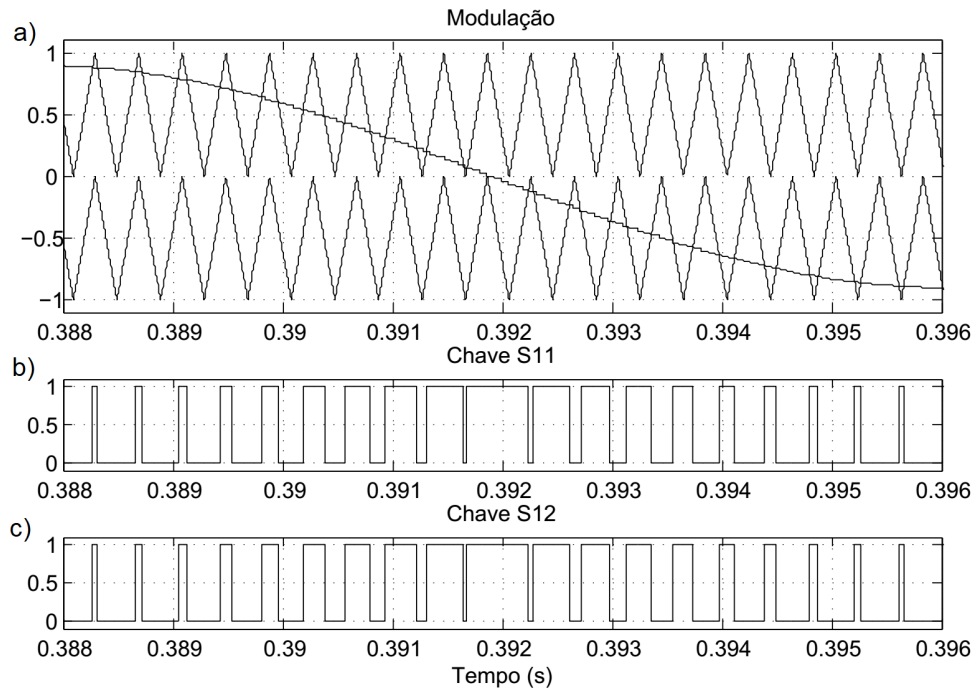


Figura 3.7: Modulação PWM de três níveis a) Portadoras triangulares e onda modulante b) sinal enviado à chave S11 c) sinal enviado à chave S12.

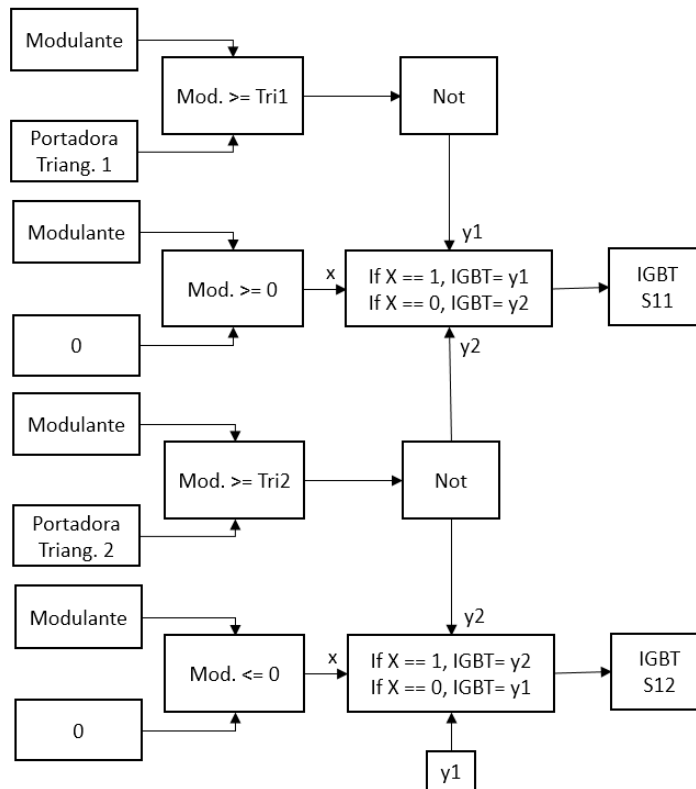


Figura 3.8: Diagrama de blocos para a modulação.

modulante for maior que a portadora. Pelo diagrama de blocos da Figura 3.8, é possível observar que o resultado da comparação entre modulante e triangular é invertido, devido a

porta lógica NOT. Um bloco comparador verifica em qual semiciclo (positivo ou negativo) a onda modulante se encontra. No caso de estar no positivo, o sinal para a chave S11 é proveniente da triangular superior, e uma cópia do sinal é enviado para a chave S12 e, vice-versa. Portanto, enquanto a modulante estiver no semiciclo positivo, a triangular superior será comparada com a senoide, e então gerando o sinal de comando para as duas chaves.

## 3.4 Projeto Térmico

Assim como as características elétricas, as características térmicas dos semicondutores são de grande importância no projeto de retificadores controlados. Em análises térmicas, ambas devem ser analisadas em conjunto, pois o comportamento elétrico está diretamente relacionado com o comportamento térmico nos semicondutores. Um projeto mal dimensionado termicamente, reduz a eficiência, assim como, a vida útil do equipamento. Isto aumenta a possibilidade de que falhas não esperadas e, conseqüentemente, danos aos semicondutores venham a ocorrer. Deste modo, reduz-se a confiabilidade do equipamento (Reigosa 2014), podendo também, elevar os custos de operação e manutenção do equipamento.

A potência dissipada em semicondutores, além de estar diretamente relacionada com a intensidade da corrente, também é dependente da técnica de modulação, frequência de comutação das chaves e do dispositivo semiconductor utilizado. Este último, pode ter características diferentes variando-se as marcas, modelos e capacidades (Silva 1999).

### 3.4.1 Perdas por condução

Para realizar o cálculo das perdas por condução, é necessário ter conhecimento da forma da onda de corrente no dispositivo semiconductor. Deste modo, a corrente para os três diferentes semicondutores utilizados no trabalho, são exibidos na Figura 3.9. Como pode ser observado, a corrente corresponde ao semiciclo positivo.

Outra informação essencial nos cálculos das perdas por condução, são os gráficos de  $V_{on}$  por  $I_{on}$ . Nos manuais dos semicondutores,  $V_{on}$  é conhecida também como  $V_T$  para o tiristor,  $V_f$  para o Diodo e  $V_{CE}$  para o IGBT. Eles representam a queda de tensão no dispositivo, e  $I_{on}$  a corrente passando pelo semiconductor.

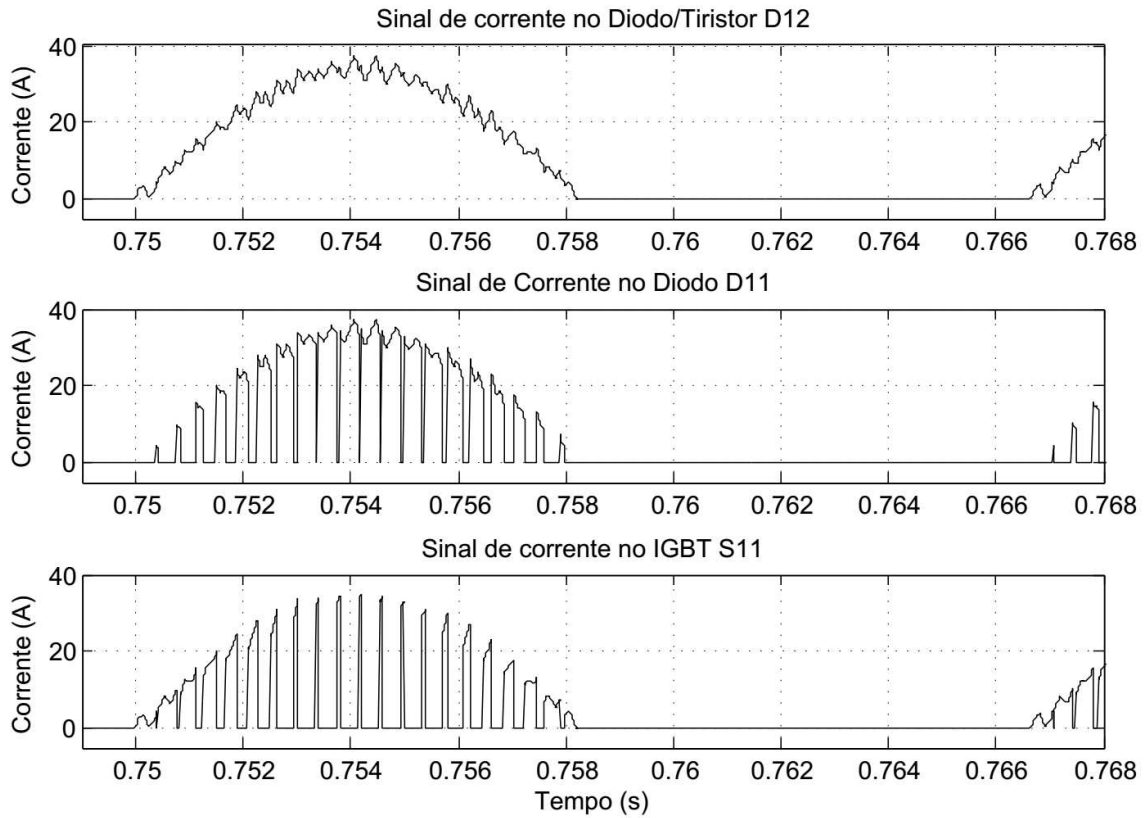


Figura 3.9: Sinal de corrente nos dispositivos semicondutores.

Neste trabalho utilizou-se o módulo da Semikron SKKT107 contendo dois tiristores. Os gráficos de  $V_{on}$  por  $I_{on}$  para os tiristores, é apresentado na Figura 3.10. Gráfico gerado pelo software PLECS Standalone®, com dados extraídos do manual do módulo SKKT107.

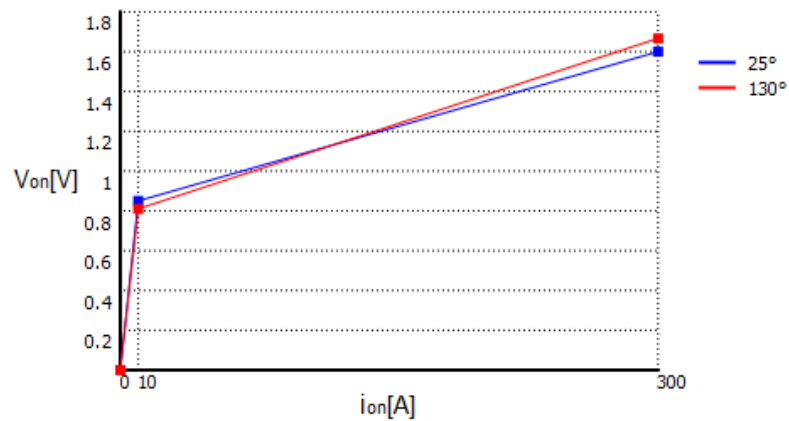


Figura 3.10: Gráficos de  $V_{on}$  por  $I_{on}$  para o Tiristor.

Também foi utilizado o módulo SKM200GARL066T da Semikron, contendo dois diodos e dois IGBTs. Os dados desses semicondutores foram extraídos do manual e, inseridos

no banco de dados do software PLECS Standalone®. Este por sua vez, gerou os gráficos de  $V_{on}$  por  $I_{on}$  para o Diodo e IGBT respectivamente apresentado nas Figuras 3.11 e 3.12.

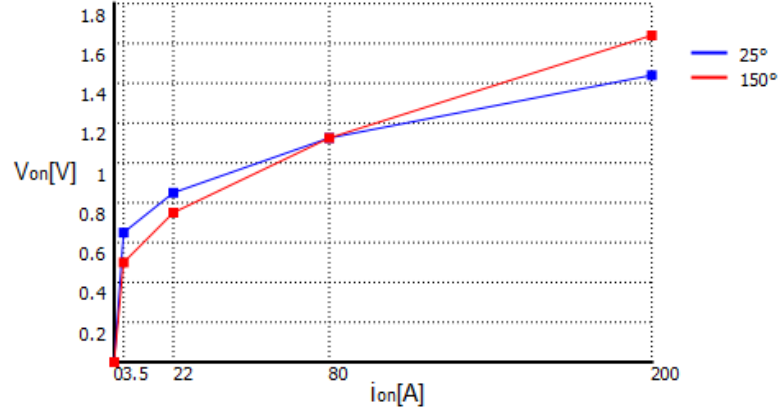


Figura 3.11: Gráficos de  $V_{on}$  por  $I_{on}$  para o Diodo.

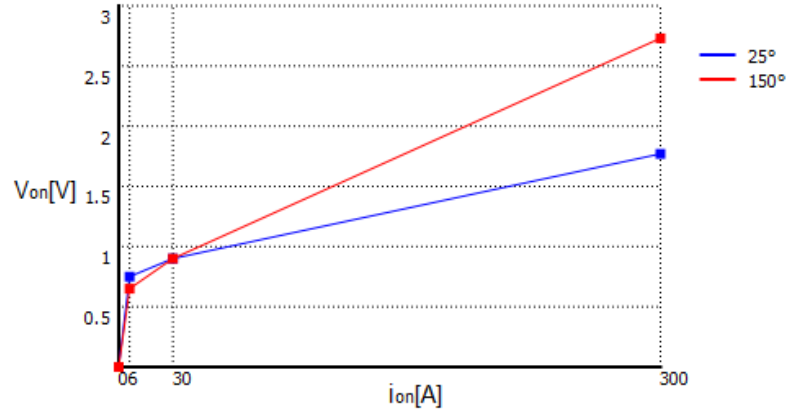


Figura 3.12: Gráfico de  $V_{on}$  por  $I_{on}$  para o IGBT.

Para calcular as perdas por condução do tiristor, multiplica-se ponto a ponto cada valor de corrente  $I_{on}$  (primeiro gráfico da Figura 3.9), com o valor correspondente de  $V_{on}$  (Figura 3.10), por meio da Equação 3.1. Aproximações na forma de onda de corrente e a desconsideração de correntes reversas podem ser realizadas sem perdas significativas de precisão nos resultados.

$$P_{cond} = \frac{1}{T} \int_{t_1}^{t_1+T} v(t)i(t)dt \quad (3.1)$$

Onde  $v(t)$  é a queda de tensão no dispositivo,  $i(t)$  é a corrente e  $T$  é o período do sinal da corrente.

Para encontrar as perdas térmicas do diodo e IGBT, realiza-se os mesmos procedimentos anteriores, entretanto, com seus respectivos dados (Fig. 3.11 e 3.12).

Com o objetivo de obter maior fidelidade nos resultados das perdas térmicas neste trabalho, foi utilizado o software PLECS Standalone®. O software, permite calcular as perdas térmicas instantâneas, durante a simulação do retificador.

### 3.4.2 Perdas por Comutação

As perdas por comutação são tratadas diferentemente entre os dispositivos semicondutores nas diversas aplicações. Ao analisar a Figura 3.9, percebe-se o tiristor não possui perdas por comutação no retificador. Já o diodo possui a perda de recuperação reversa  $E_{rr}$ . Quando o IGBT (por exemplo S11) inicia sua condução, o diodo D11 bloqueia a tensão do barramento c.c. o que gera as perdas por recuperação reversas. A potência de dissipação gerada em cada recuperação reversa do diodo é bastante reduzida, que junto com a baixa frequência de comutação (2520 Hz), essa perda se torna desprezível. Deste modo, somente as perdas joulicas geradas pelo IGBT devem ser analisadas.

Segundo Silva (1999), as principais interferências no cálculo das perdas por chaveamento no IGBT são:

- Indutância parasita no conversor;
- Tensão no barramento c.c.;
- Corrente da Carga;
- Resistência do acionamento do gate;
- Tensão do gate;
- Frequência de comutação;

O método mais comum para calcular as perdas por comutação, utiliza-se dos gráficos de energia (ao ligar e ao desligar a chave) por corrente do IGBT. Este gráfico é fornecido no manual do dispositivo para a tensão máxima suportada pelo IGBT no caso  $E_{max} = 600V$ . Para aplicações em outras tensões, verifica-se a energia dissipada para a corrente desejada, por meio da Equação 3.2. Onde  $V_Z$  é a tensão no barramento c.c.,  $I_X$  a corrente e  $E_Y$  a energia em mJ (Silva 1999).

$$E_{off/on}(I_X) = \frac{V_Z}{E_{max}} E_Y \text{ mJ} \quad (3.2)$$

Este cálculo deve ser realizado tanto para a energia de início de condução  $E_{on}$ , quanto para a energia para deixar de conduzir  $E_{off}$ . A tensão é considerada constante (Fig. 3.13), entretanto deve ser realizado o cálculo para cada valor dentro do semiciclo de corrente (Fig. 3.13), ao ligar e desligar o IGBT. A obtenção da potência média é feita então, a partir da soma da energia em cada comutação. No final de um período, a soma é dividida pelo tempo deste, como mostrado pela Equação 3.3 (Silva 1999).

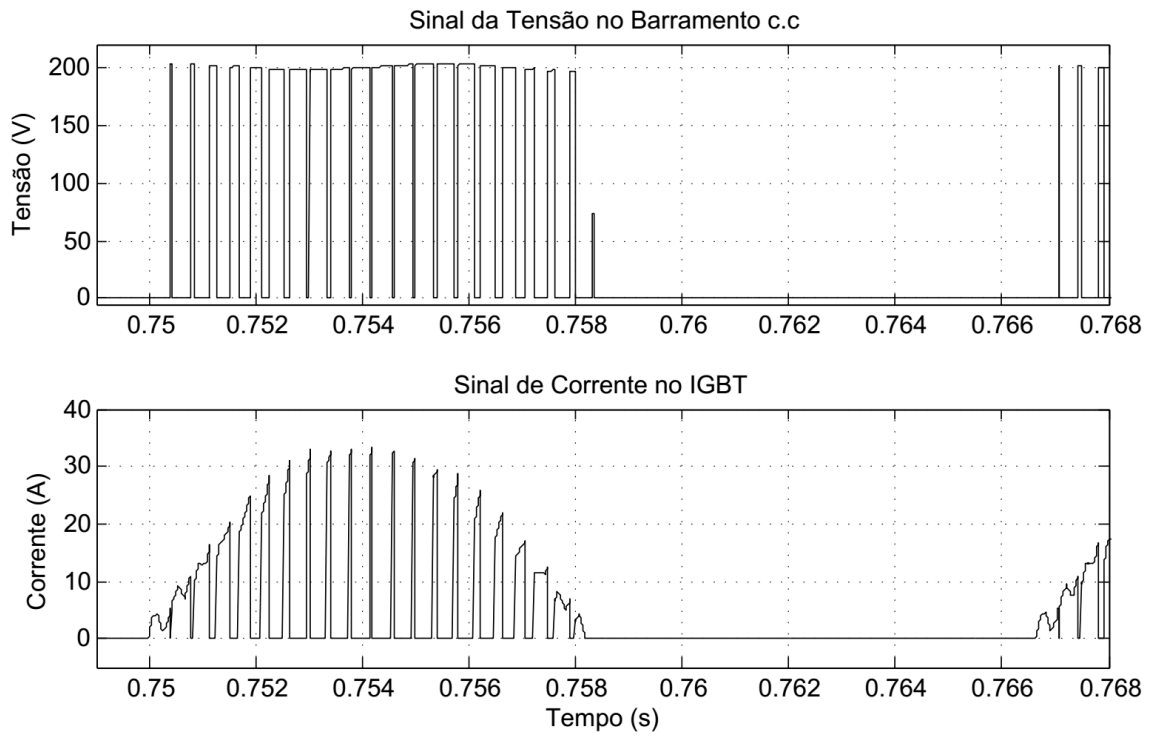


Figura 3.13: Sinal de tensão no barramento c.c. e corrente no IGBT.

$$\overline{P}_{ch} = \frac{1}{nT} \sum_{i=1}^n (E_{on} + E_{off}) \quad (3.3)$$

Nesta equação,  $n$  é o número de comutações e  $T$  é o período considerado.

Utilizando o software PLECS Standalone® esses cálculos são realizados de forma dinâmica durante a simulação. Para aumentar a precisão, são realizadas interpolações dos gráficos de energia por corrente, considerando a tensão e temperatura.

### 3.4.3 Dissipação do Calor

Conhecidas as perdas por condução e comutação, é necessário desenvolver uma forma para dissipar essa energia. Para isso é necessário desenvolver um modelo térmico, para

que se possa dimensionar o conjunto de ventilador e dissipador para o retificador.

É inerente a cada módulo de dispositivos estáticos de potência, um circuito térmico interno, existindo basicamente dois modelos, um com uma base de placa metálica e outros sem. A Impedância Térmica Transitória é representada por  $Z_{th}$ . Nos módulos com a camada metálica extra, existem duas impedâncias, a  $Z_{th(j-c)}$  que é a impedância entre a junção e carcaça do dispositivo e, também a  $Z_{th(c-h)}$ , impedância entre a carcaça e o dissipador. Quando o módulo não possui a camada metálica extra, existe somente a impedância  $Z_{th(j-s)}$ , que é a impedância térmica da junção para o dissipador (Reigosa 2014).

Para o cálculo da dissipação do sistema em regime permanente, desconsidera-se a capacitância térmica<sup>1</sup>, restando as resistências térmicas. Deve-se destacar que os módulos utilizados no trabalho possuem a camada metálica extra, o que permite saber qual é a temperatura do encapsulamento pela Equação 3.4.

$$T_c = T_a + (R_{th(h-a)} + R_{th(c-h)}) \cdot P_{loss,tot} \quad (3.4)$$

Nesta equação  $T_c$  é a temperatura do encapsulamento do módulo,  $T_a$  a temperatura ambiente,  $R_{th(h-a)}$  a resistência térmica do dissipador para o ambiente,  $R_{th(c-h)}$  resistência térmica da carcaça para o dissipador e,  $P_{loss,tot}$  a potência total dissipada pelo módulo. Similarmente à Equação 3.4, é possível calcular as temperaturas de junção, do dissipador, ou qualquer outra desejada.

O modelo Foster (Fig. 3.14 a)), é o mais encontrado em *datasheets*, este modelo matemático não possui significado físico e, está apresentado na Equação 3.5. O modelo citado, foi selecionado no software PLECS Standalone® para calcular a dissipação da energia. Mais detalhes do modelo e também um comparativo com o modelo Cauer (Fig. 3.14 b)) podem ser encontrados no trabalho de Reigosa (2014).

$$Z_{th(j-c)} = \sum_{i=1}^n R_i (1 - e^{-\frac{t}{\tau_i}}) ; \quad \tau_i = R_i C_i \quad (3.5)$$

De posse dos cálculos das perdas por condução e comutação, combinado aos dados de resistência térmica fornecida pelos manuais dos módulos, foi possível obter a rede térmica para a parte positiva de uma fase do retificador. Este modelo leva em conta somente

---

<sup>1</sup>A capacitância térmica é responsável pelo transiente em circuitos térmicos.

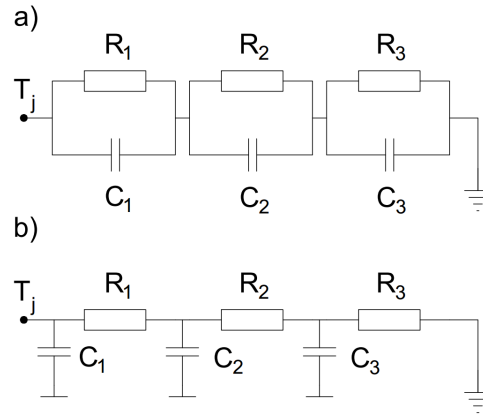


Figura 3.14: Exemplo de modelo térmico a) Foster b) Cauer.

o regime permanente. Para este modelo, foi considerada a potência de comutação e de condução do IGBT no módulo SKM200GARL066, a potência de condução no diodo do mesmo módulo e a potência dissipada na condução do tiristor em um módulo separado (SKKT107), como pode ser observado pela Figura 3.15. Na figura os índices  $I$ ,  $D$  e  $T$  representam respectivamente o IGBT, Diodo e Tiristor, e os índices  $j$ ,  $c$ ,  $h$  e  $a$  representam junção, encapsulamento (“case”), dissipador e ambiente respectivamente.

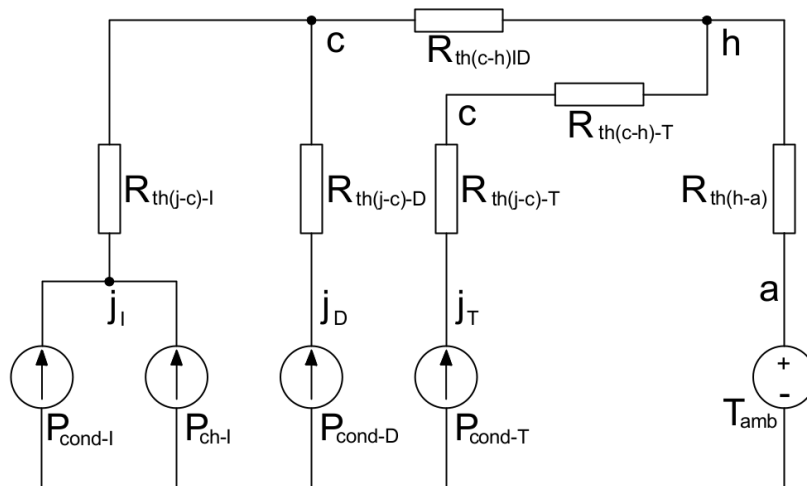


Figura 3.15: Modelo térmico para um modulo com um Tiritor e outro módulo contendo um IGBT e um diodo.

Para o semiciclo negativo o circuito térmico tem as mesmas características, portanto todas as fontes de calor devem estar conectadas antes da resistência térmica do dissipador para ambiente. Ademais, o retificador deve ser projetado de modo a operar com a temperatura abaixo de  $100^\circ$  celsius para obter maior durabilidade.

Para realizar estudos mais detalhados e com maior precisão o sistema foi simulado no programa PLECS Standalone® de modo a considerar todo o sistema de dissipação que é composto por dissipador, ventilação e módulos dos semicondutores. Detalhes físicos podem ser observados no Apêndice (A.1), que contém detalhes para o desenvolvimento de um protótipo.

## 3.5 Controle

Para o adequado funcionamento do retificador é necessária a realização do seu controle em malha fechada. Para este fim utiliza-se a técnica clássica do sistema de eixos em referencial síncrono orientado pelo vetor de tensão da rede de energia. Este último é obtido no ponto de acoplamento onde o retificador e outras cargas se encontram ligadas.

Para obter boa performance do conversor é necessário que exista sintonia entre os tópicos: técnica de controle VOC, técnica de modulação (apresentada na seção 3.3), modelagem da topologia e instrumentação<sup>2</sup> do sistema. Portanto, são abordados a modelagem, instrumentação e controle nas próximas seções.

### 3.5.1 Modelagem

O primeiro passo para se implementar um sistema de controle é realizar a modelagem do mesmo. Isso possibilita definir quais variáveis podem ser diretamente controladas e observadas, fornecendo também artifícios matemáticos para realizar o controle das variáveis desejadas de forma mais eficiente pois considera as características físicas do sistema.

Nos trabalhos de Malinowski (2001) e Wu, Dewan & Slemon (1988) foi apresentada uma modelagem para o retificador controlado de 2 níveis VSI. Este modelo é similar aos resultados obtidos pela representação realizada diretamente para um retificador de três níveis mostrada por Lai, Wang, Burgos & Boroyevich (2010).

A modelagem de conversores inicia-se a partir da versão simplificada do circuito da topologia apresentado na parte b) da Figura 3.16, de modo a facilitar a compreensão.

Segundo Malinowski (2001), a indutância é parte integrante do circuito, ela faz com que o retificador tenha característica de fonte de corrente e também permite a elevação

---

<sup>2</sup>No Apêndice A são apresentados detalhes para o desenvolvimento da instrumentação e controle de um protótipo.

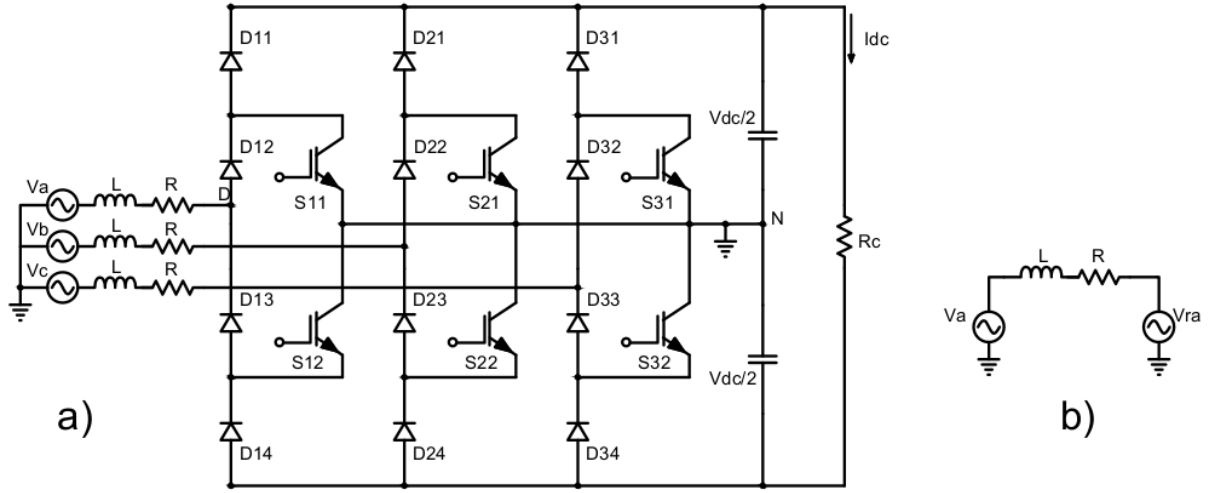


Figura 3.16: Circuitos para modelagem a) Circuito completo b) Circuito equivalente para a fase A.

da tensão. Deste modo, ao regular a corrente que passa pela indutância de entrada (ciclo de trabalho) controla-se a diferença de tensão entre a rede e o retificador.

Para Figura 3.16, temos:

$$i_a + i_b + i_c = 0 \quad (3.6)$$

$$v_a + v_b + v_c = 0 \quad (3.7)$$

Para o circuito de uma fase obtém-se:

$$L \frac{di_{a,b,c}}{dt} + Ri_{a,b,c} = V_{a,b,c} - V_{R_{a,b,c}} \quad (3.8)$$

onde no semiciclo positivo:

$$v_{ra} = v_{DN} = \frac{V_{dc}}{2}, \text{ para } S11 = 0 \quad (3.9)$$

$$v_{ra} = v_{DN} = 0, \text{ para } S11 = 1 \quad (3.10)$$

e no semi ciclo negativo:

$$v_{ra} = v_{DN} = \frac{-V_{dc}}{2}, \text{ para } S12 = 0 \quad (3.11)$$

$$v_{ra} = v_{DN} = 0, \text{ para } S_{12} = 1 \quad (3.12)$$

Considerando que a chave aberta  $S = 0$  a entrada do retificador está conectada nas extremidades positiva e negativa do barramento c.c. e,  $S = 1$  conectado no zero do barramento, portanto aplicando a primeira Lei de Kirchhoff na parte positiva do barramento c.c., obtém-se:

$$C \frac{dV_{dc}}{dt} = i_a(1 - S_a) + i_b(1 - S_b) + i_c(1 - S_c) - i_{dc} \quad (3.13)$$

Realizando as transformações da modelagem de fase para o sistema de vetores espaciais  $dq$ , utilizando as ferramentas propostas no trabalho de Blasko & Kaura (1997) obteve-se as equações:

$$C \frac{dV_{dc}}{dt} = (i_d S_d + i_q S_q) - i_{dc} \quad (3.14)$$

$$v_{rd} = -L \frac{di_d}{dt} - Ri_d + \omega Li_q + v_d \quad (3.15)$$

$$v_{rq} = -L \frac{di_q}{dt} - Ri_q - \omega Li_d + v_q \quad (3.16)$$

Pelas Equações 3.15 e 3.16 percebe-se que o modelo do retificador apresenta um acoplamento cruzado que é verificado pela presença do termo  $\omega Li_q$  na Equação 3.15 e do termo  $\omega Li_d$  na Equação 3.16. Por meio de ambas equações, foi possível o desenvolvimento do desacoplador da Figura 3.17, que tem a função de separar os sinais de eixo direto “d” do eixo de quadratura “q”. Desta forma permite que o controle atue ajustando somente o erro da corrente, reduzindo a interferência de outros erros no sistema.

### 3.5.2 Controle do Retificador

A técnica de controle VOC está solidificada no uso em conversores estáticos de potência e possui uma vasta referência na literatura. Esta técnica de controle combinada com o desacoplador e técnica de modulação, são implementadas para serem utilizadas em unidades de controle. Para este trabalho foi selecionado o DSP TMS320F28335 por atender

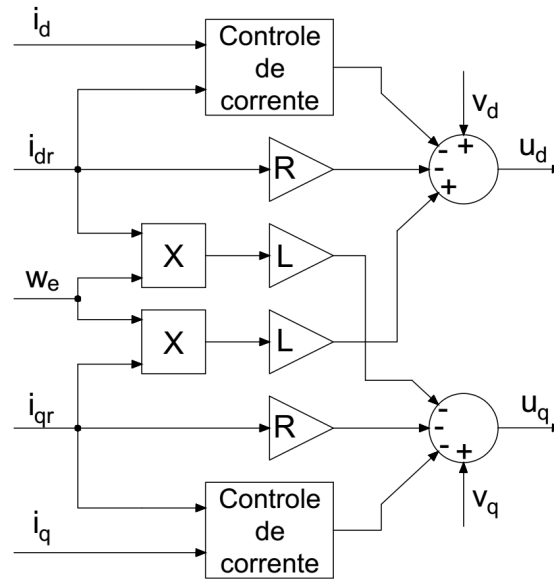


Figura 3.17: Desacoplador com blocos de controle de corrente

as demandas de capacidade de memória, processamento, portas I/O, portas analógicas e PWMs internos.

Essas características permitem que todo o controle possa ser implementado por “software”, utilizando uma única unidade lógica. Um diagrama do controle do retificador é apresentado na Figura 3.18.

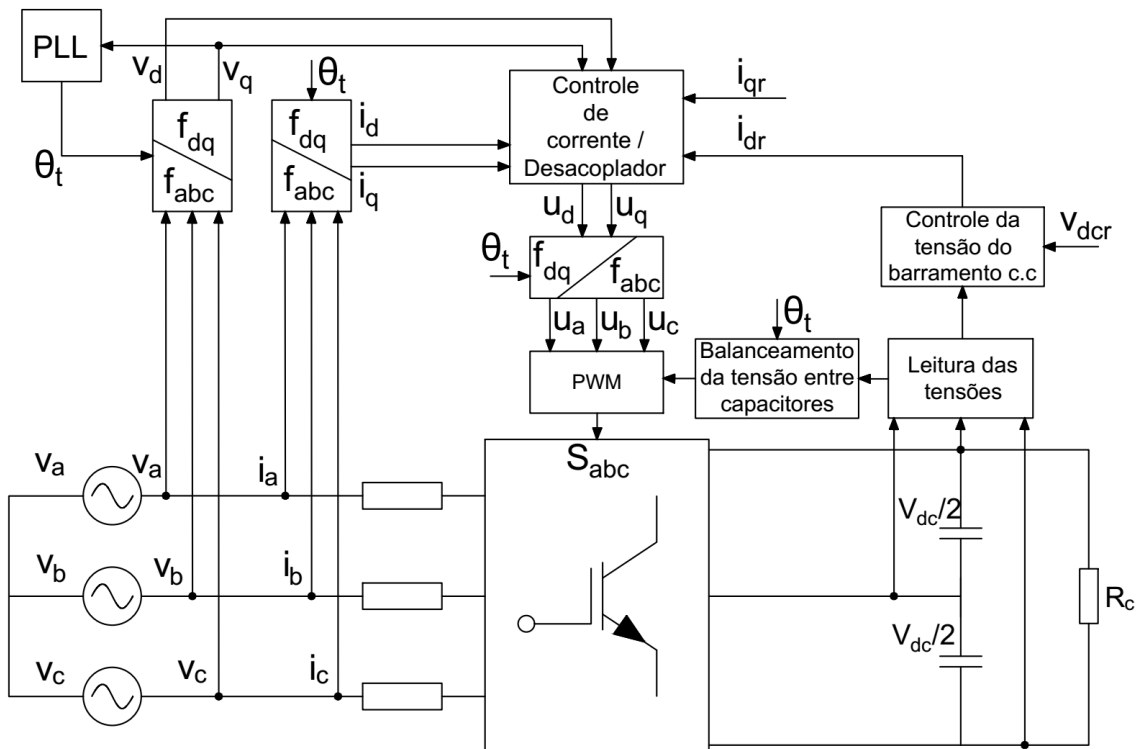


Figura 3.18: Diagrama geral de controle.

Para realizar o controle em malha fechada, o programa desenvolvido tanto para o DSP quanto para a simulação segue uma sequência. Primeiramente é realizada a leitura das tensões e correntes de fase, e essas variáveis de fase são convertidas para o sistema de vetores espaciais com referencial síncrono  $dq$ . O valor de tensão  $v_q$  obtido na conversão é utilizado pelo PLL para sincronizar o retificador com a rede elétrica. O  $\theta_t$  fornecido pelo PLL, possibilita as transformações  $abc-dq$  e  $dq-abc$ .

No barramento c.c. é realizado a medição da tensão  $v_{dc}$  nos dois capacitores e, a soma das duas tensões é comparada com o valor de referência para realizar o controle da tensão no barramento. O resultado do controle da tensão no barramento c.c. é enviado como referência de corrente  $i_{dr}$ .

Com os valores de tensão e corrente obtidos da rede, tensão do barramento c.c. e, definindo as variáveis  $i_{qr} = 0 \text{ A}^3$  e  $w_w = 377 \text{ rad/s}^4$ , torna-se possível a utilização do desacoplador, detalhado pela Figura 3.17.

No bloco de controle, entram as variáveis  $v_d$ ,  $v_q$ ,  $i_d$ ,  $i_q$ ,  $i_{qr}$  e  $i_{dr}$  que resultam nas referências de tensão na entrada do retificador  $u_d$  e  $u_q$  que são convertidas em variáveis naturais, e então passa pelo PWM que compara a referência de tensão  $u_{abc}$  normalizada (modulante), com os sinais da portadora triangular, que gera os padrões de comutação que são enviados para as chaves.

Nos blocos de controle de corrente, tensão do barramento c.c., balanceamento dos capacitores e PLL foram utilizados o controle Proporcional e Integral (PI). Este tipo de controle é bastante robusto e de fácil utilização. Valores iniciais de ganhos dos controladores foram retirados de outros trabalhos ou por meio de cálculos simplificados (Blasko & Kaura 1997)(Luiz 2007)(Stopa 1997)(Zhao et al. 1995), sendo esses resultados refinados a partir simulações variando os ganhos até que se fosse obtido respostas satisfatórios para a utilização no retificador.

### 3.6 Balanceamento dos Capacitores

As topologias de conversores de três níveis como mostrado anteriormente possuem dois capacitores ligados em série, onde a união dos dois é grampeado às três fases. Devido a pequenas variações das características dos elementos comerciais, tais como, chaves, di-

---

<sup>3</sup>Quando atribui-se zero a esta variável obtém-se o fator de potência unitário.

<sup>4</sup>Velocidade angular dada por  $2\pi 60 \text{ rad/s}$ .

odos, indutância, capacitores e, também devido às imperfeições da rede que alimenta o conversor, gera-se o desbalanceamento das tensões nos capacitores. Este comportamento indesejado pode ocasionar: níveis c.c. não nulos na tensão de saída, esforços não dimensionados sobre os elementos do circuito, menor rendimento da topologia, harmônicos não esperados, baixa qualidade no fornecimento da energia para a carga, entre outros problemas. Desta forma existe, então, a necessidade de se realizar o controle do balanceamento destes capacitores.

Para esta topologia foram verificados dois meios de se realizar o balanceamento dos capacitores. O primeiro deles consiste na seleção do estado das três fases do retificador como apresentado pelas Figuras 3.3, 3.4 e 3.5 por meio de tabelas inseridas no DSP (Zhao et al. 1995). A seção 3.2 demonstrou que vetores de tensão com o mesmo sentido podem ser gerados de maneiras diferentes. Utilizando o pico da fase A como exemplo (Fig. 3.4), onde as fases abc do retificador se encontram em  $(1-1-1)^5$ , que fornece o vetor de maior módulo e utiliza os potenciais superior e inferior do barramento c.c.. O estado  $(100)^6$ , representa um vetor na mesma direção de A, entretanto com a metade do módulo e sua corrente flui pelo capacitor da parte superior da topologia. O estado  $(0-1-1)^7$ , se difere do anterior por utilizar o capacitor da parte inferior.

Deste modo, a seleção dos vetores na comutação das chaves interfere na carga dos capacitores individualmente. Sendo assim, um algoritmo que acesse a tabela e utilize os vetores realizáveis adequadamente no retificador consegue manter as tensões equilibradas nos capacitores. Isto porque quando os capacitores estiverem desbalanceados, a combinação de comutação escolhida será de forma a carregar o capacitor com tensão inferior. Este método é mais utilizado em modulações em espaço vetorial, e detalhado no trabalho de Zhao et al. (1995).

O segundo meio de realizar o balanceamento dos capacitores é por meio da injeção de sequência zero. Este método consiste em somar uma pequena componente contínua à referência de tensão na onda modulante do retificador de modo a compensar desbalanceamentos do sistema não ideal. Se o valor somado for positivo, haverá um deslocamento positivo da onda favorecendo o carregamento do capacitor superior do barramento c.c.. Se o deslocamento for negativo, uma maior carga será direcionada ao capacitor inferior do

---

<sup>5</sup>Fase A conectada a parte superior do barramento c.c. e as fases B e C conectadas à parte inferior.

<sup>6</sup>Fase A conectada a parte superior do barramento c.c. e as fases B e C conectadas ao ponto médio.

<sup>7</sup>Fase A conectada ao ponto médio do barramento c.c. e as fases B e C conectadas à parte superior.

barramento c.c.. Os valores somados à modulante são pequenos o suficiente para que gerem somente correções na diferença na carga dos capacitores, mantendo a rede equilibrada e sem gerar esforços desnecessários nos componentes do retificador.

Este método foi utilizado nos trabalhos de Heldwein et al. (2010), Lai, Wang, Burgos & Boroyevich (2008) entre outros, sendo também a forma utilizada para realizar o balanceamento dos capacitores do retificador deste trabalho devido ao uso da modulação SPWM.

O método de controle do balanceamento dos capacitores utilizado no trabalho é representado pelo diagrama de controle na Figura 3.19. O método consiste em medir a tensão no capacitor inferior  $-V_{dc}$  e subtrair a tensão do capacitor superior  $+V_{dc}$ . O sinal de erro gerado possui frequência de 180 Hz, o terceiro harmônico da tensão da rede.

Para mitigar a componente de 180 Hz do erro antes de passar pelo PI é gerado um sinal multiplicando a frequência que sai da PLL ( $\theta_t$ ) por três. A amplitude e fase deste sinal gerado para a compensação devem ter as mesmas características do erro de tensão medido entre os capacitores. Para isso Lai et al. (2008) desenvolveu uma equação, entretanto, os resultados obtidos pela equação de Lai et al. (2008) foram inferiores aos resultados que utilizaram em seu algoritmo os valores da amplitude e a fase do erro medidos previamente, e adicionados aos dados da simulação. Com a frequência, amplitude e fase do sinal de erro é possível gerar um sinal em oposição de fase, permitindo reduzir significativamente a componente 180 Hz.

O erro entre as tensões dos capacitores com a componente de 180 Hz reduzida passa por um PI de ganho muito baixo, que somado às referências  $u_{abc}$ , gera um sinal com componente contínua que permite a correção da diferença entre as tensões nos capacitores.

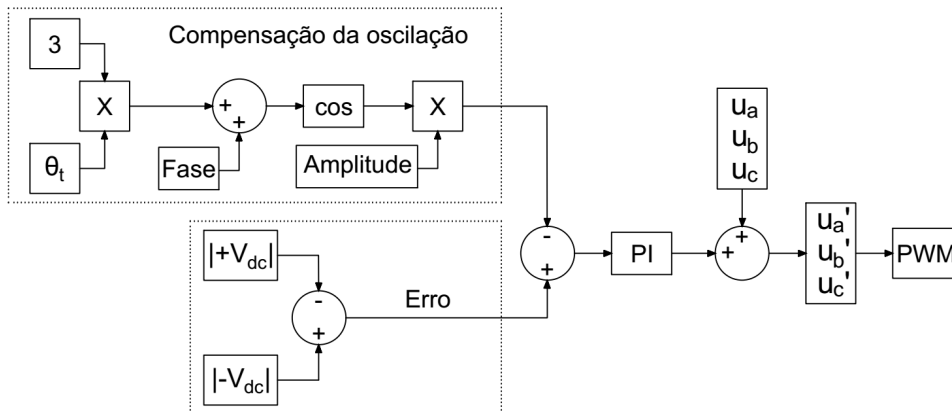


Figura 3.19: Diagrama de controle do balanceamento dos capacitores.

Depois de várias simulações com variações nos parâmetros do conversor foi observado que a fase da componente de 180 Hz do erro dos capacitores varia principalmente com a indutância na entrada do retificador<sup>8</sup>, e a amplitude varia com o capacitor e com a tensão no barramento c.c..

Diferente do realizado nos trabalhos de Heldwein et al. (2010), Lai et al. (2008) entre outros que utilizavam somente o controle proporcional, neste trabalho foi adicionado uma leve ação integradora o que permitiu respostas com menor erro residual. O resultado obtido por meio da simulação é mostrado nas Figuras 3.20 e 3.21, onde graficamente é possível perceber a menor amplitude nos gráficos com a compensação da oscilação de 180 Hz (Fig. 3.20 e Fig. 3.21 segundo e terceiro gráficos).

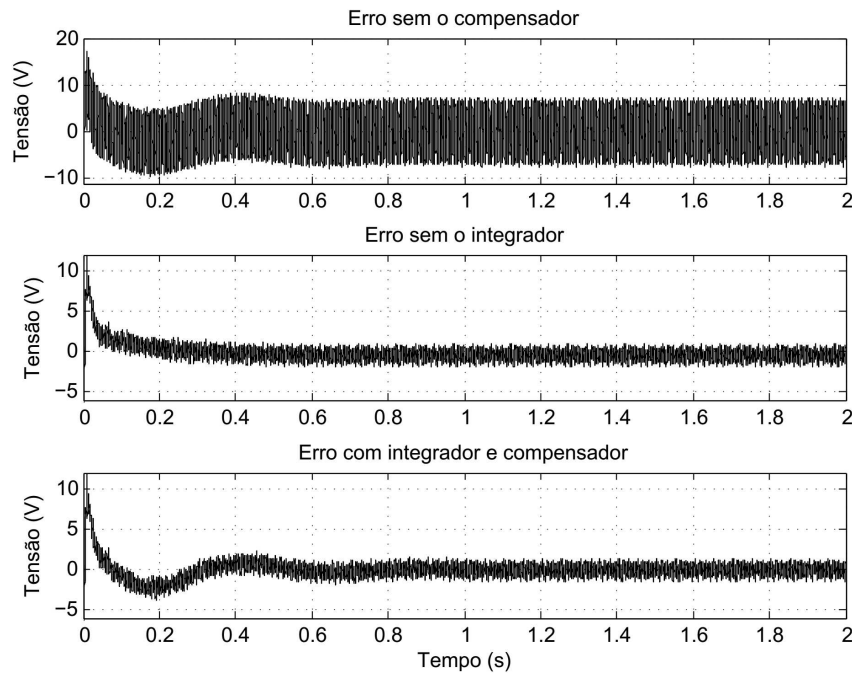


Figura 3.20: Erro entre as tensões nos capacitores a) Sem o compensador b) Sem o integrador c) Com integrador e compensador.

Realizando a média dos valores dos gráficos dos erros da Figura 3.20 obteve-se para o primeiro gráfico (sem a compensação da oscilação e com o integrador) média de -0,0104 V. Para o segundo gráfico da mesma figura (sem o integrador e com a compensação da componente de 180 Hz) o erro foi de -0,1425 V, por fim o terceiro gráfico (com o integrador e com a compensação da componente de 180 Hz) obteve um erro de -0,0103 V. Entretanto, apesar de existir uma sutil melhora no resultado do erro utilizando ambas

<sup>8</sup>Indutância da rede deve ser considera.

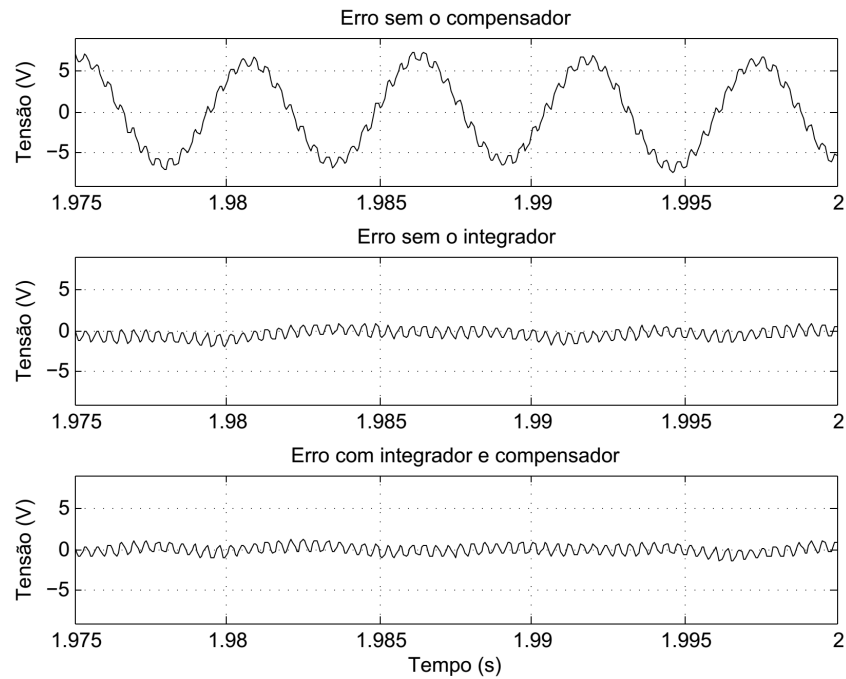


Figura 3.21: Em escala de tempo ampliada no intervalo de 1,975 a 2 segundos do erro entre as tensões nos capacitores a) Sem o compensador b) Sem o integrador c) Com integrador e compensador.

as técnicas, não foi verificada diferenças nas tensões dos capacitores e no sinal de corrente do retificador ao utilizar as diferentes técnicas.

A tensão total no barramento c.c. e individualmente nos capacitores em estado permanente é apresentada na Figura 3.22.

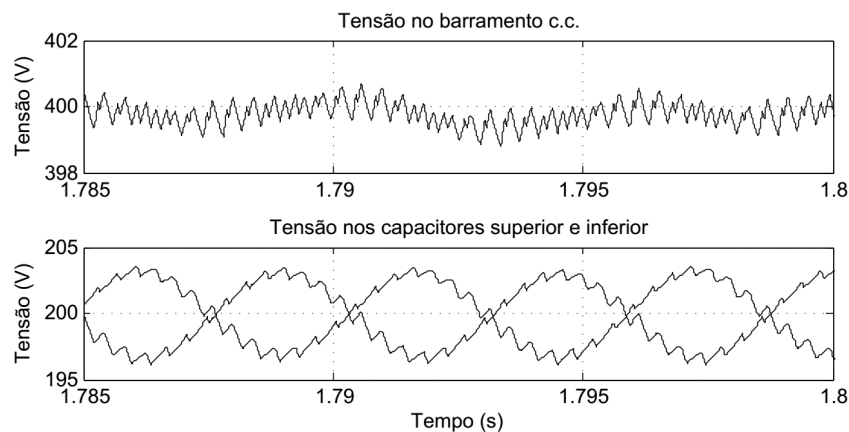


Figura 3.22: Resultados obtidos no barramento c.c. a) Tensão no barramento c.c. b) Tensão nos capacitores superior e inferior.

## 3.7 Estratégia de Comutação das Chaves: Análise e Desempenho

A topologia RNPC de três níveis estudada neste trabalho não apresenta risco de curto circuito do barramento c.c. através das chaves do conversor, fornecendo maior segurança à topologia, quando comparada com a topologia de dois níveis VSI. Pelo fato de não ser possível curto-circuitar o barramento c.c. através das chaves, torna-se factível a utilização de outras estratégias de comutação, que podem obter desempenhos diferentes quanto a forma de onda e perdas térmicas.

Como apresentado pela seção 3.3, deste capítulo, a comutação da topologia RNPC é tradicionalmente realizada ligando as duas chaves da mesma fase simultaneamente como mostrado pela Figura 3.7. Este trabalho apresenta outras três técnicas, assim como analisa estas e a tradicional comparando seus resultados. As técnicas são:

- Chaves da mesma fase são comutadas simultaneamente, “Comando Clássico” (Figuras 3.23 a) e Figura 3.24 a));
- As chaves são comutadas a partir de sinais de comando complementares, “Comando Complementar” (Figura 3.23 b) e Figura 3.24 b));
- A chave comuta quando a tensão está no semiciclo pertencente à chave, enquanto a outra permanece ligada, “Comando Ligado” (Figura 3.23 c) e Figura 3.25 a));
- A chave comuta quando a tensão está no ciclo pertencente à chave, enquanto a outra permanece desligada, “Comando Desligado” (Figura 3.23 d) e Figura 3.25 b)).

Em conversores polifásicos o que ocorre em uma fase influencia as outras como mostrado pela Figura 3.4, e a forma de uma das fases comutar influencia na forma de onda da corrente das outras fases. Entretanto, na modulação SPWM cada fase é independente e não considera o estado das chaves em outras fases, o que fortalece a necessidade de avaliar o comportamento global do retificador trifásico utilizando as diferentes estratégias de comutação das chaves.

Para essa avaliação foi utilizado o conversor com as seguintes características: Três indutâncias de 1,3 mH, dois capacitores de 2,2 mF, três módulos SEMIKRON SKM 200 GARL 066 T, três SKKT 107. A carga na saída do retificador é composta por uma

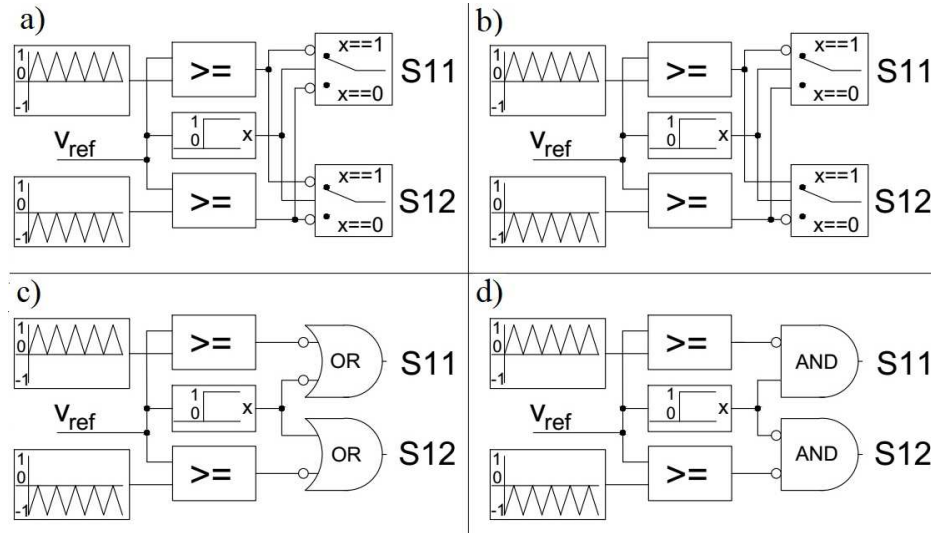


Figura 3.23: Lógicas para as estratégias de comutação a) Comando Clássico b) Comando Complementar c) Comando Ligado d) Comando Desligado.

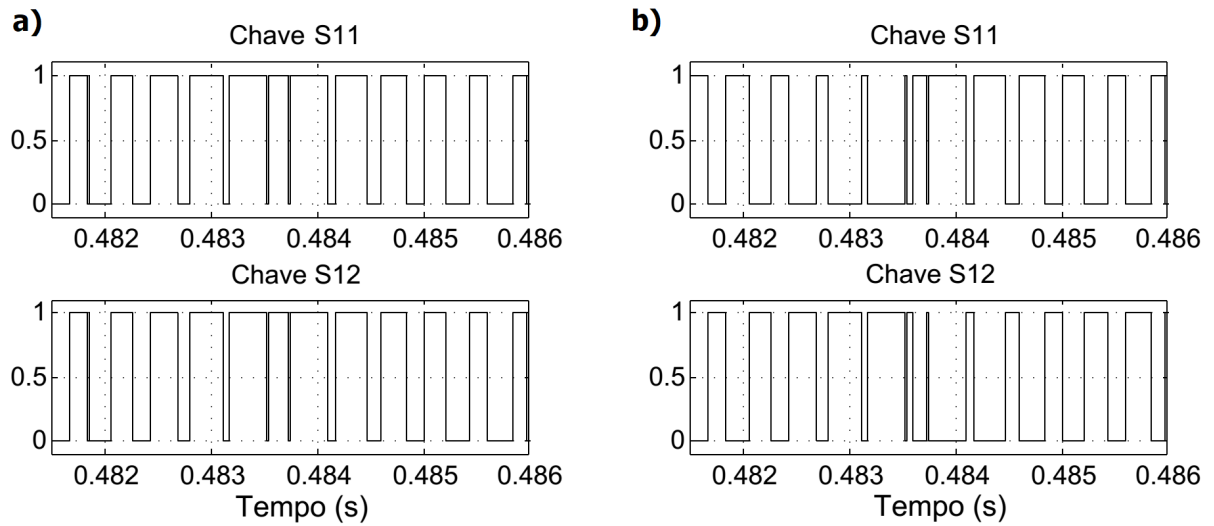


Figura 3.24: Considerando a fase A. Coluna a) Comando Clássico. Coluna b) Comando Complementar.

resistência de 17,6 ohms submetida a tensão do barramento c.c. de 400 V, gerando uma potência de 9.100 W. Foi implementado o controle da corrente no sistema de eixos espaciais com referencial síncrono, combinado com a modulação SPWM com portadora na frequência de 2520 Hz.

Realizando as simulações para as diferentes e de comutação, foram obtidas as formas de onda para a tensão e corrente no lado c.a. do retificador apresentadas na Figura 3.26.

A Figura 3.26 contém as formas de onda de tensão de linha  $V_{ca}$  e corrente na fase C para diferentes estratégias de comutação. Observa-se nas formas de ondas das correntes da Figura 3.26 b) e d) ocorre um período de descontinuidade na corrente.

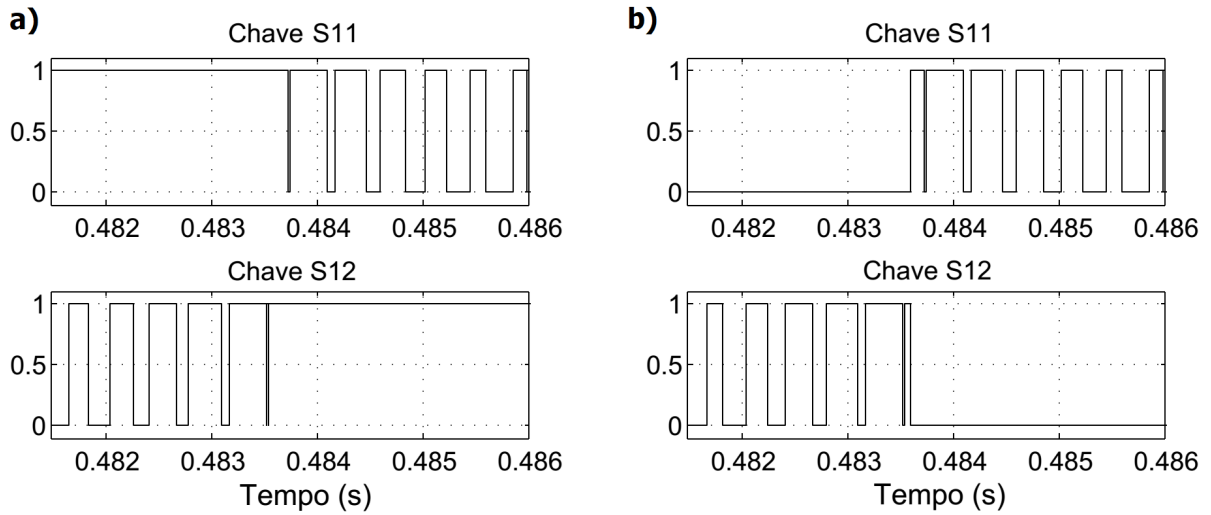


Figura 3.25: Considerando a fase A. Coluna a) Comando Ligado. Na coluna b) Comando Desligado.

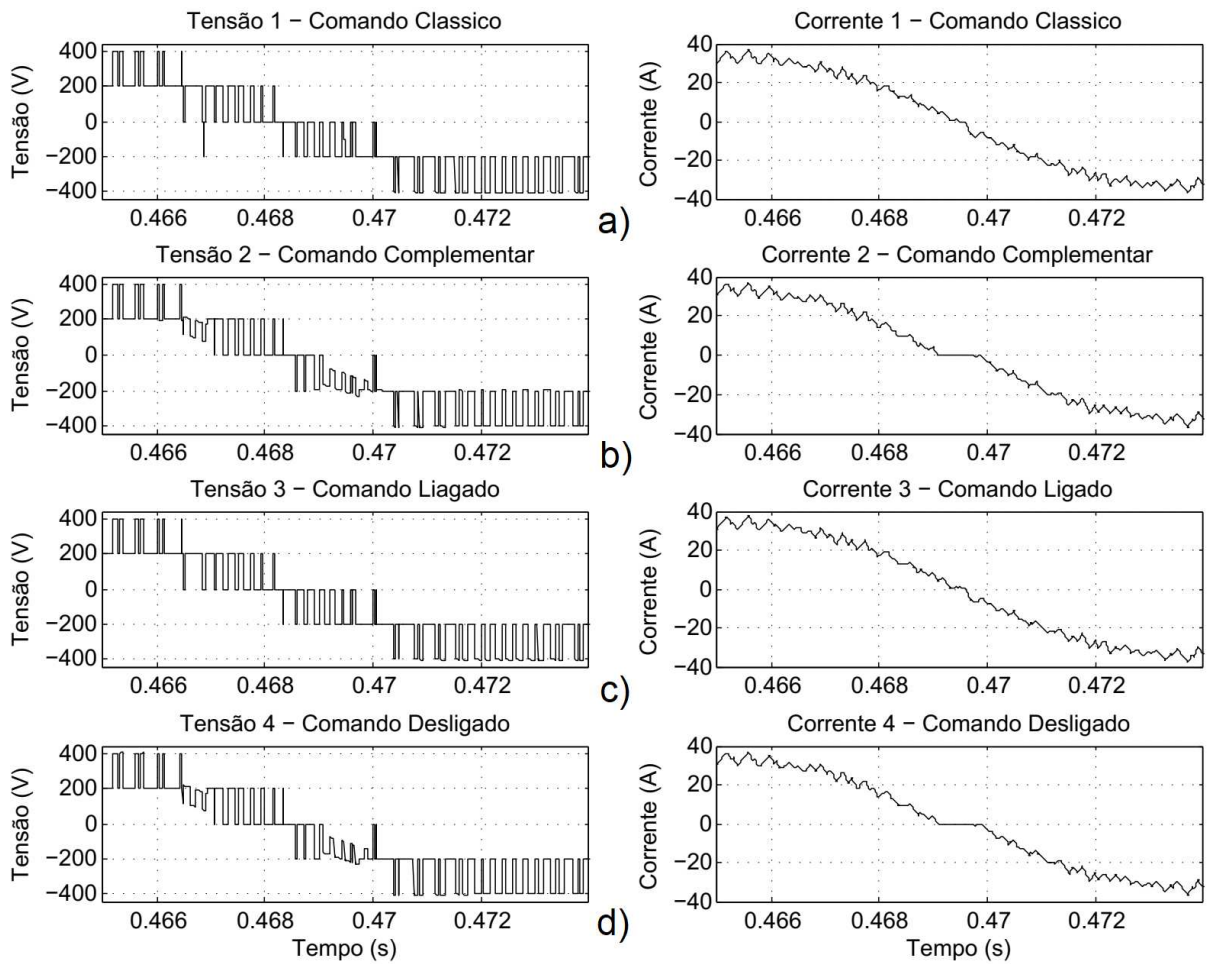


Figura 3.26: Formas de onda para a tensão entre as fases C e A, e corrente na fase C no retificador para as diferentes formas de comutação.

Em conversores de potência, a corrente possui um comportamento crítico próximo ao cruzamento por zero. Isso ocorre devido ao comportamento da corrente ser dependente da indutância, das comutações em todas as fases, da tensão e do fator de potência. Fatores que combinados podem deslocar a corrente da tensão. Portanto se a chave complementar<sup>9</sup> estiver desligada no instante, a corrente que se encontra em uma polaridade diferente da tensão não pode ser realizada, deteriorando a forma de onda.

Partindo do esclarecimento no parágrafo anterior torna-se possível uma explanação para as formas de onda de corrente na Figura 3.26 b) e d). A descontinuidade na corrente (constante e igual a zero pouco antes de 0,47 segundos), deve-se ao fato de as chaves complementares permanecerem abertas (ou a maior parte do tempo aberta) quando a tensão da fase se encontra próxima de zero, o que não permite nenhum caminho de corrente para as fases A e B. Esses comportamentos impactam diretamente na qualidade da onda da corrente, podendo ser observado o valor da distorção harmônica total (THD) na Tabela 3.1. Com essa análise percebe-se que a técnica Comando Ligado, que mantém a chave ligada no semiciclo oposto, produz um THD 1,5% menor do que a forma tradicional e 31,67% menor do que as outras duas formas quando analisando a corrente.

Tabela 3.1: Tabela comparativa entre os valores de THD para a Tensão do Retificador e Corrente de Fase do Retificador.

|                      | THD Tensão | THD Corrente |
|----------------------|------------|--------------|
| Comando Clássico     | 39,18%     | 6,26%        |
| Comando Complementar | 38,00%     | 9,03%        |
| Comando Ligado       | 39,12%     | 6,17%        |
| Comando Desligado    | 38,00%     | 9,03%        |

Observando os gráficos de tensão do retificador na Figura 3.26 b) e d), também são encontradas distorções entre 0,466 e 0,468 segundos e também dentro do intervalo de 0,468 e 0,47 segundos, sendo estas regiões próximas ao cruzamento por zero das fases A e C respectivamente como mostra a Figura 3.27. Essas diferenças ocorrem devido ao fato das chaves estarem abertas não permitindo a referência zero de tensão do barramento c.c. chegar na entrada do retificador (onde é realizada a leitura da tensão de fase), fazendo com que a tensão do retificador neste ponto passe a seguir a forma da tensão de linha  $V_{ca}$  da rede combinado as comutações nas fases C e A.

<sup>9</sup>Chave responsável pela corrente no semiciclo oposto ao da tensão.

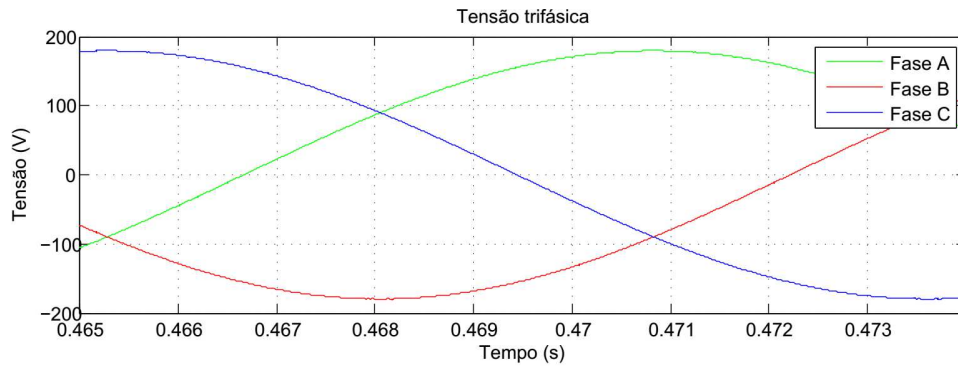


Figura 3.27: Tensões de fase no período analisado.

Devido à característica da modulação SPWM, o ciclo de trabalho fica maior à medida que se aproxima do cruzamento por zero. Isto permite que os gráficos e os valores de THD para a técnica Comando Clássico, apresente resultados semelhantes ao da técnica Comando Ligado, comando que mantém a chave ligada no ciclo complementar. Da mesma forma, a técnica Comando Complementar se assemelha em suas características principais com a técnica Comando Desligado, que mantém a chave desligada no semiciclo opostos. Para essas últimas, a pequena melhora na THD da tensão na entrada do Retificador não refletiu em melhorias na corrente, pelo contrário, a THD da corrente foi significativamente maior que aquelas apresentadas pelas outras duas técnicas.

As deformações nas formas de onda da tensão de linha e corrente podem ser compreendidas a partir de uma análise mais minuciosa na operação do retificador. No intervalo aproximado de 0,465 a 0,4665 segundos a tensão  $V_{ca}$  do retificador (Fig. 3.26 b) e d)) se alterna entre os valores de 200 e 400 volts, e portanto a maior média de tensão entre as fases C e A do retificador. Neste período existe um fluxo de corrente da fase C para a fase A através da chave S31 ou do diodo D31. A corrente ao aproximar do cruzamento por zero, passa predominantemente pela chave S31 carregando o indutor da fase. Logo após o cruzamento por zero da fase C, a mesma ainda possui a tensão superior à da fase A e, o indutor se encontra carregado, entretanto a chave S31 está fechada bloqueando a corrente (devido as características da técnica Comando Desligado, que mantém a chave fechada no semiciclo oposto), fazendo com que a tensão de linha perca a referência zero do barramento c.c. e sofra influencia pela tensão remanescente do indutor.

Uma vez que entre as quatro técnicas de comando os resultados extremos ocorrem Comando Ligado e Comando Desligado, restringiu-se a estas uma análise mais detalhada, com gráficos apresentados na Figura 3.28.

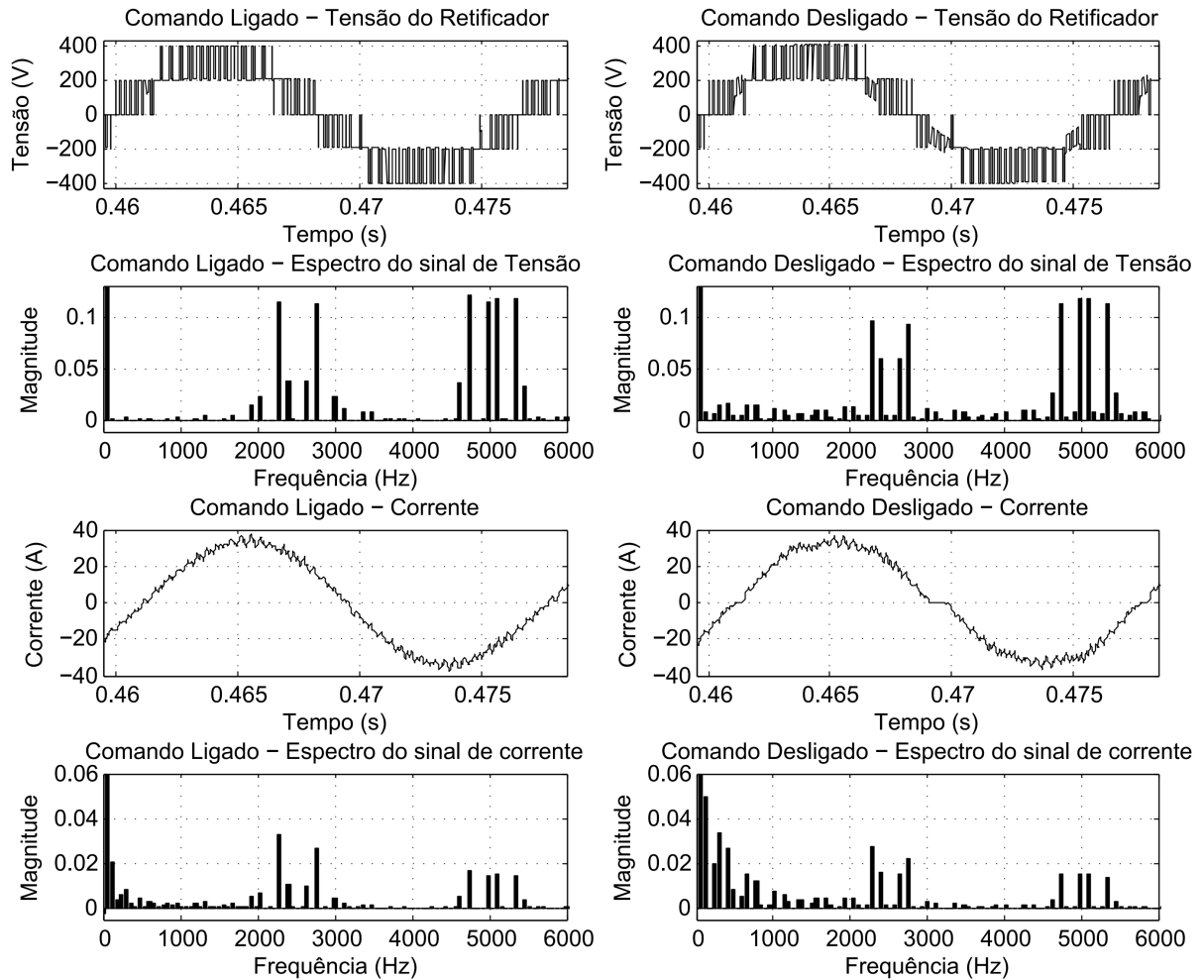


Figura 3.28: Formas de onda para a tensão entre as fases C e A, e corrente da fase C com os respectivos espectros de frequência. Comando Ligado na coluna da esquerda, Comando Desligado na direita.

A partir da análise dos sinais de tensão, verifica-se que ocorre um espalhamento no espectro da frequência no Comando Desligado, ou seja, a redução na THD apresentado pela Tabela 3.1 vem às custas deste espalhamento na frequência que não é desejado do ponto de vista de filtragem. Para a corrente, além de ocorrer um espalhamento na frequência ocorre a elevação de harmônicos de baixa frequência, em destaque o segundo e quinto harmônicos.

A partir da obtenção de diferentes formas de onda para cada técnica de comando das chaves e devido ao fato destas interferirem no modo em que as fases do retificador interagem entre si, verificou-se a necessidade de realizar uma análise das perdas no retificador como um todo, considerando as três fases do retificador. Os cálculos das perdas térmicas para as quatro técnicas de comando, utilizando as mesmas condições e carga nominal, foram realizadas por meio do software PLECS Standalone®, que permitiu obter

os resultados apresentandos na Tabela 3.2.

Tabela 3.2: Tabela comparativa de perdas térmicas para os diferentes tipos de chaveamento.

| Perdas (W)  | C. Clássico | C. Complementar | C. Ligado | C. Desligado |
|-------------|-------------|-----------------|-----------|--------------|
| Condução    | 113,12      | 111,89          | 113,05    | 111,89       |
| Chaveamento | 10,02       | 9,92            | 9,97      | 9,92         |
| Total       | 123,14      | 121,81          | 123,02    | 121,81       |
| Comparação  | *           | 1,09%           | 0,1%      | 1,09%        |
| Eficiência  | 97,82%      | 97,82%          | 97,83%    | 97,83%       |

Ao utilizar a técnica Comando Desligado (que manter a chave complementar desligada) foi possível obter uma redução de 1,09% nas perdas joulicas totais, isso quando comparado com a técnica de Comando Clássico. Para avaliar o que essa redução representaria no rendimento total, foi adicionado 40 W para as perdas no sistema de refrigeração do retificador e 40 W para outras perdas que, somados às perdas térmicas totais da Tabela 3.2, resultou na eficiência para cada técnica na mesma tabela. A redução de 1% nas perdas totais representou 0,1% de ganho no rendimento total.

A Tabela 3.2 mostra uma pequena diferença de eficiência entre as estratégias de comutação estudadas. Considerando a pequena variação no rendimento final do retificador e a variação de 3% na THD da corrente como mostrada na Tabela 3.1, foi selecionado a técnica que mantém a chave complementar ligada como a forma padrão deste trabalho.

## 3.8 Controle do Fluxo de Potência Reativa e Operação do Retificador

Zhao et al. (1995) apresenta uma análise matemática da faixa de fator de potência que a topologia RNPC pode atuar. O trabalho utiliza como base a corrente de curto circuito e mostra um exemplo prático utilizando a histerese como técnica de comando dos semicondutores. Entretanto, neste trabalho, o objetivo é mostrar a capacidade de o retificador controlar a potência reativa utilizando a modulação SPWM, sendo esta modulação mais utilizada na indústria. Deve se destacar que a modulação SPWM possui características muito distintas da histerese utilizada no trabalho de Zhao et al. (1995).

Os resultados desta seção foram obtidos através de simulações de um retificador com três indutâncias de 1,3 mH, dois capacitores de 2,2 mF, três módulos SEMIKRON SKM

200 GARL 066 T, três SKKT 107. A carga na saída do retificador é composta por uma resistência de 17,6 ohms com a tensão do barramento c.c. de 400 V, gerando uma potência de 9.100 W.

Como primeira parte da análise, será verificada a capacidade de entregar potência reativa capacitiva<sup>10</sup> à rede, isso com o retificador trabalhando em condição nominal. Os dados extraídos da simulação são representados na Tabela 3.3. Os dados foram obtidos a partir da inserção de valores pré-definidos de  $i_{qr}$  que gerassem os ângulos  $\Phi$  desejados, estes representam a diferença entre os ângulos das fases da corrente e tensão de fase. Para o fator de potência unitário a THD da corrente foi de 5,94 %. Já com o ângulo de  $5^\circ$  encontrou-se uma THD de 6,5 %, gerando 830 Var de carga reativa, porcentagem de 9,12 % da carga nominal, sem interferir significativamente na THD. Deste modo, deve-se destacar que nesta simulação o retificador realiza a conversão c.a. - c.c. em plena carga, ou seja, neste caso a geração de  $\simeq 9\%$  de potência reativa capacitiva, teve como contraparte, uma leve degradação na forma de onda da corrente.

Tabela 3.3: Dados extraídos para fator de potência adiantado e carga nominal

| $\Phi$ graus | F.P   | THDi % | P (W) | Q (Var) | S (Va) |
|--------------|-------|--------|-------|---------|--------|
| 0            | 1     | 5,94   | 9.087 | 5       | 9.087  |
| 5            | 0,996 | 6,5    | 9.089 | 830     | 9.127  |
| 8            | 0,990 | 7,56   | 9.087 | 1.298   | 9.179  |
| 10           | 0,984 | 9,25   | 9.082 | 1.621   | 9.226  |
| 12           | 0,978 | 10,98  | 9.078 | 1.947   | 9.284  |
| 14           | 0,970 | 13,15  | 9.067 | 2.282   | 9.350  |
| 16           | 0,951 | 17,35  | 9.072 | 2.615   | 9.441  |
| 18           | 0,951 | 17,35  | 9.069 | 2.960   | 9.540  |
| 20           | 0,940 | 19,70  | 9.101 | 3.297   | 9.680  |
| 22           | 0,925 | 22,17  | 9.135 | 3.660   | 9.841  |

Para o ângulo  $\Phi$  de  $8^\circ$  obteve-se a THD da corrente de 7,56 %, que possibilitou gerar 1.298 Var de carga reativa capacitiva, porcentagem de 14,26 % da potência ativa, mantendo a potência aparente próxima à nominal. Para valores superiores de ângulo  $\Phi$  é necessário avaliar a norma (519 - 2014 - *IEEE Recommended Practice and Requirements for Harmonic Control in Electric Power Systems* n.d.), e balizar as vantagens e desvantagens entre a elevação carga reativa e suas implicações na THD. Entretanto o ângulo limite alcançado com fator de potência adiantado foi o de  $22^\circ$ , atingindo o valor de 3.660 Var que representa 40 % da carga nominal. O ângulo limite depende da indutância, capacitância

<sup>10</sup>Correntes adiantadas das tensões nas respectivas fases.

e dos ganhos do controlador da corrente. Ademais, com os parâmetros utilizados e para ângulos superiores a  $22^\circ$ , o sistema se torna instável, valor inferior ao de  $30^\circ$  atingido por Zhao et al. (1995) utilizando a histerese.

A segunda análise para o fluxo de potência gerando carga reativa capacitiva ocorreu para 80 % da carga nominal. Neste caso foi utilizado uma carga resistiva de  $22\Omega$ , que gerou uma potência ativa de  $7.267\text{ W}$  como apresentado pela Tabela 3.4. Comparando o resultado para as duas cargas, nota-se que ao reduzir a potência ativa demandada, reduz a capacidade de gerar potência reativa e eleva a THD. Um exemplo é o ângulo de  $8^\circ$  que gerou 1.298 Var com THD de 7,56 % em carga nominal e, 1.039 Var com THD de 8,35 % com 80 % da carga nominal. Entretanto, nesta configuração o controle conseguiu permanecer estável até ângulo de 23 graus.

Tabela 3.4: Dados extraídos para fator de potência adiantado e 80 % da carga nominal

| $\Phi$ graus | F.P   | THDi % | P (W) | Q (Var) | S (Va) |
|--------------|-------|--------|-------|---------|--------|
| 0            | 1     | 7,70   | 7.267 | 2       | 7.267  |
| 5            | 0,996 | 7,5    | 7.265 | 629     | 7.292  |
| 8            | 0,990 | 8,35   | 7.267 | 1.039   | 7.341  |
| 10           | 0,984 | 9,63   | 7.269 | 1.301   | 7.385  |
| 12           | 0,978 | 10,87  | 7.272 | 1.568   | 7.439  |
| 14           | 0,970 | 12,85  | 7.276 | 1.842   | 7.506  |
| 16           | 0,951 | 15,07  | 7.277 | 2.116   | 7.578  |
| 18           | 0,951 | 17,39  | 7.278 | 2.397   | 7.663  |
| 20           | 0,940 | 19,56  | 7.264 | 2.632   | 7.726  |
| 23           | 0,920 | 23,21  | 7.284 | 3.078   | 7.908  |

Formas de onda para a corrente adiantada da tensão de fase podem ser observadas na Figura 3.29 b) e c), onde a tensão de fase e corrente estão apresentadas em p.u com as respectivas bases  $i_b = 33,75 A_{pico}$  e  $v_b = 179,60 V_{pico}$ . Ao reduzir o F.P intensifica as deformações na forma de onda da corrente que pelo espectro de frequência é possível observar a elevação do quinto e sétimo harmônicos.

Segundo Zhao et al. (1995) a capacidade da topologia de gerar potência reativa indutiva é significativamente maior do que a de potência reativa capacitiva. Nesta análise, para manter a potência aparente drenada pelo retificador, assim como manter a corrente dentro da capacidade nominal do equipamento, elevou-se a carga resistiva ao mesmo tempo em que o ângulo era incrementado. Deste modo manteve-se a potência aparente, que possibilitou alcançar valores mais elevados de potência reativa com F.P. atrasado como pode ser observado pela Tabela 3.5.

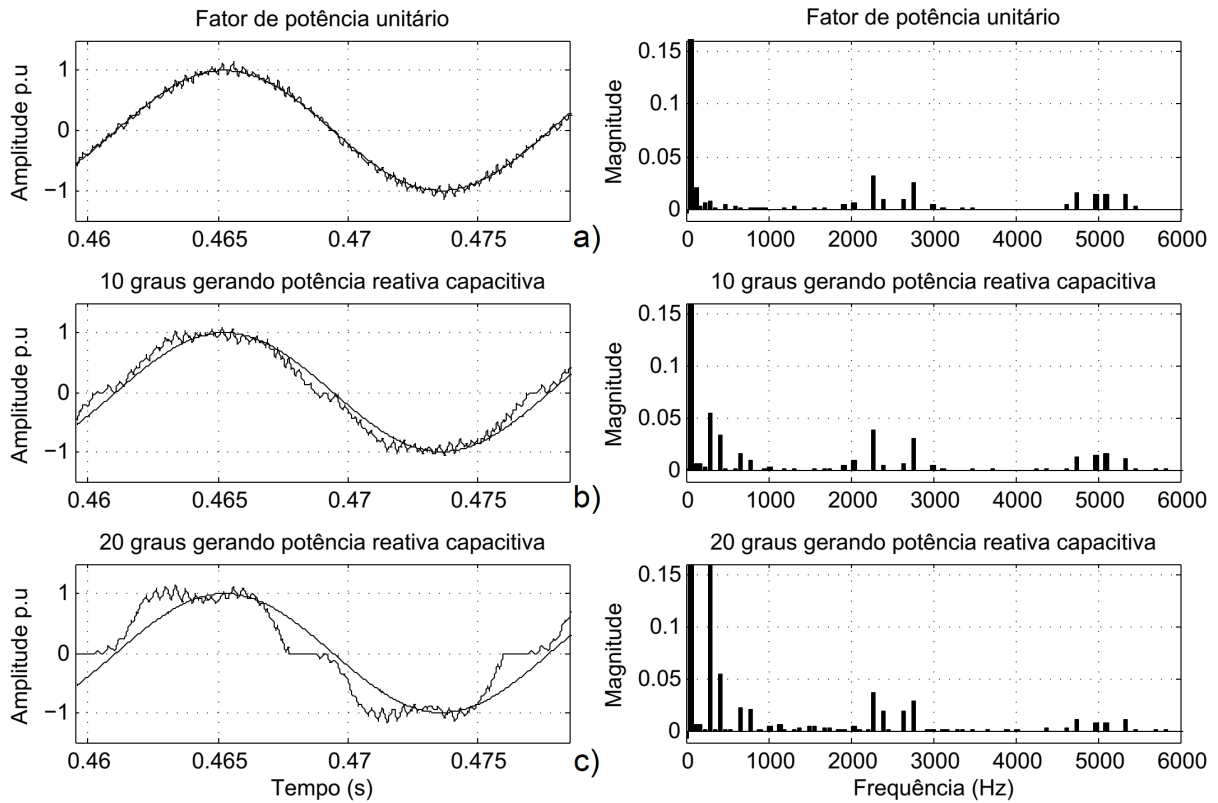


Figura 3.29: Formas de onda para corrente em p.u (bases  $i_b = 33,75 A_{pico}$  e  $v_b = 179,60 V_{pico}$ ) na entrada do retificador e seu respectivo espectro de frequência a) F.P. unitário b) 10 graus adiantado c) 20 graus adiantado

Tabela 3.5: Dados para análise do fator de potência atrasado

| $\Phi$ graus | F.P   | THDi % | Carga $\Omega$ | P (W) | Q (Var) | S (Va) |
|--------------|-------|--------|----------------|-------|---------|--------|
| 0            | 1     | 5,94   | 17,60          | 9.087 | 5       | 9.087  |
| 10           | 0,985 | 6,92   | 17,89          | 8.941 | 1.568   | 9.077  |
| 15           | 0,966 | 7,08   | 18,18          | 8.800 | 2.353   | 9.109  |
| 20           | 0,941 | 8,18   | 18,74          | 8.545 | 3.073   | 9.081  |
| 25           | 0,907 | 10,26  | 19,36          | 8.264 | 3.858   | 9.120  |
| 30           | 0,868 | 12,20  | 20,30          | 7.879 | 4.535   | 9.091  |
| 35           | 0,823 | 14,73  | 21,47          | 7.449 | 5.199   | 9.084  |
| 40           | 0,770 | 16,40  | 23,00          | 6.937 | 5.848   | 9.073  |

Verifica-se na Tabela 3.5 que para um ângulo de corrente atrasada em 15 graus obteve-se 2.353 Var indutivo que representa 25,85 % da potência nominal, a custa da redução de 3,29 % da potência ativa, com a THD da corrente de 7,08 %. É importante salientar que o controle se manteve estável até o ângulo de 40°, acima deste valor o sistema se torna instável.

Em ambos os casos (fator de potência adiantado e atrasado), o retificador não atingiu

a faixa teórica de  $30^\circ$  capacitivo a  $90^\circ$  indutivo apresentado por Zhao et al. (1995). Entretanto os valores de  $23^\circ$  capacitivo a  $40^\circ$  indutivo são próximos aos resultados apresentados na parte experimental do trabalho (Zhao et al. 1995), sendo estes valores de  $30^\circ$  capacitivo e indutivo.

Para o fator de potência atrasado foram selecionados os ângulos de 10, 20 e 40 graus para apresentar as formas de onda da corrente atrasada da tensão (Fig. 3.30). Ao reduzir o F.P. observa-se mais uma vez a elevação nas deformações na forma de onda, que ao gerar potência reativa indutiva conseguiu uma variação superior, quando comparado com o retificador gerando a potência reativa capacitiva. Neste caso, os espectros de frequência, que mais uma vez apresentaram uma significativa elevação dos harmônicos quinto e sétimo.

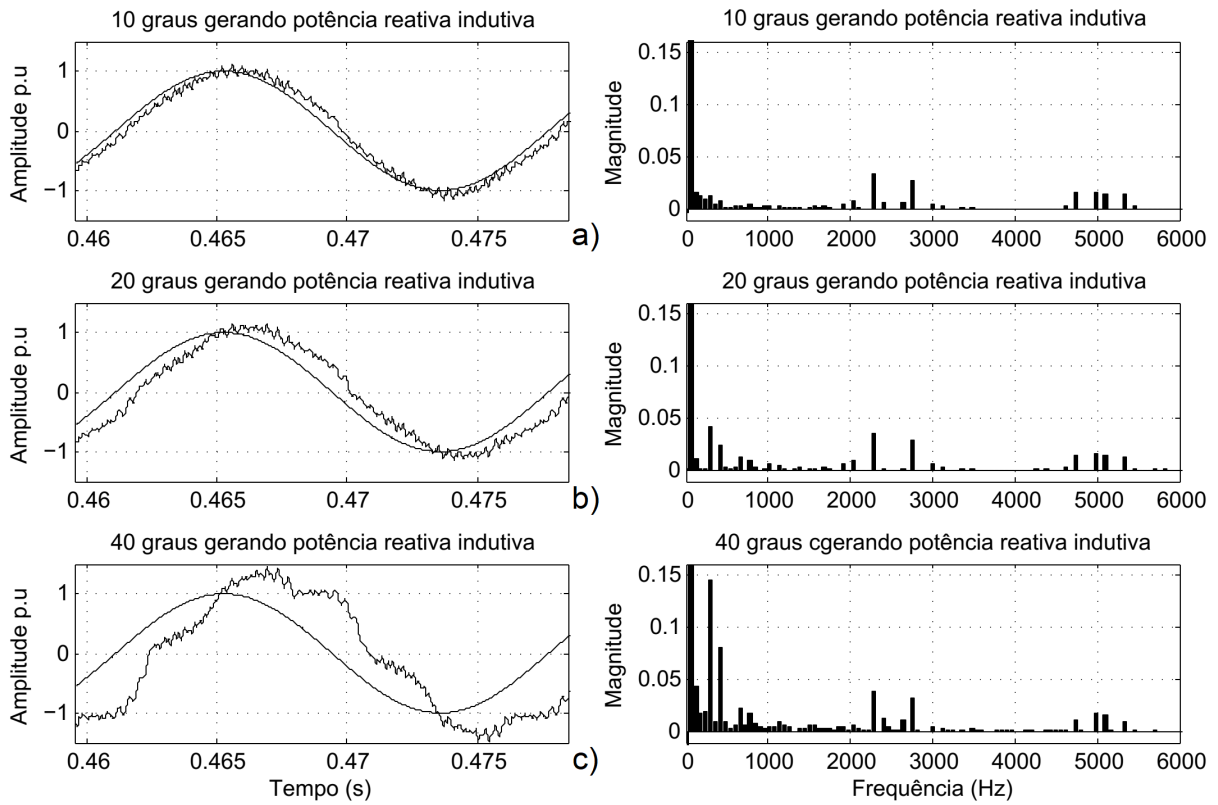


Figura 3.30: Formas de onda para corrente em p.u (bases  $i_b = 33,75 A_{pico}$  e  $v_b = 179,60 V_{pico}$ ) na entrada do retificador e seu respectivo espectro de frequência a) 10 graus atrasado b) 20 graus atrasado c) 40 graus atrasado

A existência de harmônicos de baixa frequência no ponto de vista de filtragem deve sempre ser evitada, entretanto nos dois casos, gerando e consumindo potência reativa, as deformações foram devidos principalmente aos quinto e sétimo harmônicos. Desta forma, facilita-se a filtragem do sinal ao utilizar filtros sintonizados nas frequências desejadas (Luiz & Filho 2008).

Além das deformações encontradas na forma de onda da corrente, verifica-se distorções na forma de onda da tensão de linha. Deste modo, para entender as deformações nas formas de onda da corrente nas Figuras 3.29 e 3.30, foi realizada uma análise detalhada das formas de onda da tensão de linha  $V_{ca}$  do retificador em diferentes valores de F.P.. As formas de ondas obtidas com seus respectivos espectros de frequência são apresentadas nas Figuras 3.31 e 3.32.

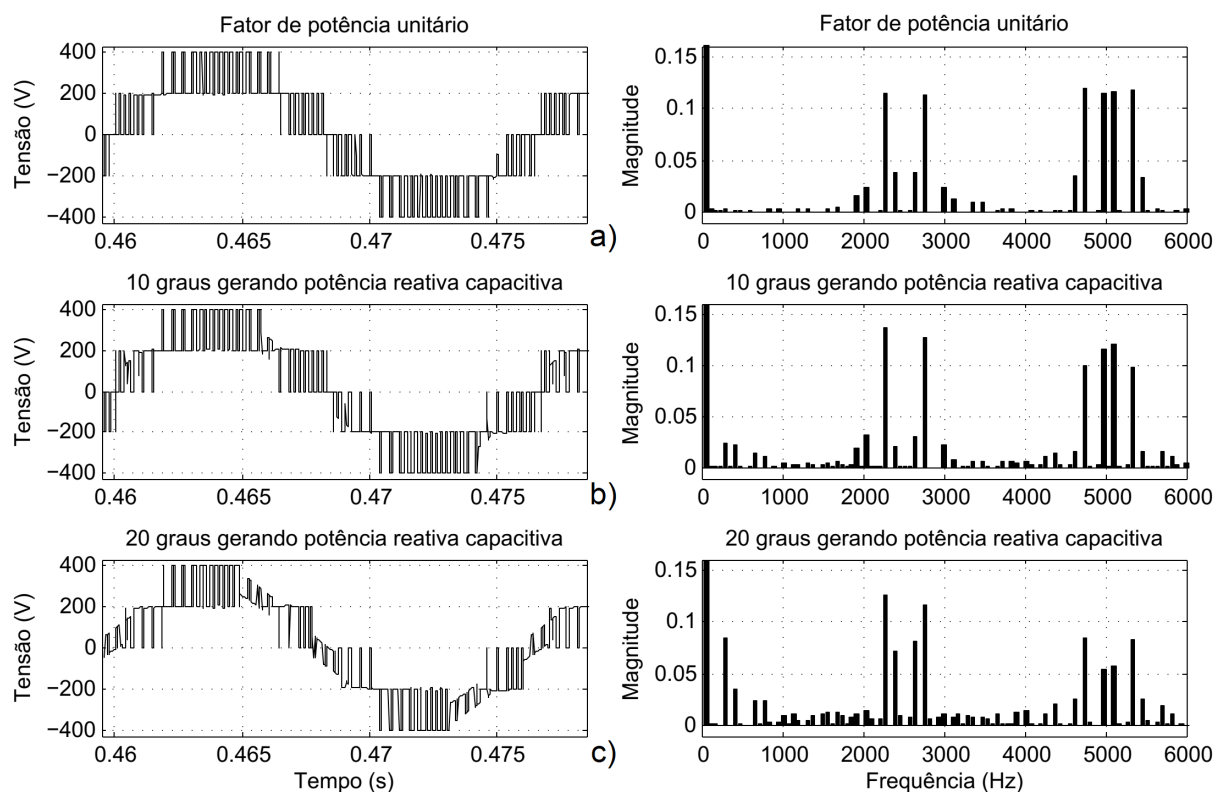


Figura 3.31: Formas de onda para tensão de linha na entrada do retificador e seu respectivo espectro de frequência para F.P. adiantado

Os gráficos de tensão de linha do retificador são muito semelhantes quando comparando o retificador trabalhando em capacidade nominal e a 80 % da carga com fator de potência adiantado por isso foram apresentados somente os gráficos para a carga nominal.

Como já apresentado pela Figura 3.29 b) e c) é possível verificar deformações na forma de onda, estas deformações se acentuam ao reduzir o F.P.. De forma diferente ao discutido neste trabalho, Zhao et al. (1995) utiliza a seleção de comutações na histerese por meio de tabelas, que possibilita o controle das chaves de forma flexível (sem frequência e ciclo de trabalho determinado). Neste trabalho a comutação é realizada pela modulação SPWM independente nas três fases. As deformações na Figura 3.29 b) e c) ocorrem por não ser possível armazenar energia suficiente no indutor, fazendo com que não se consiga

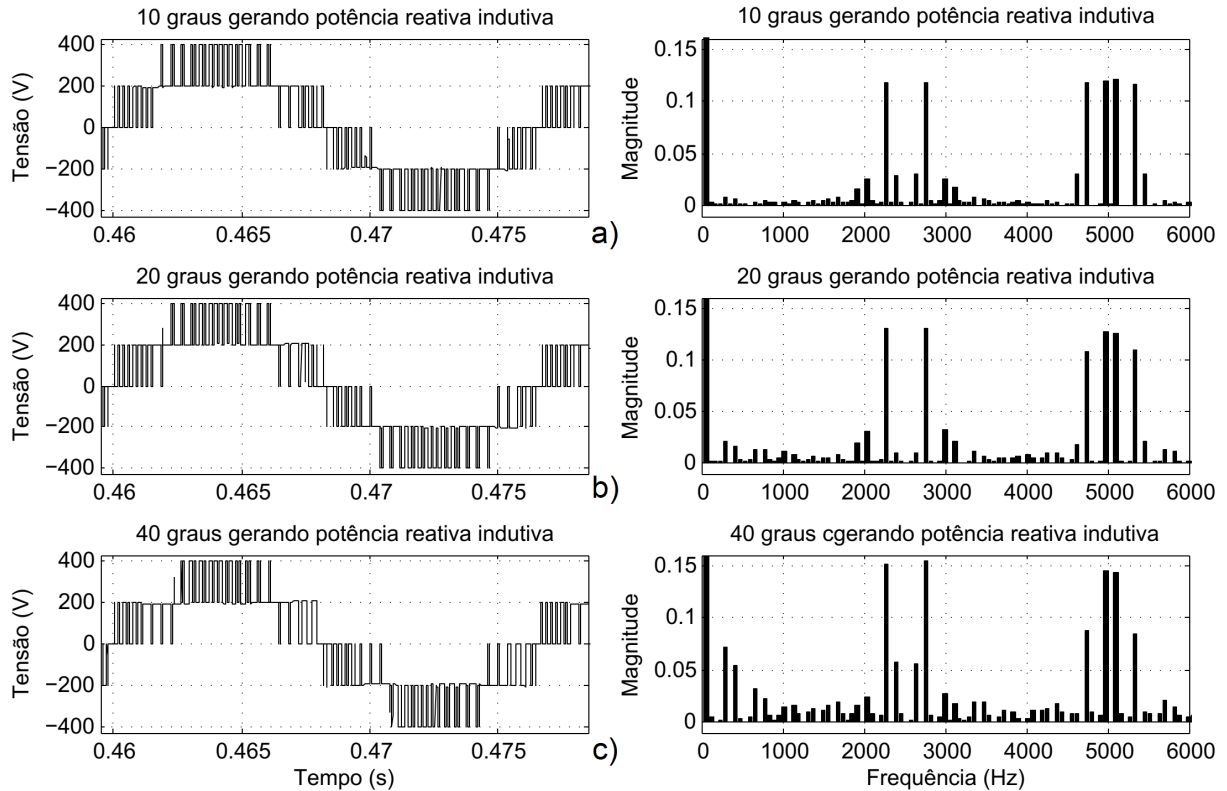


Figura 3.32: Formas de onda para tensão de linha na entrada do retificador e seu respectivo espectro de frequência para F.P. atrasado

atingir a tensão do barramento c.c.. Isso, devido à existência de um deslocamento da referência (onda modulante) na modulação SPWM para alterar o F.P. e, devido à rigidez de frequência e do ciclo de trabalho característicos da modulação SPWM.

Na Figura 3.31 c), nas partes onde ocorrem as deformações na tensão de linha na entrada do retificador (em 0,46 segundos e outros semelhantes na mesma figura), são instantes em que as tensões das fases estão próximas ao cruzamento por zero e portanto possuem valores reduzidos. Adicionalmente modulação SPWM encontra-se com a modulante deslocada<sup>11</sup> sem alterar a frequência e ciclo de trabalho<sup>12</sup>, e portanto sendo insuficientes para carregar o indutor e, assim, deformando a forma de onda da tensão de linha na entrada do retificador e consequentemente a da corrente.

De forma semelhante ao fator de potência adiantado, ocorre para o fator de potência atrasado sendo pouco perceptível na forma de onda da tensão de linha na entrada do retificador (Fig. 3.32) podendo ser melhor observado na forma de onda da corrente (Fig. 3.30). As deformações na forma de onda se devem ao fato de o indutor carregar a mais em

<sup>11</sup>Para gerar o defasamento de 20 graus entre tensão e corrente.

<sup>12</sup>O ciclo de trabalho na modulação SPWM é determinada pela modulante e portadora.

alguns momentos e menos em outros. Isso é devido mais uma vez ao fato da modulação SPWM ser desenvolvida para atuar em F.P unitário, desconsiderando os deslocamentos entre tensão e corrente e a real tensão da rede nos terminais do retificador devido a alteração do fator de potência.

Ao analisar o espectro de frequência percebe-se que em ambos os sentidos do fluxo da potência reativa, ao reduzir o fator de potência aumenta-se o espalhamento no espectro de frequência e ao mesmo tempo uma elevação dos quinto e sétimo harmônicos.

Por fim, é apresentado a tensão no barramento c.c. para diferentes valores de ângulos na Figura 3.33. Observa-se que maior o ângulo gerando potência reativa capacitiva, maior a oscilação da tensão no barramento c.c.. O resultado gerando potência reativa indutiva é mais discreto, sendo ainda perceptível padrões de oscilações diferentes ao elevar a potência reativa indutiva.

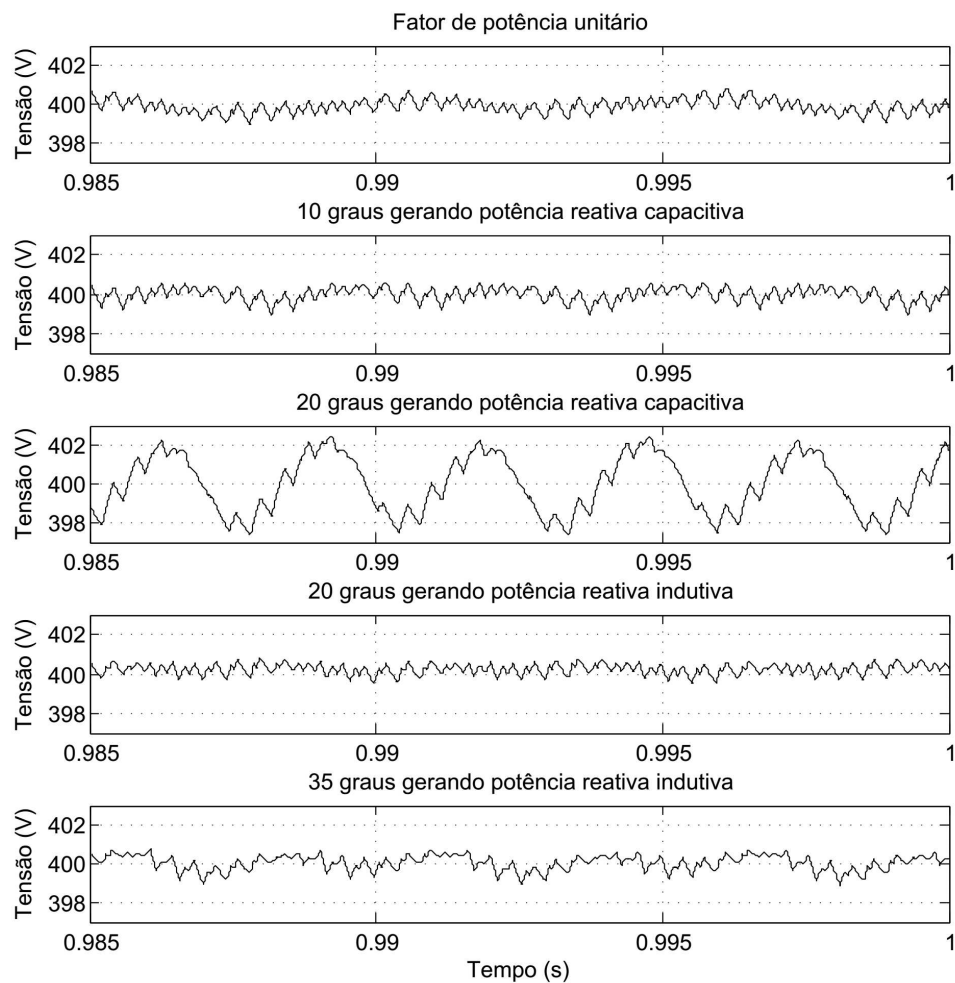


Figura 3.33: Tensão no barramento c.c. para diferentes fatores de potência

### 3.9 Conclusão

Este capítulo permitiu compreender o funcionamento da estrutura topológica do retificador, mostrando que a chave da topologia ao conduzir permite a elevação da corrente e consequentemente carregar a indutância de entrada. Em sequência, quando a chave parar de conduzir, possibilita que a corrente flua no sentido do barramento c.c.. Entendendo a lógica de funcionamento da topologia foi possível desenvolver toda a parte de controle do retificador e realizar um estudo de perdas térmicas nos semicondutores.

Os estudos térmicos foram realizados de forma completa, desenvolvendo simulações que combinaram circuitos elétricos e térmicos utilizando o software PLECS Standalone®. Esta ferramenta se mostrou bastante prática, permitindo o estudo de perdas em diferentes estratégias de comutação, facilitando também o dimensionamento das estruturas de dissipação do protótipo do retificador.

A combinação simples e eficiente da topologia RNPC, modulação SPWM e controle VOC, possibilitou a implementação do controle das tensões nos capacitores de uma maneira confiável e ao mesmo tempo elementar, trazendo novos conceitos à técnica de controle da tensão do barramento c.c.. Também foi possível realizar testes para analisar estratégias de comutação das chaves no retificador, possibilitando a escolha de uma mais eficiente, e agregando conhecimento de técnicas de comando das chaves em retificadores de três níveis, por não existir trabalhos semelhantes a este.

No último tópico deste capítulo, após o desenvolvimento e dimensionamento de todo o conjunto do retificador, foi analisado como o mesmo lida com o fluxo da potência reativa. As análises permitiram concluir que a modulação SPWM em conjunto com o controle VOC, tem capacidade reduzida de trabalhar com potência reativa, quando comparado com o controle utilizando a histerese na mesma topologia. Entretanto, mesmo de forma reduzida, o retificador pode operar com o F.P. diferente do unitário, se mostrando capaz de auxiliar nos ajustes no fator de potência do sistema, sem reduzir sua atuação na conversão c.a. - c.c..

Os estudos realizados neste capítulo também permitem que se encontrem os parâmetros para: circuitos eletrônicos, controladores, topologia, circuitos térmicos. Por meio das simulações também é possível verificar que o conjunto opera conforme esperado, reproduzindo o que foi proposto.

# Capítulo 4

## Inicialização e Proteção do Sistema

### 4.1 Introdução

Os Capítulos 1 e 2 discutiram as necessidades e as características de retificadores que possibilitaram a seleção da topologia RNPC, a qual teve seus aspectos básicos cuidadosamente analisados no Capítulo 3. Essas análises permitiram a realização da simulação do retificador e a discussão de novos tópicos sobre ele.

Para aprofundar mais os conhecimentos sobre essa topologia, este capítulo aborda a proposta de uma técnica para realizar a partida do retificador e a carga dos capacitores. Uma vantagem dessa técnica de partida é que a alteração proposta para o retificador, também permitiu realizar uma proteção mais rápida e eficiente, tornando todo o sistema mais seguro e confiável.

### 4.2 Inicialização do sistema

Independentemente do tipo do retificador, todos possuem capacitores para filtragem da tensão e para armazenamento de energia. Quando esses equipamentos entram em funcionamento ocorre o transitório de inicialização, pois os capacitores do barramento c.c. se encontram descarregados. O transitório permanecerá até que os capacitores atinjam sua tensão de regime permanente. Durante esse intervalo podem ocorrer picos de corrente, conhecidos em inglês como *Inrush Current*, com valores significativos, que podem chegar à ordem de dez vezes a corrente nominal (quando não utilizado nenhum método de carga destes capacitores).

As análises deste capítulo, são realizadas por meio dos mesmos dados e equipamentos utilizados no Capítulo 3. E portanto, o retificador possui três indutâncias de 1,3 mH, dois capacitores de 2,2 mF, três módulos SEMIKRON SKM 200 GARL 066 T, três SKKT 107 e carga resistiva de 17,6 ohms sob uma tensão de 400 V no barramento c.c.. Para verificar a necessidade do controle da corrente de partida é apresentado o transitório da corrente na Figura 4.1. Já a tensão no barramento c.c. durante a carga pode ser observada na Figura 4.2.

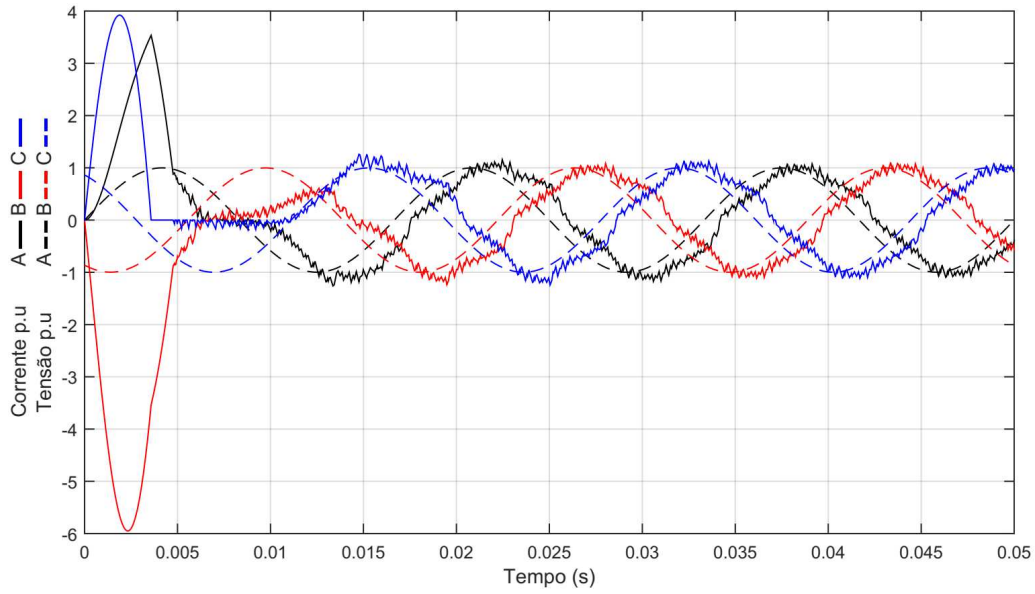


Figura 4.1: Transitório da corrente de partida sem controle (bases  $i_b = 33,75 A_{pico}$  e  $v_b = 179,60 V_{pico}$ ).

Na Figura 4.1 observa-se a corrente de uma fase com vale de  $-6$  p.u e picos de aproximadamente  $4$  p.u nas correntes das outras 2 fases. Nessa configuração de partida, para reduzir minimamente a corrente, os IGBTs permaneceram desligados até que atingisse a tensão de  $270$  V no barramento c.c.. Outro modo de auxiliar a redução do pico de corrente é verificar o melhor momento ou ângulo de fase para ligar o retificador, alternativa que possui resultados mais expressivos em sistemas monofásicos do que quando comparado a sistemas polifásicos. Outro dado a ser observado, é o pico da tensão em  $484$  V como mostrado na Figura 4.2, que retarda o controle a atingir o estado permanente, demorando cerca de  $90$  ms para alcançar um erro menor que  $2\%$ .

Para reduzir esses picos de corrente e de tensão podem ser utilizados diferentes métodos de partida (Wei, Jankovic, Patel & Hu 2016)(Swamy, Kume & Takada 2010). O método mais utilizado nos equipamentos que se encontram no mercado é a inserção de

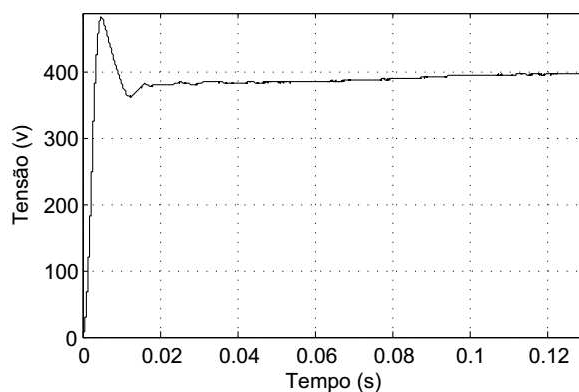


Figura 4.2: Transitório da tensão do barramento c.c. durante a carga dos capacitores.

resistores ou reatores de partida para reduzir a corrente inicial do retificador. O processo consiste basicamente em iniciar a carga dos capacitores com bancos de resistências em série na entrada de cada fase do retificador e, à medida que o capacitor eleva a tensão, são curto-circuitados os resistores. Uma maneira mais simples, também baseada em resistências de partida, é a inserção de um banco de resistências no lado c.c.. Neste caso, um único banco de resistências pode ser utilizado ao invés de bancos de resistências em cada fase. Esse método, demanda implementações físicas que podem prejudicar as relações de peso e de potência do retificador, elevar o valor do equipamento e ainda diminuindo a confiabilidade do conversor por utilizar sistemas eletromecânicos (Wei et al. 2016)(Swamy et al. 2010)(Roc n.d.).

Soluções alternativas de métodos de partida são grandes motivações de estudos na eletrônica de potência. Uma das principais vantagens da topologia em estudo é a possibilidade de substituir os diodos de entrada  $Di_2^1$  e  $Di_3$  da Figura 2.2 por tiristores por exemplo (Holmes & Lipo 2003)(O'Brien et al. 2001), como pode ser observado pela Figura 4.3.

Dessa forma, este capítulo discutirá o clássico problema de inicialização do retificador relacionado ao transitório de partida. Para isso, serão verificados a viabilidade do uso de tiristores como solução do problema do transitório de partida, assim como na proteção do sistema em regime permanente. Isso porque, os tiristores são chaves sabidamente robustas e de baixo custo, que permitem o controle do início de condução por comando de porta. Sendo assim, o desenvolvimento de uma metodologia de controle da corrente e proteção do conversor será apresentada neste capítulo.

---

<sup>1</sup> $i=1,2$  e  $3$ , são os índices para as fases a,b,c, respectivamente.

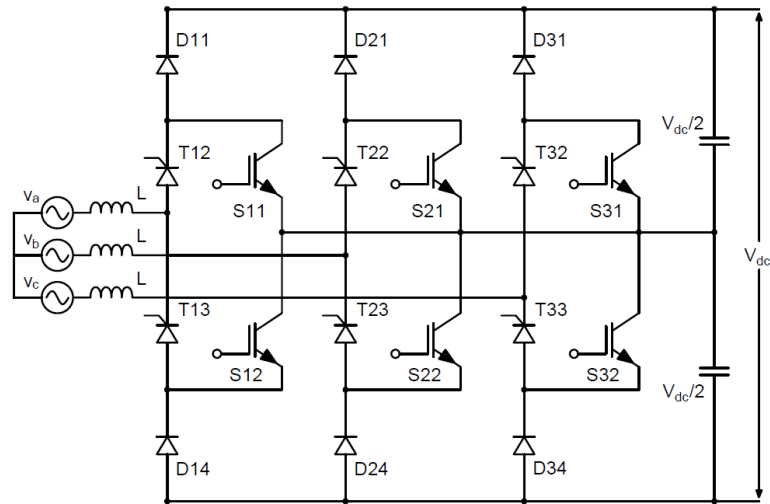


Figura 4.3: Topologia RNPC com tiristores.

Essa substituição possui contrapartes, pois o tiristor geralmente possui valor de compra ligeiramente mais elevado, entretanto reduz-se os gastos com os sistemas de pré-carga e de proteção. Outra contra partida é a adição dos circuitos de disparo dos tiristores assim como a queda de tensão em seus terminais ser usualmente superior a do diodo, aumentando assim as perdas.

Para fins de comparação da eficiência entre a utilização de diodos e tiristores foi realizada a simulação com ambos no mesmo sistema. Para isso foi utilizado o módulo de diodos SKKD 101 também da SEMIKRON, com capacidades similares ao do módulo de tiristores SKKT 107. Ao considerar todas as perdas por dissipação de calor dos semicondutores utilizando-se de diodos o sistema obteve perdas de 119,92 W. Ao utilizar tiristores as perdas foram de 120,48 W e portanto a operação do retificador implementada com diodos foi 0,5% mais eficiente. Já ao verificar o rendimento total do retificador, considerando perdas de ventilação e controle, o sistema com diodos obteve rendimento de 97,90%, enquanto com tiristores o rendimento foi de 97,84%, diferença de 0,06%.

É possível perceber que uma pequena perda no rendimento permite uma alteração que traz grandes benefícios ao conversor. Uma delas é que o tiristor permite realizar rápidas proteções contra surtos, em períodos de tempo inferiores a um ciclo de onda, podendo substituir outros métodos de proteção e trazendo maior confiabilidade. O segundo benefício da sua utilização é a realização de uma partida rápida e confiável, mantendo a corrente dentro dos valores nominais do equipamento. Ligado aos dois primeiros benefícios existe um terceiro, que é a eliminação de sistemas mecânicos que diminuem a confiabilidade e

elevam o peso e o custo do sistema. Ressalta-se que o controle da corrente de partida e a proteção contra surtos apenas é possível em topologias em que toda a corrente de um ramo do retificador passa por um único elemento. Quando este último elemento é um tiristor, torna-se possível o controle.

Das quatro topologias estudadas no capítulo 2 deste trabalho, as topologias NPC e RNPC2 não podem realizar essa alteração devido ao diodo anti-paralelo do IGBT. Essa é indiscutivelmente uma excelente vantagem da topologia RNPC, já que independentemente do estado das chaves (bloqueio ou condução), a corrente do conversor pode ser interrompida ou controlada pelo tiristor.

### 4.3 Partida e estado permanente

O método de controle de partida pode ser generalizado para estruturas polifásicas a partir do entendimento de um único braço. O conceito proposto neste trabalho é simples e é baseado na ideia de que a condução de corrente do retificador só pode ocorrer após o disparo pela porta do tiristor (neste circuito, a corrente de todo o semiciclo passa por ele), independentemente, do estado da chave (bloqueio ou condução do IGBT S12, por exemplo).

Nesta topologia, a corrente tem a taxa de subida sempre limitada pela indutância de entrada do retificador. Esta última pode ser obtida por projeto, e está também, associada à indutância equivalente do transformador de entrada, linha de transmissão e/ou indutância do gerador que alimenta o retificador.

Desse modo, constata-se que o ângulo de disparo do tiristor, combinado com a indutância podem limitar o valor máximo de corrente do retificador. Um exemplo para o caso monofásico é apresentado pela Figura 4.4.

O controle da corrente é possível pelo ajuste do ângulo de disparo do tiristor, que pode variar de 180 a zero graus. No caso, para a partida com a carga<sup>2</sup> conectada no barramento c.c. e, para o retificador com indutâncias, capacitâncias e potência especificadas no início do capítulo. O ângulo de disparo e a taxa de variação foram obtidos a partir da seleção dos melhores valores obtidos em simulações, de modo que a corrente não ultrapassasse o valor de 20% de sobrecarga, e portanto foi selecionado o ângulo inicial de disparo de 150°

---

<sup>2</sup>Considerado o pior caso na pré-carga do capacitor.

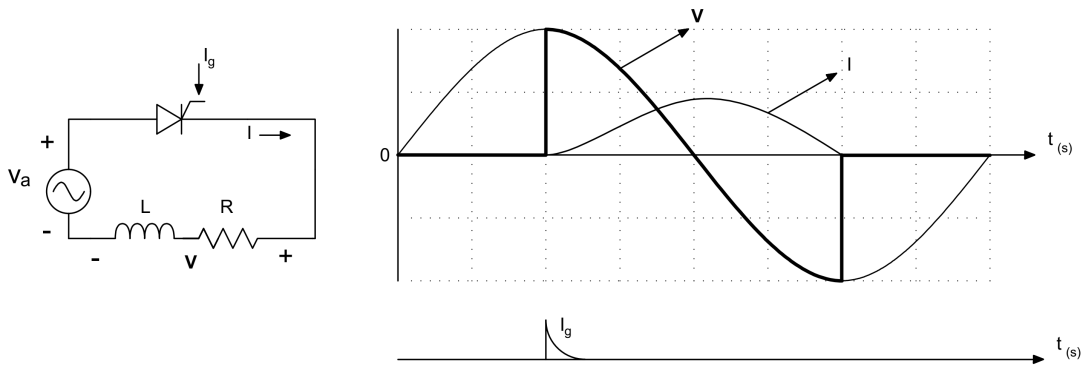


Figura 4.4: Exemplo de um sistema utilizando tiristor em uma fase e semiciclo positivo.

e taxa de variação de  $3.960^\circ/s$ . Quando o ângulo de disparo está próximo a zero, e a tensão no barramento c.c. chega no valor de  $270 \text{ V}^3$ , o controle passa a atuar nos IGBTs de modo que a tensão seja elevada e controlada em  $400 \text{ V}$ . O resultado obtido para o sinal de comando do tiristor, tensão e corrente da fase A é apresentado pela Figura 4.5.

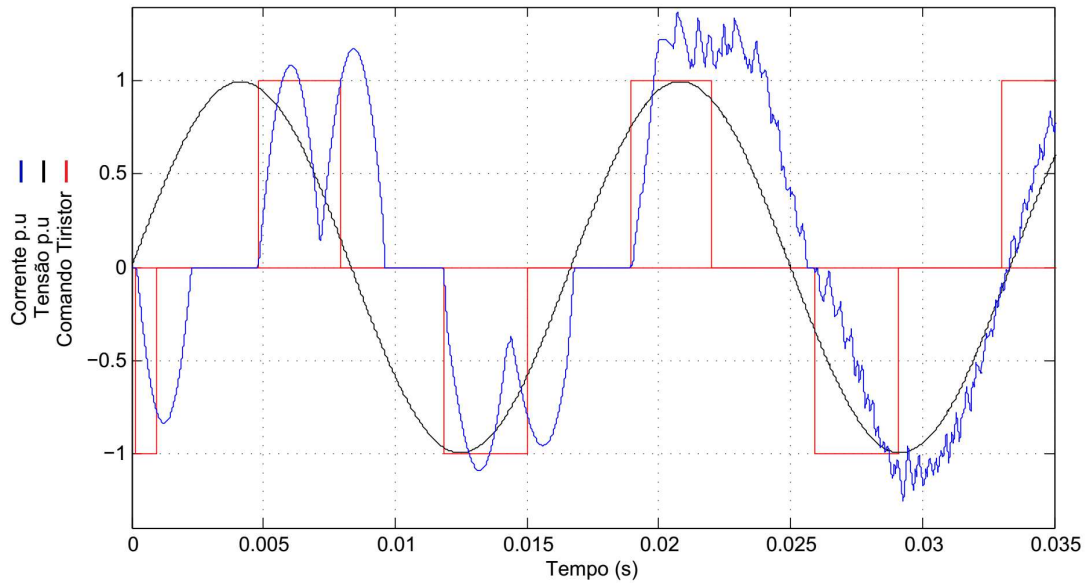


Figura 4.5: Corrente para a Fase A durante a Carga do capacitor (bases  $i_b = 33,75 A_{pico}$  e  $v_b = 179,60 V_{pico}$ ).

Ao conduzir inicialmente o tiristor com um ângulo elevado próximo à  $180^\circ$ , a tensão dada pela senoide representada pela Equação 4.1 está com um valor reduzido e diminuindo. Assim, mesmo que o capacitor esteja descarregado, a impedância de entrada limita a corrente. No próximo disparo o ângulo pode ser reduzido em razão da carga anterior do capacitor e, então, passa-se a realizar esse procedimento consecutivamente até que o capacitor esteja carregado e o ângulo de disparo seja zero ou menor. Processo que pode

<sup>3</sup>Tensão próxima à tensão de retificação por diodos.

ser observado com mais detalhes na Figura 4.5 para a corrente da fase A ou pelas três fases em conjunto na Figura 4.6. Em ambas as Figuras, as senoides perfeitas são as tensões de fases e as janelas quadradas são os intervalos em que são gerados os trens de pulsos que permite a condução dos tiristores.

$$v_{fase} = v_p \text{sen}(\omega_t + \phi) \quad (4.1)$$

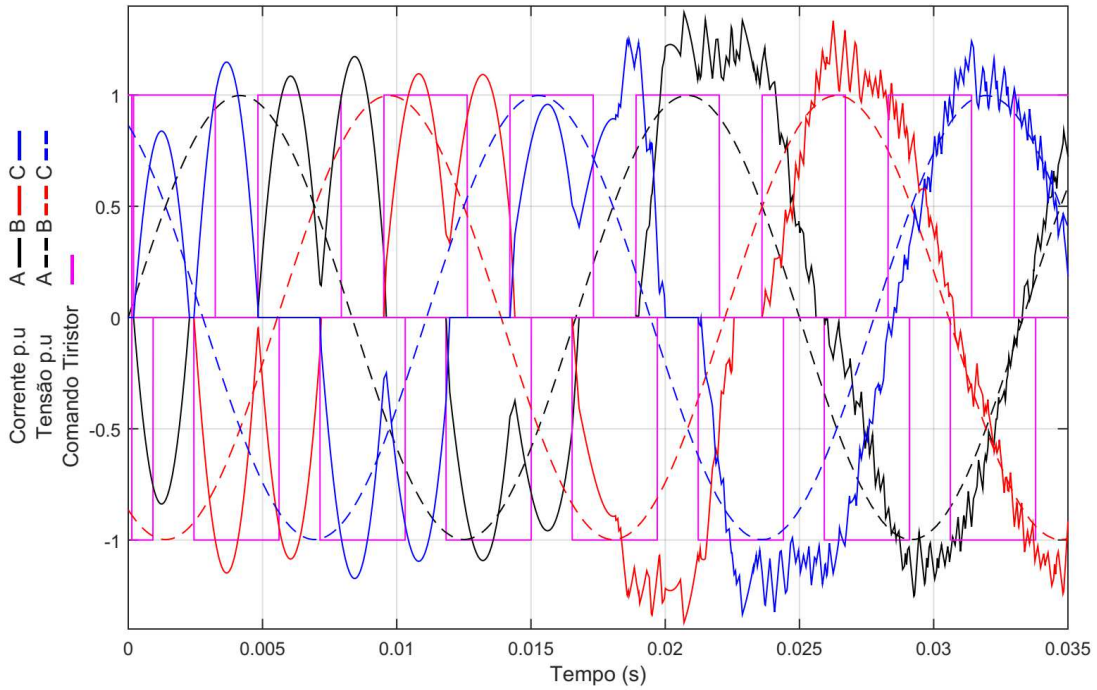


Figura 4.6: Carga do capacitor para as 3 fases (bases  $i_b = 33,75 A_{pico}$  e  $v_b = 179,60 V_{pico}$ ).

Outro ponto a ser observado é o transitório da tensão no barramento c.c. apresentado na Figura 4.7. Neste gráfico, o transitório dura aproximadamente 35 ms (erro menor que 2%), tempo em torno de 2 ciclos de onda para realizar a carga de modo que a corrente não ultrapasse de 20% de seu valor nominal, e com carga conectada ao retificador. Um ganho significativo quando comparado com os 90 ms para estabilizar a tensão sem o controle da carga dos capacitores.

Finalizando a carga do capacitor o sistema entra em estado permanente de funcionamento do retificador. O ângulo de disparo e a largura da janela que aciona o tiristor (que em sistemas físicos é realizado por um trem de pulsos como detalhado no Apêndice A.3) devem seguir algumas limitações provenientes de características específicas do projeto devido ao fato do retificador poder atuar com fator de potência diferente do unitário.

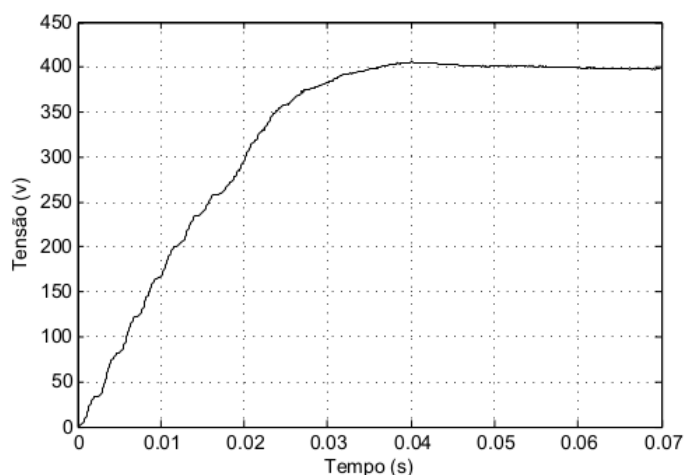


Figura 4.7: Tensão do barramento c.c. durante a carga dos capacitores.

Deste modo, o comando do tiristor deve ir além do que o apresentado na Figura 4.4. Nesta aplicação devido a existência da do fator de potência variável, não se sabe exatamente quando ocorrerá o cruzamento por zero da corrente como apresentado no Capítulo 3. Portanto, a porta do tiristor deve ser excitada constantemente durante um intervalo no entorno do cruzamento por zero da tensão, deste modo garantindo que o tiristor conduza em todo o intervalo de variação do fator de potência (durante o trem de pulsos, o tiristor atuará com um diodo). Esse intervalo máximo é representado pelos ângulos  $22^\circ$  adiantado a  $40^\circ$  atrasado da corrente com relação à tensão de fase, sendo estes valores confirmados pelas Tabelas 3.3 e 3.5 da seção 3.8 deste trabalho.

A Figura 4.8 apresenta uma comparação de três simulações com fatores de potência diferentes. No primeiro gráfico, o fator de potência adiantado em  $15^\circ$ , se não existisse a janela retangular de acionamento do tiristor, a corrente apareceria somente depois do cruzamento por zero da tensão. Para o terceiro gráfico (Fig. 4.8), se o pulso fosse gerado somente no cruzamento por zero da tensão, o tiristor não entraria em condução de modo algum, devido à corrente ainda se encontra no semiciclo negativo após o cruzamento por zero da tensão da fase.

De posse dos ângulos limites na variação do fator de potência e do entendimento do parágrafo anterior, foi determinada a janela de nível alto que liga o tiristor, através de simulações. Essa janela inicia em  $25^\circ$  adiantado e termina em  $45^\circ$ , em um intervalo total de  $70^\circ$ , de modo que a janela tivesse o tamanho necessário para permitir a variação do fator de potência. Essa janela deve ser suficientemente grande, pois o THD pode piorar

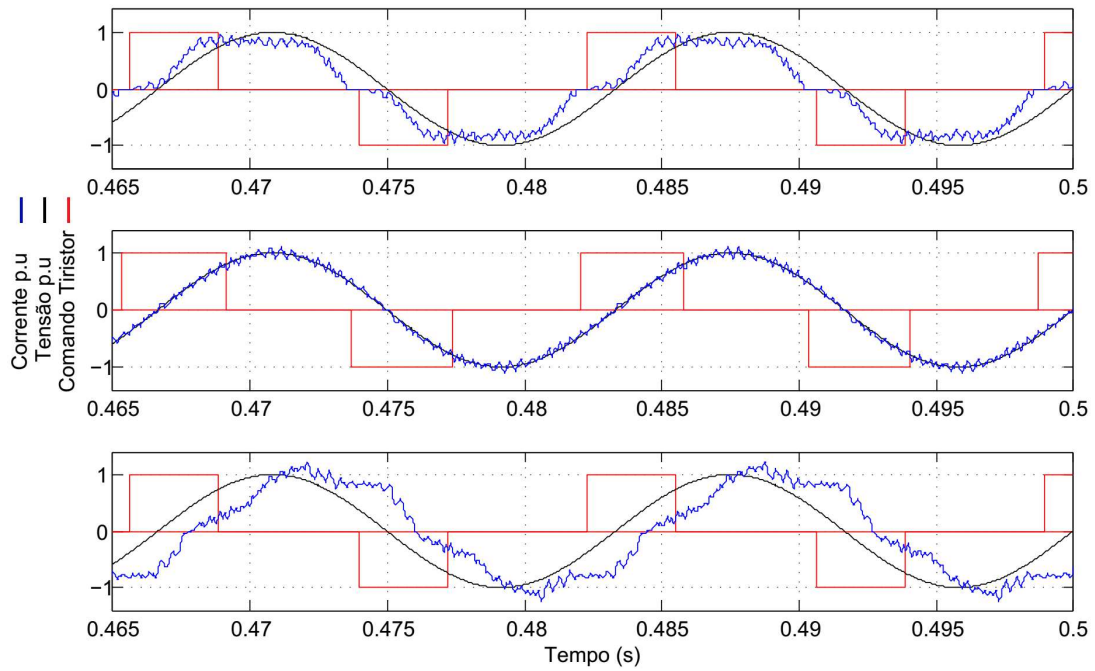


Figura 4.8: Comparação entre as formas de onda da corrente com diferentes FP (bases  $i_b = 33,75 A_{pico}$  e  $v_b = 179,60 V_{pico}$ ). a) 15 graus adiantados, b) F.P.=1 e c) 30 graus atrasados.

significativamente caso o tiristor não permita a passagem de corrente quando necessário.

## 4.4 Lógica para comando dos Tiristores

Para desenvolvimento da lógica de comando dos tiristores deve-se considerar as características da unidade de controle do retificador, que neste caso e como falado anteriormente, foi o DSP TMS320F28335. Este DSP atua de forma mais eficiente quando utilizando ângulos variando  $-\pi$  a  $\pi$ . Deste modo o sinal gerado pelo PLL deve fornecer um valor neste intervalo.

O sinal gerado pelo cosseno do ângulo do PLL está em fase com a tensão da fase A, que corresponde à Equação 4.1. Sendo assim, a diferença entre o seno das tensões de fase e cosseno gerado pelo PLL deve ser considerado na lógica de comando dos seis tiristores, assim como: o ângulo das fases A, B e C; os semiciclos positivos e negativos; ângulo de disparo; e a largura da janela que será enviado o trem de pulsos ao tiristor.

Como exemplo, para a lógica de comando do tiristor da fase A no semiciclo positivo é necessário subtrair  $\pi/2$  pela diferença entre seno e cosseno e, então, comparar com o sinal do PLL. A comparação ocorre de forma que se o sinal do PLL for maior que a referência

de disparo (lógica para comando do tiristor da fase A), um sinal verdadeiro booleano é inserido em uma porta lógica AND. A segunda entrada da porta AND corresponde ao final do pulso do tiristor, que corresponde à lógica de comando da fase A somada à largura desejada do trem de pulsos para comando do tiristor que também é comparado ao sinal do PLL. Quando o valor do PLL é menor que essa referência de final de pulso, o nível alto é enviado para a porta AND. Quando os dois sinais que entram na porta AND são verdadeiros, sua saída é verdadeira, sendo este o sinal de comando do tiristor. Esse procedimento pode ser observado no diagrama de blocos da Figura 4.9.

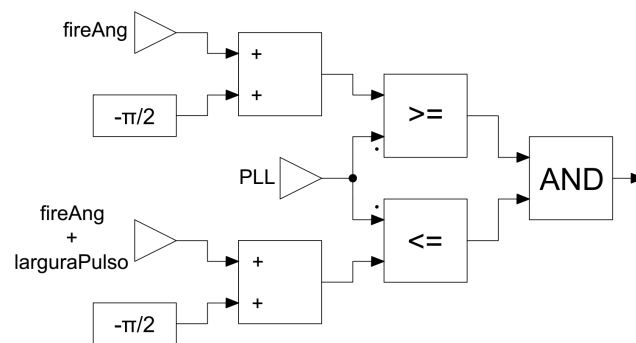


Figura 4.9: Lógica básica para acionamento do tiristor da fase A.

O procedimento anterior deve ser realizado para todos os seis tiristores, seguindo algumas considerações de modo a tornar o algoritmo robusto. A primeira consideração é que devido ao fato do retificador trabalhar com a variação do fator de potência deve-se considerar o disparo do tiristor quando a corrente esta adiantada da tensão, podendo ser qualquer valor adiantado. Considera-se o ângulo de atraso máximo de  $\pi$  para atender a redução da corrente de partida e ainda a largura da janela de trem de pulsos quando utilizando o retificador em fatores de potência atrasados. Deste modo existe um grande faixa de variação do disparo do tiristor que ainda somado com os deslocamentos das fases B e C e ainda dos semiciclos positivos e negativos extrapolam o intervalo de  $-\pi$  a  $\pi$  do DSP. Deste modo, qualquer comparação com valores superiores ao intervalo de  $\pi$  a  $-\pi$  do PLL, é realizado de forma incompleta.

Devido à característica apresentada anteriormente, foi criado um segundo módulo, que desloca-se em  $2\pi$  do valor comparado com o sinal do PLL, inserindo os sinais dos dois módulos em uma porta lógica OU como pode ser observado pela Figura 4.10, que é o diagrama de blocos utilizado para o acionamento do tiristor da polaridade negativa

da fase C do retificador. Desta maneira a parte da comparação que não é realizada no primeiro intervalo é realizada no segundo.

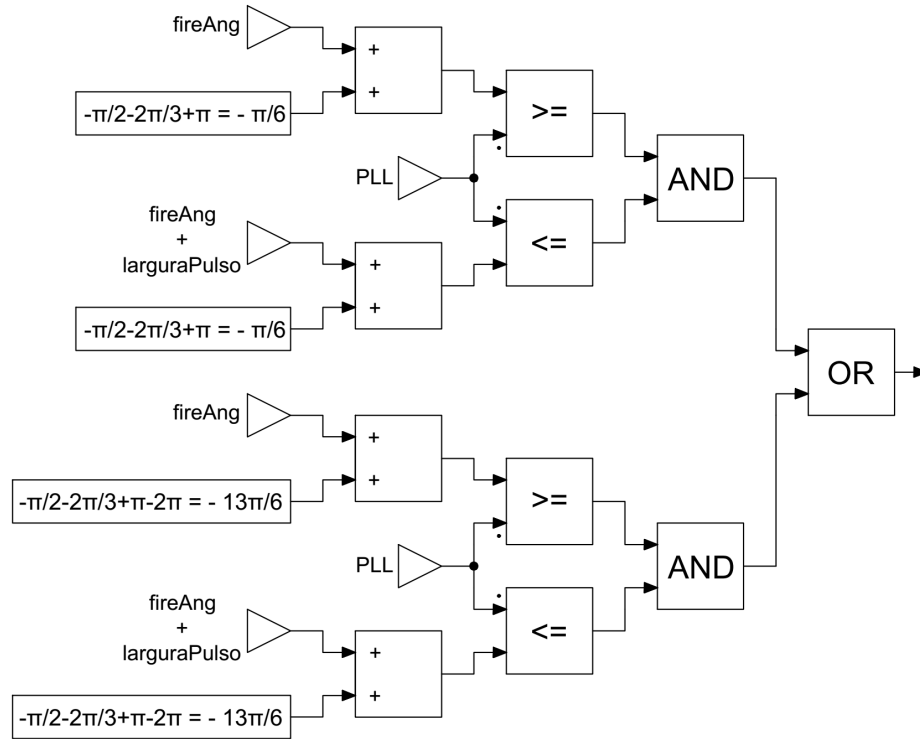


Figura 4.10: Lógica considerando o deslocamento de  $2\pi$  para acionamento do tiristor do semiciclo negativo da fase C.

## 4.5 Métodos de partida e proteção do retificador

Na indústria, existe uma diversidade enorme de aplicações de conversores. Deste modo a partida com tiristores pode atuar em certos casos de maneira mais eficiente do que outros métodos tradicionais. Isso se dá, principalmente pela possibilidade de se mudar a técnica de partida por meio exclusivamente de alterações no *software*. Uma técnica de inicialização do retificador com a carga conectado ao barramento c.c. já foi apresentado. O segundo exemplo é a tradicional pré-carga do capacitor, de modo que a carga atue somente quando o barramento de tensão c.c. atinja um nível de tensão próximo ao nominal.

Neste tópico será abordada a tradicional pré-carga de conversores. Este método consiste na partida do retificador sem a carga conectada ao barramento c.c., que permite a elevação da tensão de forma mais rápida no barramento c.c., sendo assim, a carga deve ser conectada no barramento c.c. após a tensão atingir um determinado valor.

De início, na partida sem a carga, os tiristores são acionados com um ângulo de disparo elevado, reduzindo esse ângulo até chegar ao valor de estado permanente de  $-25^\circ$ , como discutido anteriormente. Quando a soma das tensões nos capacitores chega ao valor de 270 V (valor próximo ao valor de retificação passiva sem “boost”), o controle dos IGBTs começa a atuar, tornando possível elevar a tensão para que se atinja o valor de 400 V. Ao atingir o valor de 395 V, a carga é acionada e, logo em seguida, o sistema entra em regime permanente. A Figura 4.11 mostra a tensão no barramento c.c. durante a carga do capacitor. É importante salientar que com esse método, a carga do capacitor foi realizada na metade do tempo (16 ms) quando comparado com a carga conectado na partida (32 ms). Isso porque, foi possível aumentar a taxa de variação do ângulo de disparo para  $5.580^\circ/s$ . Quanto maior este valor, mais rápida é a variação do ângulo no tempo, que permite sair do maior ângulo de disparo (próximo a  $180^\circ/s$ ) e chegar a zero em um menor intervalo de tempo. A taxa de variação do ângulo foi otimizada por meio da seleção do maior valor obtido em simulações, de modo que a corrente não ultrapassasse o valor de 20% de sobrecarga.

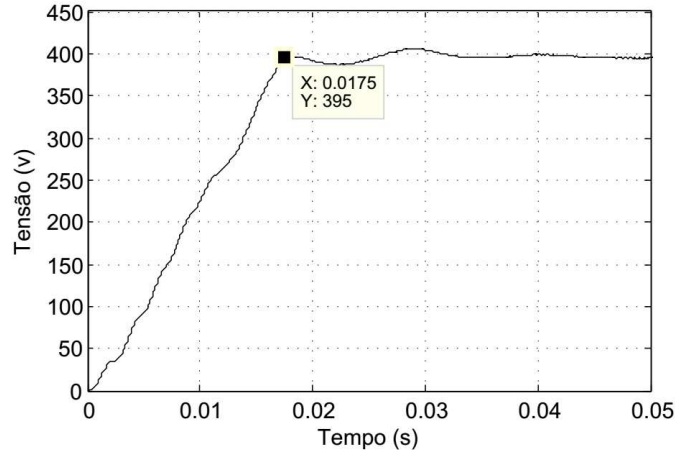


Figura 4.11: Transitório da tensão no barramento c.c. com a carga desconectada.

Nesse processo, assim como na partida com a carga, o objetivo era partir o retificador com a corrente dentro da faixa estabelecida utilizando o máximo da sobrecarga, como pode ser observado na Figura 4.12.

Em ambos os métodos de partida, o tempo de carga do sistema variará com a corrente máxima permitida, pela capacitância do capacitor e pela tensão de referência do barramento c.c.. Estes processos de carga podem ser considerados instantâneos quando comparado com os métodos tradicionais, pois estes dependem de sistemas mecânicos,

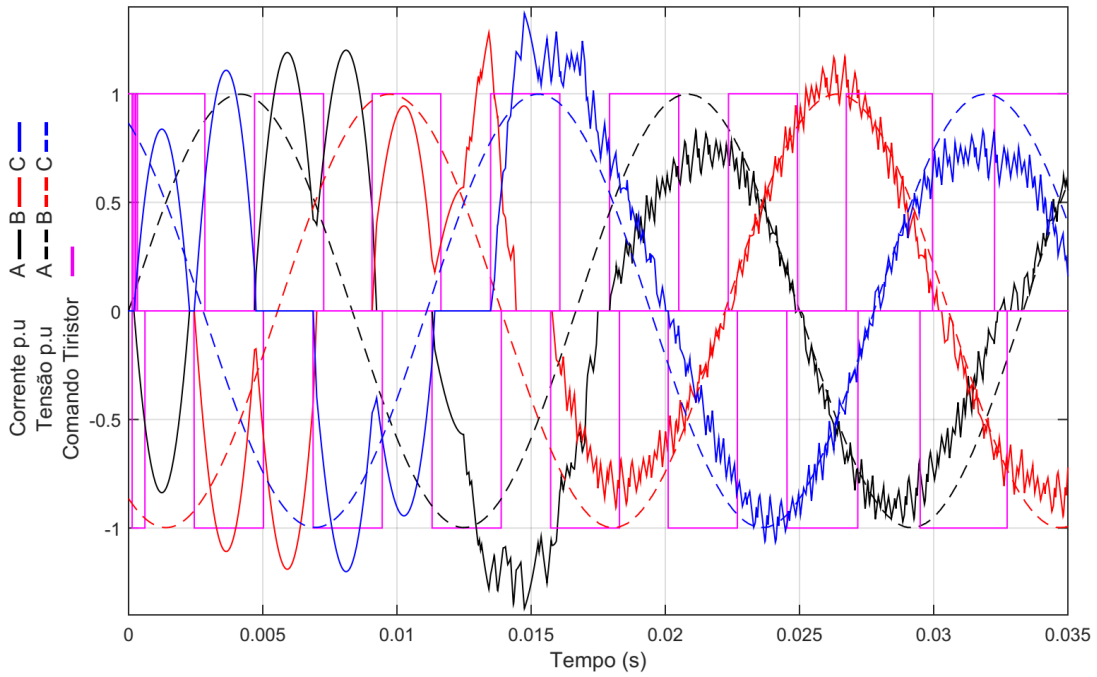


Figura 4.12: Transitório da corrente nas 3 fases com a carga desconectada (bases  $i_b = 33,75 A_{pico}$  e  $v_b = 179,60 V_{pico}$ ).

possuindo dinâmica lenta quando comparado com a atuação dos tiristores. Sendo assim, a partida por meio do controle de tiristores pode ser bem aproveitada na indústria em equipamentos intermitentes, ou que necessite de respostas rápidas na inicialização.

Além do controle da partida, os tiristores fornecem um segundo aprimoramento do sistema. Por meio dos algoritmos implementados na unidade de controle do retificador, é possível utilizar diferentes estratégias de proteção. A principal e mais importante estratégia é a proteção contra surtos de corrente. Um pico de corrente superior a um valor estipulado, por exemplo, um valor de 1,5 p.u. pode ser detectado e então bloquear a condução dos tiristores. Para mostrar essa funcionalidade, foi simulado um curto circuito no barramento c.c. do retificador em análise.

Os resultados apresentados não consideram a impedância da rede, e portanto, em condições reais a corrente de curto circuito terá valores reduzidos quando comparados com este trabalho. Foi definido também que o curto ocorresse no início da condução de uma fase, potencializando o pico de corrente e o tempo para extinguir a corrente. Isso pode ser observado pelas Figuras 4.13 e 4.14.

O dado mais importante verificado pela Figura 4.13 é o pico de corrente de  $\pm 18$  p.u. que, neste caso, representa um valor 595 amperes, considerando um barramento infinito.

Observando a Figura 4.14 (que é uma escala ampliada de tempo da Figura 4.13),

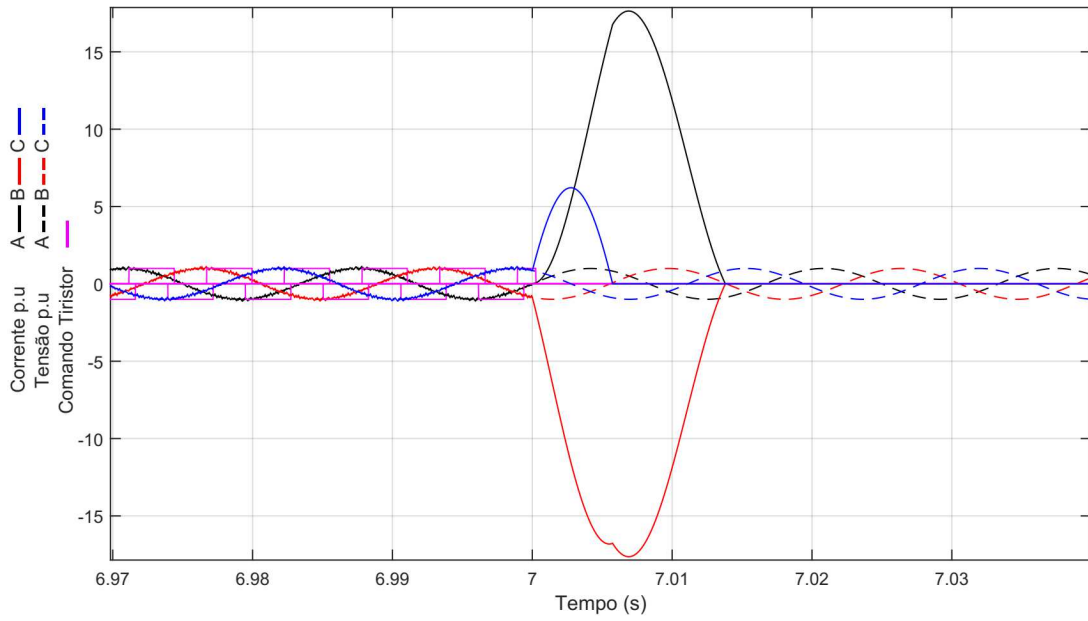


Figura 4.13: Forma de onda da corrente durante o curto e ação do tiristor (bases  $i_b = 33,75 A_{pico}$  e  $v_b = 179,60 V_{pico}$ ).

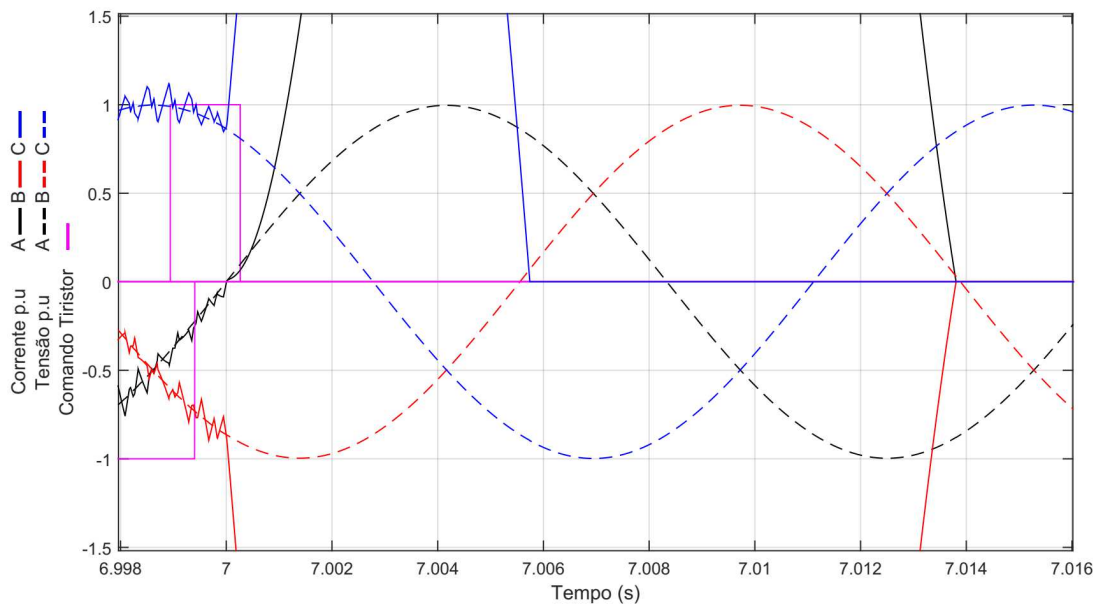


Figura 4.14: Escala ampliada de tempo durante o transitório do curto até a extinção da corrente (bases  $i_b = 33,75 A_{pico}$  e  $v_b = 179,60 V_{pico}$ ).

verifica-se o curto iniciando no instante de 7 segundos. Momento no qual a corrente ultrapassa 1,5 p.u. e as janelas de acionamento dos tiristores são desabilitadas. Neste exemplo, foi possível extinguir, a corrente após 13,81 ms (período inferior ao da onda de 60 Hz), superior aos 10 ms que o dispositivo suporta uma corrente de 1.900 A. Entretanto, o valor de 595 amperes durante o curto é somente o pico, sendo também 31,3% do valor de 1.900 A suportado pelo tiristor em 10 ms. Ao analisar o comportamento dos outros

semicondutores, deve-se enfatizar que os controles dos IGBTs são desabilitados e as chaves desligadas após atingir 1,5 p.u. da corrente e, portanto, o diodo ligado ao barramento c.c., é submetido à mesma corrente do tiristor durante o curto. O diodo durante 10 ms pode suportar 1.620 A, sendo assim, o valor de 595 amperes durante o curto corresponde a 36,7% do valor suportado pelo diodo em 10 ms. Deve-se enfatizar que para a simulação foi realizada utilizado-se de uma rede com barramento infinito, sendo assim, estes resultados permitem concluir que todos os semicondutores não foram danificados.

Outras estratégias podem ser estabelecidas como, por exemplo, desligar o sistema por uma soma de picos consecutivos acima de um determinado valor, entre outras. Com a vantagem das lógicas de comando serem alteradas por meio do *software*.

## 4.6 Conclusão

Neste capítulo foi desenvolvido um método de partida de um retificador por meio de tiristores. A partida do retificador sem nenhum método de controle da corrente gera grandes picos da mesma durante a carga do capacitor, além de prejudicial à rede elétrica e ao equipamento, o transitório acentuado dificulta a estabilização do controle da tensão do barramento c.c.. Atualmente, para reduzir o transitório durante a carga dos capacitores em conversores, são utilizados banco de resistores chaveados. Tal método é eficaz, entretanto, aumenta o volume, eleva o peso e possui dinâmica lenta.

A partida utilizando tiristores na topologia RNPC é realizada pela simples troca dos diodos de entrada por tiristores na topologia do retificador. A possibilidade de controlar a corrente de entrada no retificador permitiu realizar o transitório da tensão no capacitor em 32ms (dois ciclos) com a carga conectada no barramento c.c. e, ainda, possibilitou a estabilização da tensão no barramento c.c. no mesmo período. A pré-carga tradicional também foi apresentada, nesta técnica a carga é conectada ao barramento c.c. após a tensão chegar ao estado nominal. Nesse modo, o transitório de corrente durou apenas um ciclo de onda (16 ms). As duas técnicas de inicialização do retificador mostraram a flexibilidade da inicialização do retificador com os tiristores, pois permite mudar a configuração de partida via *software*, que pode auxiliar em aplicações com cargas específicas. Em ambos os casos, a partida a tiristores, com carga ou sem carga, possuem dinâmica rápida quando comparada métodos tradicionais, característica relevante para indústria. Deve-se

lembrar também, que em ambos os casos, a corrente não ultrapassou o valor estabelecido devido à utilização de uma taxa de variação do ângulo de disparo dos tiristores específica para cada aplicação.

Na parte final do capítulo, foi apresentada a proteção do retificador utilizando os tiristores na topologia, em que após um caso extremo de um curto circuito no barramento c.c., a proteção pela atuação dos tiristores se mostrou bastante rápida, conseguindo extinguir a corrente em 13,81 ms, sem danificar o equipamento.

Deve-se destacar, que a proteção do retificador e a limitação da corrente de partida foram integrados no circuito de potência ao invés de se utilizar esquemas auxiliares externos. Desta maneira, elevou-se a confiabilidade do sistema, pois reduziu-se os circuitos auxiliares e consequentemente fontes de falhas mecânicas, o que permite conter gastos com o equipamento parado e manutenção. Com isso, verifica-se que a utilização de tiristores na topologia pode agregar vários aprimoramentos ao retificador, uma tecnologia que pode, de fato, ser empregada na indústria trazendo vários benefícios.

# Capítulo 5

## Conclusões

Neste trabalho foi realizado o estudo e o desenvolvimento de um Retificador trifásico controlado de três níveis de alto desempenho e recursos modernos, de modo a ser uma opção atrativa para a indústria.

No segundo capítulo, foi realizada a análise de algumas topologias de 3 níveis. Tal análise foi desenvolvida devido à necessidade de se trabalhar com tensões elevadas na indústria, entre outros benefícios apresentados por esse tipo de topologia. A escolha da topologia chamada de RNPC neste trabalho, foi baseada nos seguintes fatores: no número reduzido de semicondutores, permitir a substituição de diodos por tiristores de modo a coordenar transitórios de corrente, na capacidade de lidar com a potência reativa e, também, no fato de ser considerada mais eficiente de acordo com alguns trabalhos na literatura.

Ainda no Capítulo 2, foi realizado um breve estudo sobre técnicas de controle e modulação a serem utilizados no retificador. A escolha do controle orientado pela tensão VOC foi devido ao seu bom desempenho em conversores e à facilidade de sua utilização. A modulação escolhida foi a SPWM. Isso porque, além da facilidade de implementação, ela possui harmônicos bem definidos, o que facilita a filtragem do sinal.

Após as definições no Capítulo 2, o hardware e o controle foram detalhados no Capítulo 3. Assim, esclareceram-se as técnicas de controle e de modulação, bem como os modos de operação da topologia. A seção 3.6 foi dedicada ao aprimoramento de uma técnica de balanceamento dos capacitores do barramento c.c.. Tal controle é o responsável por tornar o sistema mais estável e confiável, fazendo com que todos os elementos do conversor estejam submetidos à mesma tensão. Essa técnica foi aplicada em todas as simulações e

acabou por garantir a sua eficácia.

Após o balanceamento dos capacitores, foi realizado o estudo de técnicas de comutação das chaves, que permitiu concluir que a técnica Comando Desligado<sup>1</sup> proporciona melhor rendimento às custas da degradação da forma de onda. Ademais a técnica Comando Ligado<sup>2</sup> proporciona melhores resultados na forma de onda, quando comparado às outras três técnicas. Manter a chave ligada também pode proporcionar maior vida útil, devido à redução do desgaste de comutação e também melhorar a comunicação da tensão entre as fases do retificador.

Outro estudo realizado no Capítulo 3 foi a compensação ativa de potência com controle do fluxo de potência reativa. Essa análise produziu bons resultados à plena carga, o que demonstrou a viabilidade da proposta. Contudo, deve-se destacar que com a diminuição da potência de saída do retificador, há uma redução da capacidade de compensação.

Na sequência do trabalho, como ponto mais importante deste estudo, foi abordada a substituição dos diodos por tiristores na entrada das fases. Este trabalho mostrou que a proposta é viável, e possibilitou realizar a carga dos capacitores de uma maneira significativamente mais rápida. A utilização dos Tiristores também permitiu realizar a proteção contra surtos de corrente no retificador por meio de respostas rápidas e de extinção da corrente em menos de um ciclo de onda. Nesse caso, a proteção do retificador e a limitação da corrente de partida foram integrados ao circuito de potência ao invés de se utilizar esquemas auxiliares externos. Por meio da Redução dos esquemas auxiliares, elevou-se a confiabilidade do sistema pois reduziu fontes de falhas mecânicas, e consequentemente, gastos com o equipamento parado e manutenção.

A substituição dos diodos por tiristores na topologia estudada, o controle do fluxo de potência reativa e, uma topologia de retificação de alto desempenho são características de grande relevância no retificador apresentado, por cinco principais motivos: Permitiu atuar em tensões elevadas e de forma eficiente; possibilitou uma dinâmica rápida de pré-carga do capacitor; proteção do retificador de forma rápida; redução de equipamentos mecânicos e circuitos externos elevando a confiabilidade; o equipamento além de realizar sua função fim de retificação pode auxiliar no controle do fator de potência. Essas características em conjunto, produzem um retificador promissor para aplicações industriais.

---

<sup>1</sup>Técnica que mantém a chave complementar desligada

<sup>2</sup>Técnica que mantém a chave complementar ligada

## 5.1 Contribuições

A principal contribuição foi desenvolver o protótipo de um retificador controlado de três níveis, três fases com tiristores incorporados à topologia e com alto potencial de aplicação na indústria. O retificador torna possível a futura obtenção de resultados experimentais relacionados a este trabalho e, também, possibilita a realização de trabalhos posteriores. Outras contribuições podem ser citadas:

- Comparação da eficiência e da funcionalidade das principais topologias de três níveis para aplicação;
- Aplicação e aprimoramento da técnica de balanceamento de capacitores;
- Estudo e avaliação de desempenho das estratégias de comutação das chaves, apontando a melhor forma de comando para a topologia;
- Ratificação da eficácia do retificador quando utilizado na indústria para compensação ativa da potência reativa;
- Proposição e verificação da eficácia do controle da corrente de partida, utilizando Tiristores em substituição aos diodos na topologia analisada;
- Proposição e projeto de proteção mais rápida do retificador por meio da utilização de tiristores incorporados à topologia;
- Elevação da confiabilidade dos retificadores utilizando a topologia estudada;

## 5.2 Trabalhos Publicados

Como resultados das pesquisas realizadas para o desenvolvimento desta dissertação foram publicados os seguintes trabalhos:

T. B. Portilho, A-S. A. Luiz, M. M. Stopa, A. F. Cupertino, “*Performance and Efficiency Analysis of Switching Commands For Three-Level Boost Rectifier*” ISEF 2017

T. B. Portilho, A-S. A. Luiz, M. M. Stopa, G. V. Ramos, “*A Low Cost Three-Level High Power Rectifier for Active Power Factor Compensation*” ISEF 2017

*A Utilização de Tiristores na Proteção de Conversores e na Carga de Capacitores em Retificadores Controlados de Três Níveis.* ( Em desenvolvimento)

### 5.3 Propostas para Trabalhos Futuros

Como propostas para futuros trabalhos têm-se:

- a implementação do *software* de controle em linguagem C do retificador para o DSP TMS320F28335;
- a realização de ensaios e testes experimentais que validem em laboratório as ideias propostas no protótipo real;
- o estudo de desempenho do retificador por meio do uso de técnicas de comutação de baixa frequência;
- a redução das janelas de trem de pulsos dos tiristores com a finalidade de diminuir as perdas no comando;
- a melhoria da compatibilidade entre os módulos semicondutores, sistema de resfriamento e outros parâmetros de projeto, com o objetivo de elevar a potência do sistema e reduzir a relação peso por potência e volume por potência;
- a verificação por meio de simulações, a atuação do controle de corrente no transitório de partida, bem como na proteção do retificador utilizando tiristores na topologia VIENNA de três chaves.
- a implementação de filtros para a redução do quinto e do sétimo harmônicos, relacionados ao fluxo de potência reativa no retificador.
- Estudos de perdas térmicas para diferentes fatores de potência.

# Referências Bibliográficas

519 - 2014 - *IEEE Recommended Practice and Requirements for Harmonic Control in Electric Power Systems* (n.d.).

Ahmed, W. & Ali, S. M. U. (2013). Comparative study of svpwm & spwm based three phase voltage source inverters for variable speed drive, *Mater. Sci. Eng* .

ANEEL (2017). Procedimentos de distribuição de energia elétrica no sistema elétrico nacional prodist.

Baker, R. H. & Bannister, L. H. (1975). Electric power converter.

Blasko, V. & Kaura, V. (1997). A new mathematical model and control of a three-phase ac-dc voltage source converter, *IEEE Transactions on Power Electronics* .

dos Santos, M. E. (2005). *Análise e projeto de um inversor trifásico para aplicações em médias tensões industriais*, Master's thesis, Universidade Federal de Minas Gerais.

Heldwein, M. L., Mussa, S. A. & Barbi, I. (2010). Three-phase multilevel pwm rectifier based on conventional bidirectional converters, *IEEE Transactions on Power Electronics* **25**(3): 545–549.

Holmes, D. G. & Lipo, T. A. (2003). *Pulse Width Modulation For Power Converters*, IEEE Press.

Kazmierkowski, M. P., Krishnan, R. & Blaabjerg, F. (2002). *Control in Power Electronics*, Academic Press.

Kolar, J. W. & Zach, F. C. (1994). A novel three-phase utility interface minimizing line current harmonics of high-power telecommunications rectifier modules, *Telecommunications Energy Conference* .

Lai, R., Wang, F., Burgos, R. & Boroyevich, D. (2008). Voltage balance control of non-regenerative three-level boost rectifier using carrier based pulse width modulation, *Power Electronics Specialists Conference IEEE* .

Lai, R., Wang, F., Burgos, R. & Boroyevich, D. (2010). Average modeling and control for three-phase three-level non-regenerate rectifier with unbalanced dc loads, *IEEE* .

Luiz, A.-S. A. (2007). *Tensões e Correntes Senoidais em Conversores Para Média Tensão Industrial*, PhD thesis, Universidade Federal de Minas Gerais.

- Luiz, A.-S. A. & Filho, B. J. C. (2008). Minimum reactive power filter desing for high power three-level converters, *IEEE* .
- Luiz, A.-S. A. & Filho, B. J. C. (2015). Improving power quality in mining industries with a three-level active front end, *Industry Applications Society Annual Meeting* .
- Malinowski, M. (2001). *Sensorless Control Strategies for Three - Phase PWM Rectifiers*, PhD thesis, Warsaw University of Technology.
- Malinowski, M., Jasin ´ski, M. & Kazmierkowski, M. P. (2004). Simple direct power control of three-phase pwm rectifier using space-vector modulation (dpc-svm), *IEEE Trans. Ind. Eletronics* .
- Malinowski, M., Kazmierkowski, M. P. & Trzynadlowski, A. M. (2003). A comparative study of control techniques for pwm rectifiers in ac adjustable speed drives, *IEEE Trans. Ind. Appl* .
- Meynard, T. & Foch, H. (1992). Multi-level conversion: High voltage choppers and voltage source inverters, *IEEE PESC* pp. 397–403.
- Miniböck, J. & Kolar, J. W. (2002). A novel 10kw three-phase high power density (2-u) telecommunications unity power factor rectifier modules, *International Conference on Integrated Power Systems* .
- Nabae, A., Takahashi, T. & Akagi, H. (1981). A new neutral-point-clamped pwm inverter, *IEEE Trans. Ind. Appl* **17**(5): 518–523.
- Neto, A. C. C. (2002). *Retificador pwm trifásico de 26kw, três níveis, unidirecional, fator de potência unitário e alto rendimento para aplicações em centrais de telecomunicação.*, Master's thesis, Universidade Federal de Santa Catarina.
- O'Brien, K., Teichmann, R. & Bernet, S. (2001). Active rectifier for medium voltage drive systems, *Applied Power Electronics Conference and Exposition* .
- Pomilio, J. A. (1998). Eletrônica de potencia. Disponível on-line URL: <http://www.dsce.fee.unicamp.br/antenor/pdf/files/eltpot/>.
- Reigosa, P. D. (2014). *Smart derating of switching devices for designing more reliable pv inverters*, Master's thesis, Aalborg University.
- Roc (n.d.). *DC SCR Precharge Module*.
- Sem (2015). *Application Manual Power Semiconductors*.
- Silva, S. M. (1999). *Estudo e projeto de um restaurador dinâmico de tensão*, Master's thesis, Universidade Federal de Minas Gerais.
- Stopa, M. M. (1997). *Controle do motor de indução por orientação de campo: Uma implementação utilizando um conversor pwm reversível.*, Master's thesis, Universidade Federal de Minas Gerais.
- Swamy, M. M., Kume, T. & Takada, N. (2010). Evaluation of an alternate soft-charge circuit for diode front-end variable-frequency drives, *IEEE Transactions on Industry Applications* .

Teichmann, R., Malinowski, M. & Bernet, S. (2005). Evaluation of three-level rectifiers for low-voltage utility applications, *Transactions on Industrial Eletrônics* .

Wei, L., Jankovic, Z., Patel, Y. P. & Hu, J. (2016). Single phase precharge control method for active front end rectifier, *IEEE* .

Wu, R., Dewan, S. & Slemon, G. (1988). A pwm ac to dc converter with fixed switching frequency, *IEEE* .

Zhao, Y., Li, Y. & Lipo, T. A. (1995). Force commutated three level boost type rectifier, *IEEE Transactions on Industry Applications* **31**(1): 155–161.

# Apêndice A - Montagem da estrutura mecânica, circuito de potência e controle do retificador

A partir da verificação dos resultados obtidos das simulações do retificador (de acordo com os parâmetros e recursos estabelecidos anteriormente), esta seção objetiva dimensionar e desenvolver um protótipo do retificador, conforme já mencionado nos Capítulos 3 e 4.

Para isso, serão apresentados os métodos e os detalhes dos equipamentos utilizados no desenvolvimento do protótipo do retificador, o qual poderá viabilizar a futura obtenção de resultados experimentais.

Os parâmetros para o desenvolvimento do retificador foram aplicados na plataforma de simulação criada para obter os resultados das experiências apresentadas nos capítulos 3 e 4. Tal plataforma de simulação teve como base os seguintes equipamentos: Três indutâncias de 1,3 mH, dois capacitores de 2,2 mF, três módulos SEMIKRON SKM 200 GARL 066 T, três módulos SEMIKRON SKKT 107 e resistência de 17,6 ohms. Esta última contemplada no barramento c.c. com regulação da tensão em 400V, que gera uma potência ativa de 9100 W.

Para a dissipação de calor, além dos dispositivos elétricos citados, foram utilizados o dissipador P-16 de 450 mm da SEMIKRON, de dois ventiladores SK2120-AC da SEMIKRON, e uma estrutura desenvolvida para a adaptação dos ventiladores no dissipador.

Já para o controle do conversor, empregou-se o DSP TMS320F28335 da *Texas Instruments* combinado com o “Kit TUPÃ”, conjunto de placas com circuitos eletrônicos desenvolvido pelo Laboratório de Conversão e Controle de Energia da UFMG. Esse Kit é composto por circuitos eletrônicos de condicionamento de sinais que realizam a interface

do DPS com os sensores e os drives. Também foram utilizados três sensores de corrente LAH 125-P e 5 sensores de tensão LV 25-P, ambos da marca LEM. Os drivers de comando dos IGBTs são da marca SEMIKRON, do modelo Skyper 23/12 (R). Por fim, foi desenvolvido um sistema de acionamento com pulsos duplos (drive) para os tiritores .

## A.1 Projeto Térmico e Mecânico

O desenvolvimento inicial do projeto foi com base no principal módulo da topologia, o SKM 200 GARL 066 T da SEMIKRON. Para a dissipação do calor gerado pelos semicondutores desse módulo, foi empregado o dissipador P-16. Ressalva-se que este tipo de dissipador não possui pontos para fixação dos módulos, sendo necessário, portanto, realizar a furação e a rosca dos mesmos. Com o objetivo de utilizar o máximo de componentes contidos nos laboratórios do Cefet-MG, foram usados dois ventiladores SK2120-AC combinados com o dissipador P-16 de 450 mm da SEMIKRON, sendo que para o desenvolvimento de uma estrutura mecânica foi necessário realizar o acoplamento de ambos. Visando o redimensionamento futuro da potência do retificador para uma maior capacidade de carga, recorreu-se às barras de cobre de 5/8" por 1/8" com capacidade de condução de até 165 amperes para compor o circuito de potência. Por fim, os últimos elementos a serem considerados no projeto térmico e mecânico são: os módulos de Tiristores SKKT 107 e os capacitores de 2200uF.

De posse dos elementos a serem aplicados na montagem do sistema e dos seus respectivos manuais (datasheet), os componentes foram reproduzidos no AutoCAD® em que foi possível verificar a melhor disposição dos componentes. Uma vez definida a disposição dos equipamentos, foi possível determinar o comprimento de todas as barras de cobres, bem como o posicionamento dos furos. Já quanto ao dissipador, foi possível definir a distribuição dos furos para abrir as roscas e fixar os módulos da SEMIKRON SKM 200 GARL 066 T e SKKT 107, ambos contendo os semicondutores. Por último, foi projetada a estrutura de acoplamento dos ventiladores ao dissipador e o suporte para os capacitores. A visão superior do projeto está apresentado na Figura A.1 e uma visão lateral é apresentado na Figura A.2.

A partir dos projetos das Figuras A.1 e A.2, foram extraídas todas as dimensões necessárias para cada estrutura. Tais dimensões possibilitaram a realização dos cortes

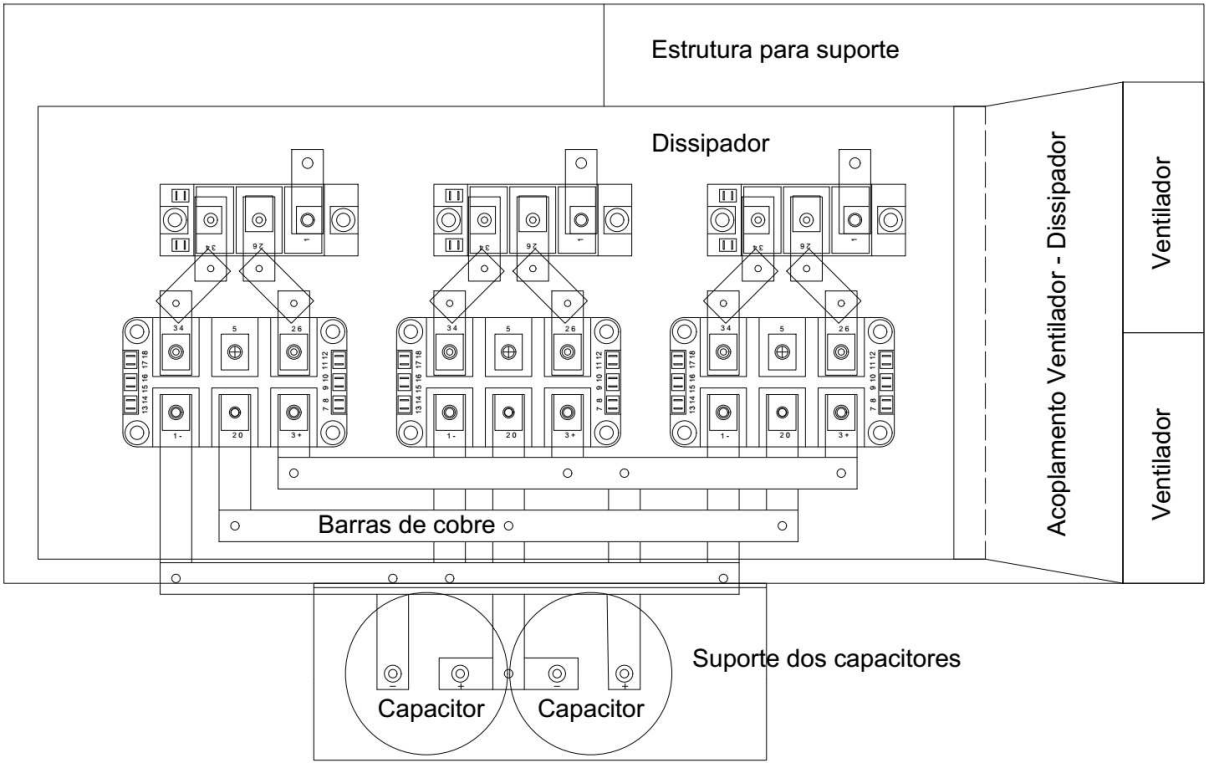


Figura A.1: Visão geral superior do projeto mecânico.

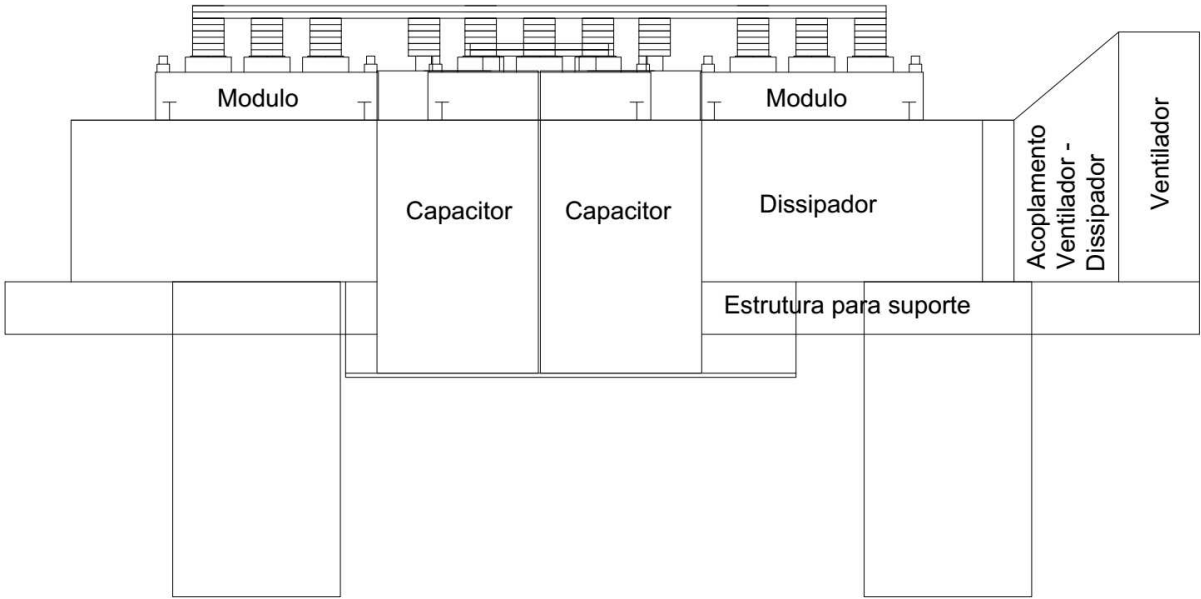
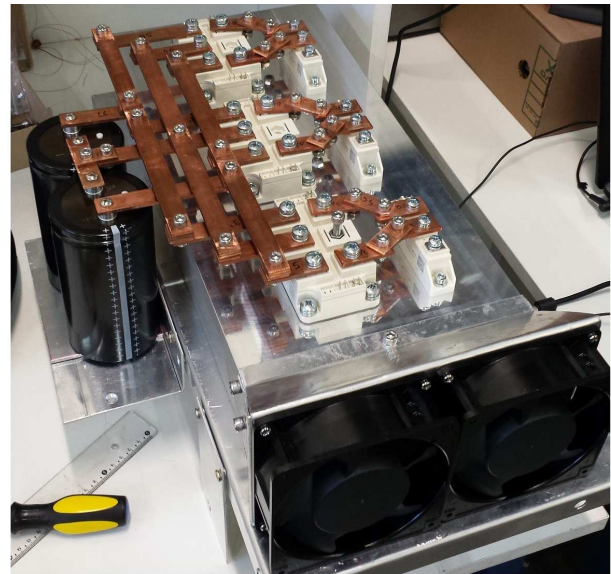


Figura A.2: Visão geral lateral do projeto mecânico.

e dos furos para obter a estrutura mecânica e de dissipação de calor apresentada pelas imagens da Figura A.3.



a) Acoplamento do ventilador, furos e roscas no dissipador.



b) Barras de cobre cortadas e furadas, estrutura do retificador e suporte para os capacitores.

Figura A.3: Montagem mecânica.

Ressalta-se que o dimensionamento térmico e de potência elétrica final do protótipo somente poderá ser confirmado após a obtenção dos resultados experimentais, dada a inexistência de datasheets para determinar a resistência térmica do dissipador P-16 de 450mm combinado com os ventiladores SK2120-AC.

## A.2 Conversão Analógica Digital

O conversor em desenvolvimento possui dois sensores de tensão no barramento c.c., sendo um para cada capacitor. São sensores responsáveis por manter o balanceamento das tensões entre os capacitores. A soma dos valores dos dois permite fechar a malha de controle do retificador, considerando o valor de controle estabelecido de 400 volts para a diferença de potencial total do barramento c.c..

No dimensionamento desses sensores foi considerada a possibilidade de elevar a tensão do barramento c.c. e também foram observadas as flutuações no controle do barramento, momento em que foi então estabelecida uma tensão máxima de  $V_{dc} = 325V$  em cada capacitor. O Sensor utilizado foi o LV 25-P, da fabricante LEM com corrente máxima no

primário igual a  $\pm 14mA$ , que corresponde no secundário ao  $I_{SN} = \pm 35,35mA$ . A tensão máxima  $V_{A/D}$  na placa de condicionamento de sinal do “Kit TUPÃ” é de 2,5 volts.

Já para calcular a resistência de conversão  $R_M$ , faz-se a equação  $\frac{V_{A/D}}{I_{SN}} = \frac{2,5V}{35,35mA} = 70\Omega$ . Segundo o datasheet, esse valor não é aconselhado, portanto, foi utilizado o valor mínimo estabelecido pelo datasheet de  $100\Omega$ . Partindo da resistência e da tensão fornecida, foi obtido o valor de  $\frac{2,5V}{100\Omega} = 25mA$ , correspondente à corrente máxima no secundário que equivale à  $10mA$  de corrente máxima no primário. Para finalizar, é obtida a resistência de conversão no primário do sensor  $R = \frac{325V}{10mA} = 32,5K\Omega$ , que por conveniência foi utilizado o valor de  $33,7K\Omega$ , sendo este valor medido de uma combinação de resistores encontrada com valor mais próximo ao calculado, que também atendesse à dissipação de potência  $P = 33,7k\Omega \cdot 10mA^2 = 3,37W$ .

Para montar a placa do sensor, foram utilizados 3 conectores com 4 terminais. Dois terminais para tensão de  $\pm 15V$ , que alimenta o sensor e uma para a saída de corrente. Já o quarto terminal é a referência de  $0V$  para transmitir o sinal por tensão. Como foi utilizada a transmissão por corrente, este último conector não foi utilizado. Por fim, foram utilizadas 3 resistências de  $10k\Omega$  e uma  $3,7k\Omega$ , todas de  $1W$  totalizando  $33,7K\Omega$ . As placas finalizadas podem ser visualizadas na Figura A.4.

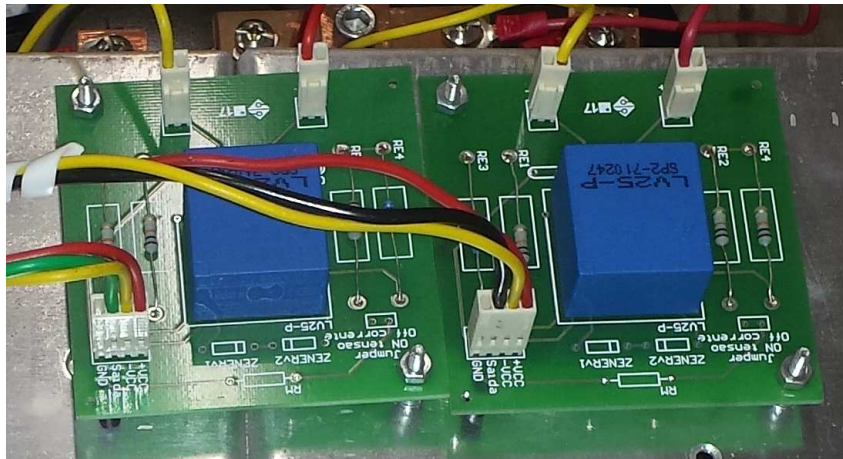


Figura A.4: Placas com sensores apara o barramento CC.

O conversor também possui 3 sensores LV 25-P para medir as tensões das fases. Portanto, para o cálculo das resistências dos 3 sensores foi considerado uma tensão máxima de 250 volts. As limitações de resistor de conversão  $R_M = 100\Omega$  e da tensão  $V_{A/D} = 2,5V$ , verificadas para as tensões c.c. também se aplicam aqui e fornecem a mesma corrente no primário  $I_{PN}$  e secundário  $I_{SN}$ , de respectivamente 10 e  $25mA$ . Resta então calcular

a resistência de conversão no primário do sensor  $R = \frac{250V}{10mA} = 25K\Omega$ , sendo então utilizando duas resistências de  $10K\Omega$  uma de  $3,7K\Omega$  e uma de  $1,3K\Omega$ , todas de  $1W$ . Para esses sensores foi utilizado somente uma placa para acomodar os 3 sensores das três fases, podendo ser observada pela Figura A.5.

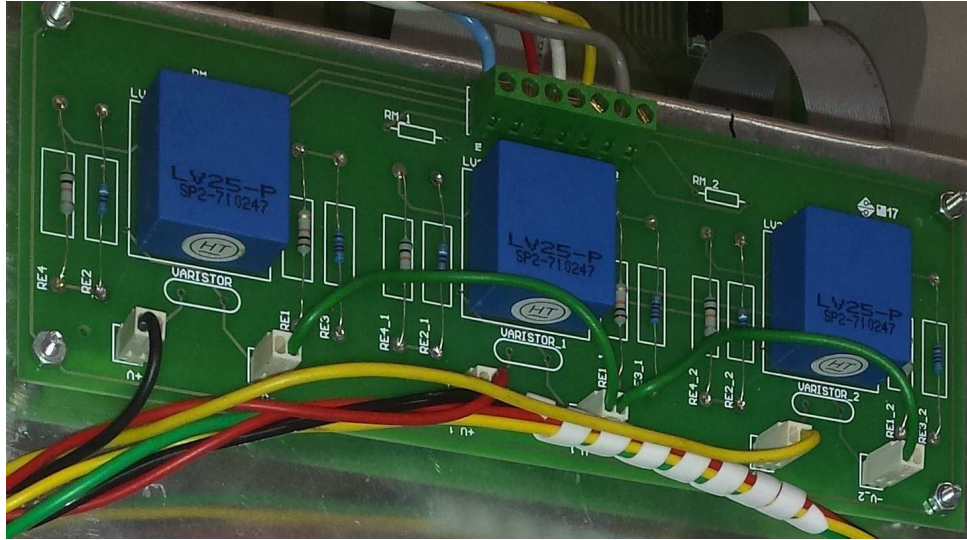


Figura A.5: Placa para medição das tensões de fase.

Para a utilização do sensor de corrente, os procedimentos de cálculos são mais simples. Inicialmente, foi realizado um cálculo para encontrar a resistência  $R_M$ , entretanto, o valor encontrado de  $16\Omega$  era inferior ao indicado no datasheet, sendo então utilizado o valor de  $22\Omega$ . Este valor combinado à limitação da tensão  $V_{A/D} = 2,5V$  do “Kit TUPÃ” forneceram a corrente máxima  $I_{SN} = \frac{2,5V}{22\Omega} = 113mA$ , ou seja,  $80mA$  em RMS, que corresponde a uma corrente no primário do sensor de  $80A$  RMS. Os sensores estão apresentados na Figura A.6.

Para verificar o funcionamento dos sensores já utilizando as placas de condicionamento de sinal TUPÃ, o sistema foi alimentado com as tensões de  $\pm 15V$  (sensores e a placa de condicionamento). Utilizando uma fonte de tensão e de corrente variáveis, foram aplicados diferentes valores de tensão e corrente nos respectivos sensores, obtendo um valor correspondente nos terminais da placa TUPÃ. Esses terminais são os pontos em que as portas A/D do DSP são conectadas. Como esperado, ao utilizar as equações de conversão, foi possível verificar que os valores obtidos nos terminais da placa TUPÃ estavam correlacionados aos diferentes valores de tensão e corrente que foram aplicados nos respectivos terminais dos sensores. Esse resultado mostra que o hardware de conversão analógica - digital é confiável e pode ser conectado ao DSP e ao resto do conversor.



Figura A.6: Placa para medição das tensões de fase.

### A.3 Drive para Tiristores

Como apresentado no Capítulo 4, o comando dos tiristores não acontece da forma tradicional. É necessário que o tiristor seja disparado durante um intervalo de tempo maior e de forma mais rápida para possibilitar que a condução aconteça de modo célere em qualquer instante desse intervalo. Para isso, foi utilizado o circuito sugerido no manual da SEMIKRON (Sem 2015), que utiliza dois sistemas de disparo defasados de meio período para gerar pulsos sequenciais como pode ser visualizado na Figura A.7 (Sem 2015).

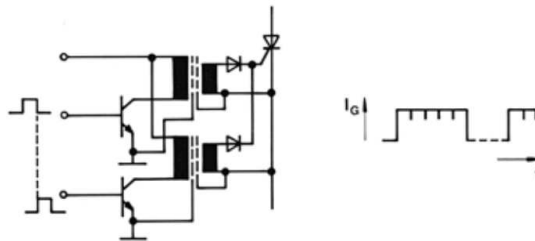


Figura A.7: Diagrama simplificado para acionamento de tiristores com pulso duplo.

Nesse circuito são utilizados dois transformadores de pulso por tiristor, dois sinais de *clock* sendo um defasado do outro de meio período.

Em uma porta AND entra o um sinal de *clock* e a janela com o período necessário de condução do tiristor, a saída da porta AND está ligada a porta do transistor NPN TIP 122 que realiza a comutação no transformador de pulso.

Em uma segunda porta AND, entra o sinal de *clock* defasado de meio ciclo combinado com a mesma janela para acionamento do tiristor, o resultado da porta AND vai para um segundo TIP 122 conectado a outro transformador de pulso. O secundário de ambos

os transformadores de pulsos são ligados em paralelo enviando pulsos sequenciais sem intervalos na porta do tiristor como mostrado pela Figura A.8.

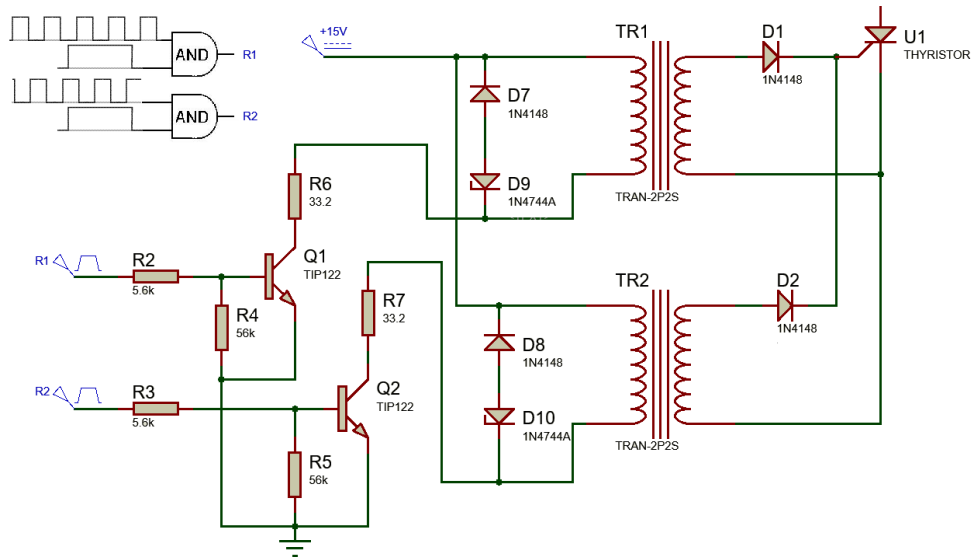


Figura A.8: Circuito para acionamento de tiristores com pulso duplo.

O circuito foi montado como apresentado pela Figura A.8 sendo a indutância utilizada de  $2,9\text{ mH}$  e uma frequência de sinal de *clock* de 20 kHz para aumentar a taxa de conversão de energia e para garantir que essa frequência seja muito maior que a frequência de comutação dos IGBTs, que é de 2520Hz. Essa alta frequência garante que o tiristor conduza quase instantaneamente a qualquer momento que for necessário sem prejudicar a qualidade da forma de onda da corrente e a THD. É importante salientar que como são pulsos duplos, a sequência de pulsos ocorre com a frequência de 40 kHz.

Para facilitar no desenvolvimento do hardware foi realizado o projeto de uma placa para acionamento dos tiristores, entretanto, foram montadas duas placas de modo combinado para que gerassem os pulsos duplos. Os sinais enviados para as duas placas são os idênticos, exceto, pelo *clock* que deve ser defasado de meio ciclo, como explicado anteriormente. As placas possuem dois conectores ligados em paralelo, cada conector possui 4 terminais, sendo 2 para cada tiristor. Um conector de uma placa liga ao mesmo da segunda ficando as duas placas em paralelo, o conector livre é ligado aos tiristores, sendo um terminal ligado na porta tiristor e outro ao catodo do mesmo. Os conectores de entrada são: 15V, 5V, GND, CLOCK e 6 sinais de comando (Sinal Tiritor 1, Sinal Tiritor 2, Sinal Tiritor 3, Sinal Tiritor 4, Sinal Tiritor 5, Sinal Tiritor 6). A tensão de 15V alimenta o transformador de pulso. O 5V é para alimentar o CI 7408, contendo 4 portas AND. O hardware finalizado pode ser visualizado na Figura A.9.

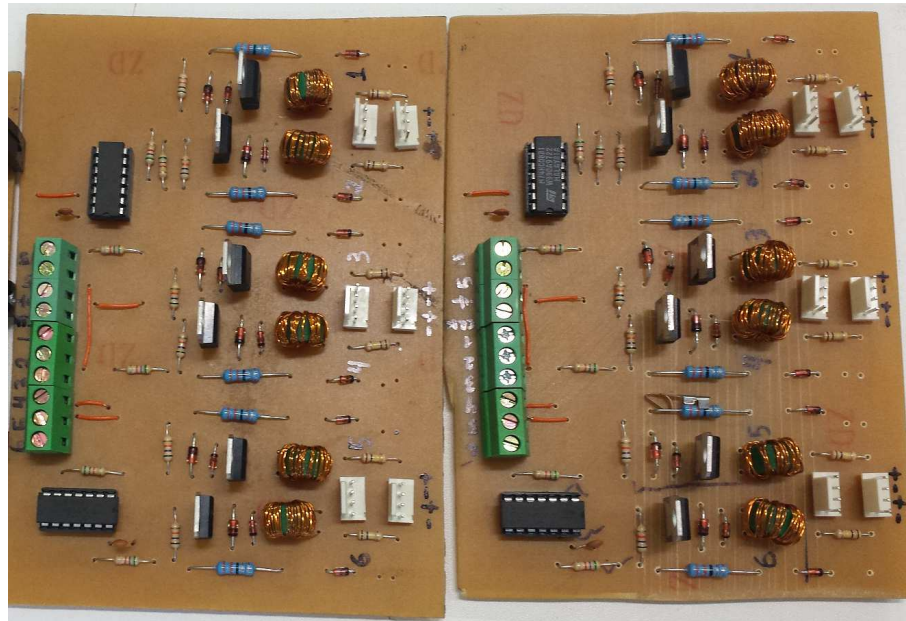


Figura A.9: Placas para acionamento de tiristores com pulso duplo.

Para realizar testes iniciais, o DSP foi programado para gerar dois sinais de *clock* defasados e o sinal de nível alto em todas as portas dos tiristores de modo que os pulsos seriam gerados durante todo o intervalo da janela criada para cada um dos 6 tiristores. As placas de saídas digitais TUPÃ foram conectadas ao circuito de acionamento dos tiristores (Drive). Utilizando um tiristor conectado a um varivolt, a uma lâmpada e ao sistema de disparo, foi verificado que a lâmpada se acendeu, permitindo concluir que o sistema de disparo de tiristor pode acionar os tiristores corretamente com os parâmetros utilizados.

## A.4 Hardware para Acionamento dos IGBTs

O DPS é a unidade de controle do retificador, local em que ocorre todo o processamento das variáveis do sistema. Em um retificador controlado, o DSP opera principalmente através das portas dos seus circuitos integrados de PWM. A partir das configurações pré-estabelecidas do módulo PWM do DSP, os dados que chegam a esta unidade são comparados, permitindo assim uma saída em nível alto ou baixo sendo no DSP28335, respectivamente, 3,3V ou 0V. Esses sinais devem ser condicionados através da placa de PWM TUPÃ, sendo a tensão da lógica elevada de 3,3V para 15V, permitindo que o Drive Skyper 23/12 (R) reconheça a lógica. O drive, ainda, pode enviar sinais de erro, então a placa de PWM TUPÃ também possui função de intermediar essa comunicação do erro

com o DSP. No drive, os sinais de 15 e 0V são convertidos em 15V e -8V aplicados a porta do IGBT, respectivamente, para conduzir e bloquear o mesmo.

Para o correto funcionamento do sistema de acionamento dos IGBTs, os Drivers devem ser posicionados o mais próximo possível dos módulos para reduzir o comprimento dos cabos que fazem a interligação entre eles, sendo nessa aplicação de 10,30 cm. Os cabos são conectados ao gate, emissor e coletor. Esses três cabos realizam o comando das chaves e também monitoram a tensão nos terminais do IGBT de modo a verificar falhas no circuito de potência.

O DSP28335 utilizado possui 12 saídas de PWM, sendo que a 6 saídas são independentes (A) e cada saída independente possui uma saída complementar (B), a saída B está relacionada com a sua respectiva saída A ( $A = B$  ou  $A \neq B$ ). A placa PWM TUPÃ possui seis conectores e cada um possui um par (A1, B1), (A2, B2),... Entretanto, o conversor utilizado deve ser capaz de atuar em todas as 6 chaves de forma independente e, portanto, foi necessário criar uma placa para redirecionamento dos sinais (ver Figura A.10), de modo que o sinal enviado ao Drive fosse do tipo (A1, A2) dois sinais independentes para cada uma das fases. Essa placa possui 6 conectores de entrada, onde as saídas do tipo B são ignoradas e os sinais independentes são redirecionadas de modo que fiquem organizadas da seguinte forma: (A1, A2), (A3, A4) e (A5, A6), e então os sinais de PWM são enviados aos Drives das suas respectivas fases.



Figura A.10: Adaptador para placa PWM TUPA.

Para uma rápida verificação do sistema de acionamento dos IGBTs foi criado uma saída de 10 kHz e ciclo de trabalho de 50% em todas as portas de PWM independentes do

DSP (A1, A2, A3, A4, A5, A6). A frequência de 10 kHz foi escolhida para garantir que o sistema funcionando dessa forma, funcionaria também para uma frequência menor, que é de 2520Hz. O DSP foi conectado na placa-mãe, e esta foi ligada à placa PWM, ambas do “Kit TUPÃ”, que na sequência foi ligada à placa de adaptação dos sinais PWM (Fig. A.10). Desta última saíram os cabos para se conectar aos Drivers, e por fim, os últimos cabos saindo do drive foram ligados aos terminais dos IGBTs. O circuito de potência para os testes estão apresentado na Figura A.11.

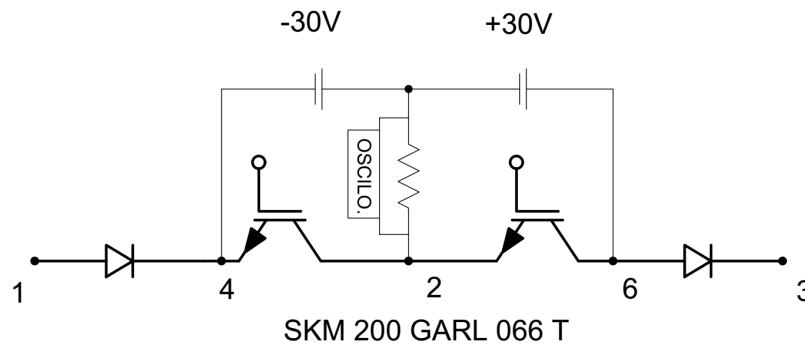


Figura A.11: Circuito para teste.

Através de um osciloscópio foi possível verificar que a tensão de  $\pm 30V$  surgiu nos terminais da carga. Portanto, conclui-se que o dimensionamento dos cabos foi adequando, possibilitando que o adaptador e as outras placas se comunicassem corretamente.

Cada sistema foi verificado individualmente, buscando com isso reduzir falhas de hardware inesperadas, fornecendo também mais segurança ao interligar os sistemas, assim como facilitar nas buscas de falhas que pudessem ocorrer em outros testes no futuro.

A Figura A.12 apresenta o retificador com todos os sistemas interligados para a futura obtenção de resultados experimentais.

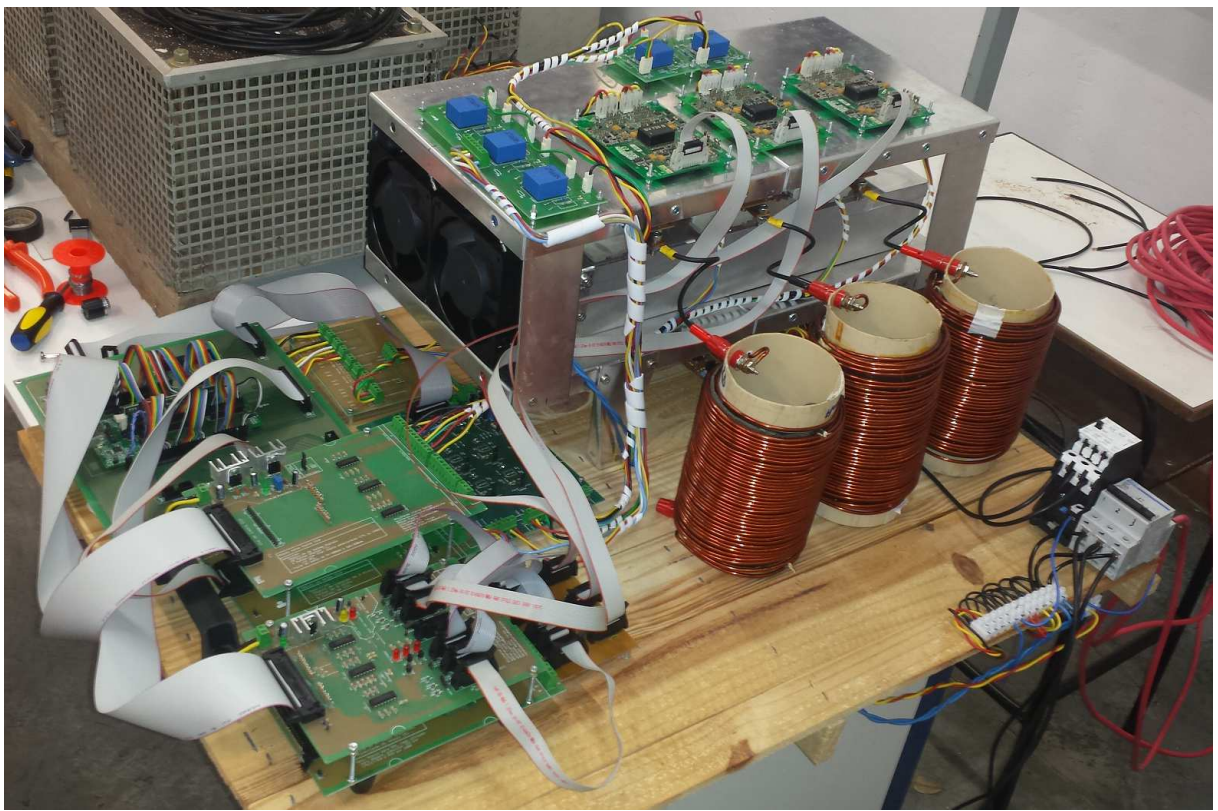


Figura A.12: Protótipo do Retificador.