Fábio de Almeida Pongelupe

Aplicação de Módulos Semicondutores Híbridos em Acionamentos Elétricos

Belo Horizonte, MG

2021

Fábio de Almeida Pongelupe

Aplicação de Módulos Semicondutores Híbridos em Acionamentos Elétricos

Dissertação submetida à banca examinadora designada pelo Colegiado do Programa de Pós-Graduação em Engenharia Elétrica do Centro Federal de Educação Tecnológica de Minas Gerais e da Universidade Federal de São João del-Rei, como parte dos requisitos necessários à obtenção do grau de Mestre em Engenharia Elétrica.

Centro Federal de Educação Tecnológica de Minas Gerais

Programa de Pós-Graduação em Engenharia Elétrica

Orientador: Prof. Dr. Heverton Augusto Pereira

Coorientador: Prof. Dr. Allan Fagner Cupertino

Belo Horizonte, MG

2021

Pongelupe, Fábio de Almeida
P796a Aplicação de módulos semicondutores híbridos em acionamentos elétricos / Fábio de Almeida Pongelupe. – 2021.
95 f.: il., gráfs, tabs.

Dissertação de mestrado apresentada ao Programa de Pós-Graduação em Engenharia Elétrica em associação ampla entre a UFSJ e o CEFET-MG.
Orientador: Heverton Augusto Pereira.
Coorientador: Allan Fagner Cupertino.
Banca examinadora: Heverton Augusto Pereira, Allan Fagner Cupertino, Fernando Lessa Tofoli e Tomás Perpetuo Corrêa.
Dissertação (mestrado) – Centro Federal de Educação Tecnológica de Minas Gerais.

1. Semicondutores – Teses. 2. Motores elétricos – Controle – Teses. 3. Circuitos elétricos – Teses. 4. Projeto da máquina – Teses. I. Pereira, Heverton Augusto. II. Cupertino, Allan Fagner. III. Centro Federal de Educação Tecnológica de Minas Gerais. IV. Universidade Federal de São João del-Rei. V. Título.

CDD 621.313

Elaboração da ficha catalográfica pela bibliotecária Jane Marangon Duarte, CRB 6º 1592 / Cefet/MG

Fábio de Almeida Pongelupe

Aplicação de Módulos Semicondutores Híbridos em Acionamentos Elétricos

Dissertação submetida à banca examinadora designada pelo Colegiado do Programa de Pós-Graduação em Engenharia Elétrica do Centro Federal de Educação Tecnológica de Minas Gerais e da Universidade Federal de São João del-Rei, como parte dos requisitos necessários à obtenção do grau de Mestre em Engenharia Elétrica.

Trabalho aprovado em 26 de fevereiro de 2021.

COMISSÃO EXAMINADORA

Prof. Dr. Heverton Augusto Pereira
Orientador

Prof. Dr. Allan Fagner Cupertino
Coorientador

Prof. Dr. Fernando Lessa Tofoli
Convidado 1

Prof. Dr. Tomás Perpetuo Corrêa
Convidado 2

Belo Horizonte, MG
2021

À minha família, mentores, amigos e à ciência.

Agradecimentos

Agradeço inicialmente ao governo federal e ao povo brasileiro, pelo investimento e infraestrutura para que o meu sonho fosse realizado e, sobretudo, aos meus pais Vitório e Bernadete, por serem meu porto seguro e terem apoiado meus passos por todos estes anos. Aos meus irmãos, Renan e Mateus, por todo apoio e companheirismo oferecidos nesta caminhada. Aos meus avós, tios e demais familiares, que souberam me apoiar mesmo que compreendendo as minhas ausências, dedico esta conquista a todos eles. Ao meu amor Ariana, por ter me apoiado a não desistir e correr atrás dessa realização.

Aos grandes professores que me orientaram neste trabalho e muito me ensinaram como profissional de engenharia, Prof. Heverton Pereira e Prof. Allan Cupertino. Ao meu grande amigo Caio, por todo companheirismo e troca de conhecimentos durante os dois últimos anos. Por fim, agradeço ao CEFET-MG por me abrigar nos últimos sete anos e me transmitir o sentimento de casa e pertencimento, levarei estes comigo para sempre.

"Science is not only a disciple of reason,
but also one of romance and passion.
(Stephen Hawkings)

Resumo

Módulos semicondutores híbridos consistem em soluções que reúnem interruptores de silício e de algum material de larga banda proibida (do inglês, wide band gap (WBG)), proporcionando a obtenção de soluções de melhor custo benefício. Estes módulos apresentam-se como uma alternativa de aumento de eficiência em relação às tecnologias de silício, porém com custo total agregado inferior aos módulos puros de WBG. Por se tratar de uma tecnologia recente, o desenvolvimento de módulos híbridos compostos por Si-IGBT e SiC-MOSFET ou GaN-HEMT ainda é restrito a laboratórios de pesquisa, os quais têm feito progresso acerca dos principais desafios para viabilização da tecnologia. Entre os temas de pesquisa, é possível destacar a dificuldade em construir modelos comportamentais para ambientes de simulação de eletrônica de potência. Diante disso, este trabalho propõe uma estratégia para modelar a conexão paralela de interruptores e diodos que, por meio de tabelas *look-up* extraídas de folhas de dados, permite um acoplamento entre os domínios elétrico e térmico dos componentes em questão. A partir desta modelagem, este trabalho propõe uma metodologia de seleção de interruptores para compor um par híbrido formado por um Si-IGBT e um SiC-MOSFET, os quais são utilizados para acionar um motor de indução de 440 V e 300 HP. Dentre as combinações analisadas, foram escolhidas duas soluções híbridas com potencial de redução de perdas, as quais são comparadas com as soluções puras de silício e SiC de mesma corrente disponíveis no mercado. As comparações são feitas a partir de um perfil de operação diário real para o acionamento elétrico de um exaustor. Os resultados demonstraram uma potencial redução de perdas energéticas diárias de 45% em relação aos módulos originais de silício, além de apresentar uma redução de área de chips SiC entre os demais módulos, indicando potenciais reduções de custo. Portanto, os pares híbridos selecionados foram avaliados como soluções de melhor relação custo-benefício considerando o perfil de operação da aplicação.

Palavras-chaves: Módulo semicondutor híbrido; acionamento elétrico; modelagem comportamental; perfil de operação.

Abstract

Hybrid semiconductor modules consist of solutions that connect in parallel silicon IGBT with high speed switches of wide-bandgap (WBG) materials, providing high performance converters and better cost benefit ratio. These modules are presented as an alternative to increase efficiency in relation to silicon technologies, but with an aggregate total cost lower than the full WBG modules. Since it is a recent technology, the development of hybrid modules composed of Si-IGBT and SiC-MOSFET or GaN-HEMT is still restricted to research laboratories, which have made progress on the main challenges for making the technology feasible. Among the research topics, it is possible to highlight the requirement of behavioral modeling for traditional power electronics simulation environments. Therefore, this work proposes a strategy to model a parallel connection of switches and diodes that, through *look-up* tables extracted from datasheets, allows a coupling between the electrical and thermal domains of the semiconductor devices. Based on this modeling, this work also proposes a device selection methodology to compose a hybrid pair formed by a Si-IGBT and a SiC-MOSFET, which are used to drive a 440 V and 300 HP induction motor. Among the solutions analyzed, two hybrid solutions with potential for loss reduction were chosen and compared to pure silicon and SiC solutions of the same rated current available on the market. The comparisons are made from an actual daily mission profile for the electric drive of an exhaust fan. The results showed a potential reduction in daily energy losses of 45 % in relation to the original silicon modules, in addition to presenting an area reduction for the SiC chip, which leads to lower cost solutions. Therefore, the selected hybrid pairs were obtained as the most cost-effective solutions considering the mission profile.

Key-words: Hybrid semiconductor module; electrical drive; behavior modeling ; mission profile.

Lista de Figuras

Figura 1 – Comparação de custo de módulos semicondutores puros e híbridos para conversores meia-ponte monofásico. Redução percentual de custos relativos à solução pura de carbeto de silício são evidenciadas. Custos atualizados em Novembro de 2020. 28

Figura 2 – Linha do tempo de marcos importantes para o desenvolvimento de dispositivos semicondutores de potência de silício, em azul, e carbeto de silício, em rosa. 29

Figura 3 – Redução de área de chip entre gerações de Si-IGBT para 1200 V/50 A. Fonte: Adaptado da Referência (Iwamuro; Laska, 2017) 30

Figura 4 – Curvas teóricas de resistência específica por tensão de bloqueio de unipolares fabricados em silício, carbeto de silício e nitreto de gálio. Fonte: Adaptado da referência (Roccaforte et al., 2014). 32

Figura 5 – Estudo de mercado do *IHS Markit Technology* para dispositivos GaN e suas aplicações. Fonte: Adaptado da referência (Bindra, 2018). 34

Figura 6 – Estudo de mercado do *IHS Markit Technology* para dispositivos SiC e suas aplicações. Fonte: Adaptado da referência (Bindra, 2018). 34

Figura 7 – (a) Esquemático e (b) sinais de porta do módulo semicondutor híbrido de conexão paralela. 35

Figura 8 – Geometrias de transistores de configuração (a) planar e (b) vertical. . . 39

Figura 9 – Geometrias de transistores (a) VDMOSFET e (b) UMOSFET. 40

Figura 10 – Geometria do transistor DMOSFET de super junção, com destaque para formação de camada de depleção em eixos ortogonais. 41

Figura 11 – Geometria do transistor UMOSFET de super junção. 41

Figura 12 – Limites de resistência específica para unipolares com e sem super junção que fazem uso de silício, carbeto de silício e nitreto de gálio. Fonte: Adaptado da referência (Udrea; Deboy; Fujihira, 2017) 42

Figura 13 – Estruturas de Si-IGBT (a) com latch-up e (b) sem latch-up. 43

Figura 14 – Estruturas de Si-IGBT (a) *Puntch through* e (b) *Non Puntch through*. . 44

Figura 15 – Estruturas de Si-IGBT (a) *Field Stop* e (b) *Trench-Field Stop*. 44

Figura 16 – Nove sequências de pulsos possíveis para um par híbrido de interruptores considerando atrasos de pulso com duração t_{del}. 46

Figura 17 – Exemplo de layout de módulo semicondutor híbrido. Fonte: Adaptado da referência (LI et al., 2019). 48

Figura 18 – (a) Esquemático de módulo híbrido e (b) circuito equivalente durante o período de condução dos transistores. 51
Figura 19 – (a) Caminhos de corrente reversa do módulo híbrido e (b) circuito equivalente. 52
Figura 20 – Curvas das energias de ligamento e desligamento e das tensões de condução do Si-IGBT 2MBI300XNA-120 (a, b, c) e do SiC-MOSFET C3M0016120K (d,e,f) para diversas temperaturas. 53
Figura 21 – Modelo comportamental para divisão de corrente entre transistores de um módulo híbrido. 54
Figura 22 – Circuito térmico para um único componente considerando rede térmica do tipo Foster de quarta ordem. 55
Figura 23 – Circuito térmico para um módulo híbrido de topologia meia ponte monofásica. 56
Figura 24 – Modulador para um módulo híbrido monofásico. 56
Figura 25 – Diagrama de simulação de conversor ponte H híbrido de baixa corrente no software LTspice. 57
Figura 26 – Circuitos lógicos do posicionador de pulsos para (a) $t_{on} \leq 0$ e (b) $t_{on} > 0$ e formas de onda para ligamento considerando (c) $t_{on} < 0$, (d) $t_{on} = 0$ e (e) $t_{on} > 0$. 58
Figura 27 – Transitório de ligamento dos interruptores considerando modelagem SPICE e pulsos lógicos de ligamento simultâneos. Destaque para (a) os pulsos dos gate drivers e das portas (b) e para as formas de onda de dreno e coletor. 58
Figura 28 – Transitório de ligamento dos interruptores considerando modelagem PLECS. Destaque para (a) os pulsos lógicos das portas (b) e para as formas de onda de dreno e coletor. 59
Figura 29 – Formas de onda do posicionador de pulsos para desligamento de único par de de interruptores considerando (a) $t_{off} = 0$ e (b) $t_{off} > 0$. 60
Figura 30 – Transitórios de desligamento dos interruptores considerando modelagem SPICE e pulsos lógicos de ligamento defasados. Destaque para (a) os pulsos dos gate drivers e das portas (b) e para as formas de onda de dreno e coletor. 61
Figura 31 – Transitório de desligamento dos interruptores considerando modelagem PLECS. Destaque para (a) os pulsos lógicos das portas (b) e para as formas de onda de dreno e coletor. 61
Figura 32 – Formas de onda do posicionador de pulsos para os quatro interruptores considerando $t_{on} = -0.5\mu$s, $t_{off} = 0.5\mu$s e $t_{dead} = 1\mu$s. 62
Figura 33 – Representação do acionamento elétrico considerado. 65

Figura 34 – Comportamento da figura de mérito Δ para cada combinação de par híbrido considerando $I_{TOT} = 300$ A. 68
Figura 35 – Fluxograma desenvolvido para o cálculo da resistência térmica R_{h-a} dos dissipadores para cada combinação híbrida. 69
Figura 36 – Diagrama de controle da máquina de indução por orientação indireta do fluxo de rotor. 71
Figura 37 – Modelo simplificado da planta industrial para projeto do controlador de ação proporcional-integral. 72
Figura 38 – Perfil de velocidade diário do sistema exaustor utilizado como referência. 72
Figura 39 – Diagrama de simulação para quantização das perdas energéticas totais E_{TOT} para cada módulo semicondutor híbrido monofásico. 73
Figura 40 – Perdas Elétricas para combinações de pares híbridos considerando corrente nominal e $T_{J_{MAX}} = 110$ °C 75
Figura 41 – Comportamento das resistências térmicas de dissipador considerando variação da frequência de comutação e temperatura de junção em 110 °C. 77
Figura 42 – Valores de Perdas elétricas por módulo para variação de corrente em (a) 1 kHz, (b) 10 kHz e (c) 20 kHz. 78
Figura 43 – Distribuição de perdas e temperatura do par híbrido de ($V_{CE,sat} = 1,4$ V e $R_{DS} = 32$ mΩ) para (a,c) 1 kHz e (b,d) 10 kHz. 79
Figura 44 – Perdas semicondutoras totais dos módulos da Tabela 7 aplicados em conversor trifásico e em regime permanente para diferentes velocidades mecânicas. 80
Figura 45 – Formas de Onda da corrente do Si-IGBT e da corrente total do módulo híbrido considerando (a) $400rpm$ e (b) $1790rpm$ com destaque para as medições de Δ nos picos de corrente. 80
Figura 46 – Temperaturas de junção diárias dos módulos: (a) silício puro, (b) carbeto de silício puro, (c) híbrido com $R_{DS} = 16$ mΩ e (d) híbrido com $R_{DS} = 32$ mΩ. 81
Figura 47 – Comparação dos módulos semicondutores avaliados mediante as métricas de eficiência, resistência térmica de dissipador e custo de módulos semicondutores. 82
Figura 48 – Diagrama de conversor meia ponte de baixa corrente no software LTspice. 93
Figura 49 – Diagrama dos circuitos auxiliares para conversor meia ponte de baixa corrente no software LTspice. 93
Figura 50 – Diagrama de simulação comportamental de um conversor meia ponte de alta corrente no software PLECS. 94
Figura 51 – Diagrama de simulação comportamental de um único módulo híbrido no software PLECS. 94

Figura 52 – Diagrama de simulação comportamental de um sistema de controle para avaliação de perdas de acordo com mission profile no software Simulink. 95

Lista de Tabelas

Tabela 1 – Propriedades dos Materiais Semicondutoras de Potência. 32
Tabela 2 – Dados para simulação SPICE de conversor monofásico híbrido. 57
Tabela 3 – Parâmetros do Motor de Indução. 66
Tabela 4 – Parâmetros do Motor de Indução. 66
Tabela 5 – Transistores comerciais utilizados com preços estimados em 2020. . . . 67
Tabela 6 – Parâmetros para Simulação dos Conversores Monofásicos. 69
Tabela 7 – Módulos semicondutores para aplicação em acionamento elétrico. . . . 70

Lista de abreviaturas e siglas

C2M	segunda geração de SiC-MOSFET da fabricante CREE
C3M	terceira geração de SiC-MOSFET da fabricante CREE
CAGR	compound annual growth rate (taxa de crescimento anual composta)
DBC	direct bound copper (fios de cobre de conexão direta)
DMOSFET	MOSFET de difusão
FET	field effect transistor (transistor de efeito de campo)
FS-IGBT	transistor bipolar de porta isolada com barreira de campo
GaN	gallium nitride (nitreto de gálio)
GaN-HEMT	transistor de alta mobilidade de elétrons de nitreto de gálio
GESEP	Grupo de especialistas em sistemas elétricos de potência
HyS	(hybrid switches) módulo semicondutor híbrido
IGBT	(insulated gate bipolar transistor) transistor bipolar de porta isolada
JFET	junction field effect transistor (transistor de efeito de campo com porta em junção)
LED	light-emitting diode (diodo emissor de luz)
MOSFET	metal-oxide semiconductor field-effect transistor (transistor de efeito de campo com porta de metal-óxido)
NPT	non puntch-through (sem *punch through*)
PCI	placa de circuito impresso
PI	proporcional-integral
PT	*Punch through*
PT-IGBT	transistor bipolar de porta isolada do tipo *punch through*
PWM	pulse width modulation (modulação por largura de pulso)
Si	silício

SiC	carbeto de silício
SiC-Diodo	diodo de SiC
SiC-IGBT	transistor bipolar de porta isolada de SiC
SiC-MOSFET	transistor de efeito de campo de SiC
Si-Diodo	diodo de Si
SIG	sequência de sinais de pulsos
Si-IGBT	transistor bipolar de Si
Si-TBJ	transistor bipolar de junção de Si
Si-UMOSFET	transistor de efeito de campo com trincheiras de Si
Si-VDMOSFET	transistor de efeito de campo vertical e difuso de Si
TBJ	transistor bipolar de junção
WBG	wide-bandgap (larga banda proibida)
ZVS	zero-voltage switching (comutação com tensão nula)

Lista de símbolos

B_1	Base de formação de condução do IGBT sem *latch-up*
B_2	Base de bloqueio lateral de portadores do IGBT sem *latch-up*
C_{DS}	Capacitância dreno-fonte
$d.c.$	Ciclo de trabalho de interruptores para simulação SPICE
Δ	Razão entre a corrente do Si-IGBT e a corrente total do módulo híbrido
δ	Razão entre a corrente do Si-Diodo e a corrente total do módulo híbrido
dV/dt	Variação de tensão de transistores de potência
E	Campo elétrico do semicondutor
E_{cr}	Campo elétrico crítico
E_{TOT}	Energia total gasta por módulos semicondutores
ϵ_S	Permissividade de um material semicondutor
η	Rendimento de uma máquina elétrica
f	Frequência natural de estator da máquina
f_{sw}	Frequência natural de estator da máquina
i_{CE}	Corrente do Si-IGBT
i_{DS}	Corrente do SiC-MOSFET
$i_{nom,DC}$	Corrente máxima do módulo para corrente contínua.
i_{TOT}	Corrente total do módulo híbrido
i_{SD}	Corrente do SiC-Diodo
i_{sd}	Corrente de estator em eixo direto estimada
i_{sd}^*	Corrente de estator em eixo direto de referência
I_{Spk}^*	Corrente de estator de pico.
i_{sq}	Corrente de estator em eixo em quadratura estimada

i^*_{sq}	Corrente de estator em eixo em quadratura de referência
I^*_F	Corrente do Si-Diodo
i_S	Corrente de Estator
J	Momento de inércia do motor considerado.
k	Condutividade térmica de módulos híbridos
K_d	Ganho proporcional para malha de controle de fluxo
K_q	Ganho proporcional para malha de controle de velocidade
L_{lr}	Indutância de dispersão dos enrolamentos de rotor
L_{ls}	Indutância de dispersão dos enrolamentos de estator
L_m	Indutância de magnetização
m_a	Índice de modulação de amplitude
M_p	Ganho proporcional para malha de controle de velocidade
M_i	Ganho integral para malha de controle de velocidade
P	Potência instantânea de semicondutores
$P/2$	Número de pares de polos
P_{IGBT}	Perdas totais do Si-IGBT
P_{MOS}	Perdas totais do SiC-MMOSFET
P_{out}	Potência ativa disponível no eixo da máquina
P_{Si_DIODO}	Perdas totais do diodo de silício
P_{SiC_DIODO}	Perdas totais do diodo de carbeto de silício
P_{TOT}	Perdas totais do módulo semicondutor
Q	Carga armazenada no semicondutor
R_{C-H}	Resistência térmica entre o encapsulamento e o dissipador
R_{DS}	Resistência de condução do SiC-MOSFET
P_{fe}	Resistência do núcleo de ferro
R_{H-A}	Resistência térmica entre o dissipador e o ambiente

R_{on}	Resistência elétrica do Si-IGBT
r_{on}	Resistência elétrica estimada para um interruptor
R_{SD}	Resistência de condução do SiC-Diodo
R_F	Resistência de condução do Si-Diodo
R_r	Resistência dos enrolamentos de rotor
R_s	Resistência dos enrolamentos de estator
T_{amb}	Temperatura ambiente
t_{dead}	Tempo morto entre o acionamento dos SiC-MOSFET
t_{del}	Atraso de tempo entre os pulsos de ligamento e desligamento
$T_{J_{FWD}}$	Temperatura média do diodo de roda livre
$T_{J_{IG}}$	Temperatura média do Si-IGBT
$T_{J_{MAX}}$	Temperatura média de junção máxima
$T_{J_{MOS}}$	Temperatura média do SiC-MOSFET
$T_{J_{Si_Diodo}}$	Temperatura média do Si-Diodo
$T_{J_{SiC_Diodo}}$	Temperatura média do SiC-Diodo
T_{nom}	Conjugado nominal da máquina
T_{nom}	Conjugado nominal da máquina
t_{off}	Atraso de tempo entre o desligamento dos interruptores
t_{on}	Atraso de tempo entre o ligamento dos interruptores
T_C	Temperatura média de encapsulamento
T_H	Temperatura média de dissipador
T_J	Temperatura média de junção
T_L	Conjugado de carga da máquina
V	Potencial Elétrico de dispositivo semicondutor
$v_{CE,sat}$	Tensão de saturação do Si-IGBT
v_F	Tensão de saturação do Si-Diodo.

v_{GE}	Tensão de polarização do Si-IGBT
v_{GS}	Tensão de polarização do SiC-MOSFET
v_{on}	Tensão de polarização de modelos de interruptores
v_{on}	Referência de tensão para modulador trifásico
v_{on}	Tensão de saturação do SiC-Diodo
v_{sd}	Tensão de estator em eixo direto estimada
v_{sd}^{*}	Referência de tensão de estator em eixo direto estimada
V_{Spk}^{*}	Tensão de estator de pico.
v_{sq}	Tensão de estator em eixo em quadratura estimada
v_{sq}^{*}	Referência de tensão de estator em eixo em quadratura estimada

Conteúdo

1 INTRODUÇÃO 27
1.1 Contexto e Relevância 27
1.2 Histórico de Semicondutores de Potência 28
1.3 Materiais Semicondutores 31
1.4 Posicionamento de Mercado 33
1.5 Paralelismo de Interruptores Híbridos 35
1.6 Objetivos 36
1.7 Contribuições 36
1.8 Composição da Dissertação de Mestrado 36
1.9 Lista de Publicações 37
1.9.1 Artigos Submetidos para Revistas (sob análise) 37

2 DISPOSITIVOS SEMICONDUTORES DE POTÊNCIA 39
2.1 Estruturas de SiC-MOSFET 39
2.2 Estruturas de Si-IGBT 42
2.3 Estratégias de Comutação dos Interruptores 45
2.4 Encapsulamento de Soluções Híbridas 47
2.5 Conclusões do Capítulo 49

3 MODELAGEM DE MÓDULOS SEMICONDUTORES HÍBRIDOS . . 51
3.1 Modelagem de Divisão de Corrente 51
3.2 Modelagem Comportamental 53
3.3 Modelagem Térmica do Módulo Híbrido 55
3.4 Posicionamento de Pulsos 56
3.4.1 Transitório de ligamento 57
3.4.2 Transitório de desligamento 60
3.4.3 Sequência de Pulsos 61
3.5 Conclusões do Capítulo 63

4 SELEÇÃO DE MÓDULOS HÍBRIDOS PARA UM EXAUSTOR: UM ESTUDO DE CASO 65
4.1 Sistema Eletromecânico 65
4.2 Seleção de Pares Híbridos 66
4.3 Avaliação de Módulos em Sistema Exaustor 70
4.3.1 Caracterização dos Módulos Semicondutores 70
4.3.2 Sistema de Controle do Acionamento Elétrico 71

4.3.3 Perfil Diário do Acionamento Elétrico 72
4.4 Conclusões do Capítulo 73

5 RESULTADOS 75
5.1 Seleção de Interruptores 75
5.2 Caracterização de Módulos Semicondutores 76
5.3 Aplicação de Módulos no Acionamento Elétrico 79
5.4 Conclusões do Capítulo 83

6 CONCLUSÃO GERAL 85

REFERÊNCIAS 87

A – INTRODUÇÃO 93

1 Introdução

1.1 Contexto e Relevância

Em processos de conversão de energia, há uma demanda emergente por conversores eletrônicos com alta eficiência e densidade de potência. Indústrias como a automobilística e a aeronáutica fazem uso de baterias e geradores para alimentar acionamentos elétricos e, para se adequar aos requisitos de automóveis e aeronaves, estes devem contar com conversores e elementos passivos com maior eficiência e menor peso possível (Takao et al., 2010; Whitaker et al., 2013). Para alcançar as métricas citadas, são necessários dispositivos semicondutores capazes de operar em frequências de comutação superiores às obtidas com dispositivos tradicionais de silício.

Para acionamentos industriais, o Si-IGBT (do inglês, *silicon insulated-gate bipolar transistor*) é a solução mais utilizada para baixas e médias tensões, devido às baixas perdas de condução e confiabilidade adquirida ao longo das gerações desse interruptor. No entanto, a operação dos Si-IGBTs resulta em perdas elevadas durante o processo de comutação, o que limita a frequência de comutação máxima destes dispositivos. Visando estender os limites de densidade de potência impostos pela tecnologia atual de Si-IGBTs, a indústria de semicondutores voltou seus olhos para o desenvolvimento de dispositivos unipolares baseados em materiais semicondutores de banda larga (do inglês, *wide band gap* (WBG)). Neste contexto, as tecnologias SiC-MOSFET (do inglês, *silicon carbide metal–oxide–semiconductor field-effect transistor*) e GaN HEMT (do inglês, gallium nitride high-electron-mobility transistor) foram desenvolvidas (Roccaforte et al., 2014; Bindra, 2018). Todavia, ambas tecnologias ainda possuem custo alto para alta potência, tornando cada vez mais rara a escolha dessas comparadas ao Si-IGBT.

Buscando tirar proveito das vantagens dos transistores citados, há também a possibilidade de optar pelo paralelismo entre interruptores de diferentes tecnologias. Ao conectar um SiC-MOSFET em paralelo com um Si-IGBT, é possível conduzir a corrente do módulo de maneiras distintas a depender dos pulsos elétricos aplicados nas porta dos dispositivos. A maior velocidade do transistor SiC permite que este possa realizar comutações mais rápidas, proporcionando condições de comutação com tensão nula (do inglês, *zero voltage switching* (ZVS)) para o Si-IGBT. Esta operação permite que perdas de comutação sejam definidas pelo SiC-MOSFET e perdas de condução sejam majoritariamente definidas pelo transistor de silício, considerando que este conduza a maior parte da corrente. Essa observação, verificada por meio de resultados experimentais em (Huang; Song; Zhang, 2015; Rahimo et al., 2015), indica que a topologia híbrida é capaz de obter as melhores características dos interruptores utilizados, o que credencia

esta tecnologia para prospectos futuros de módulos semicondutores de potência.

Além do aspecto de eficiência, módulos híbridos possuem vantagem em relação às soluções puras de carbeto de silício em relação ao custo dos conversores eletrônicos. O custo de módulos puros de carbeto de silício, tecnologia com maior eficiência, é elevado em relação ao silício, como ilustrado na Fig. 1. Esta foi construída a partir de preços unitários de componentes no *website Mouser electronics*, visando avaliar os custos iniciais de interruptores para quatro configurações distintas de conversores meia-ponte monofásicos: Si e SiC puros; Híbrido (HyS) com relações de corrente de 1:3 e 1:5. Os custos iniciais dos módulos híbridos foram estimados pela soma dos preços dos módulos existentes de silício com os componentes SiC necessários para formar cada par. É possível verificar que as topologias híbridas situam-se como opções de custo intermediário, tornado-se uma alternativa aos módulos puros de carbeto de silício.

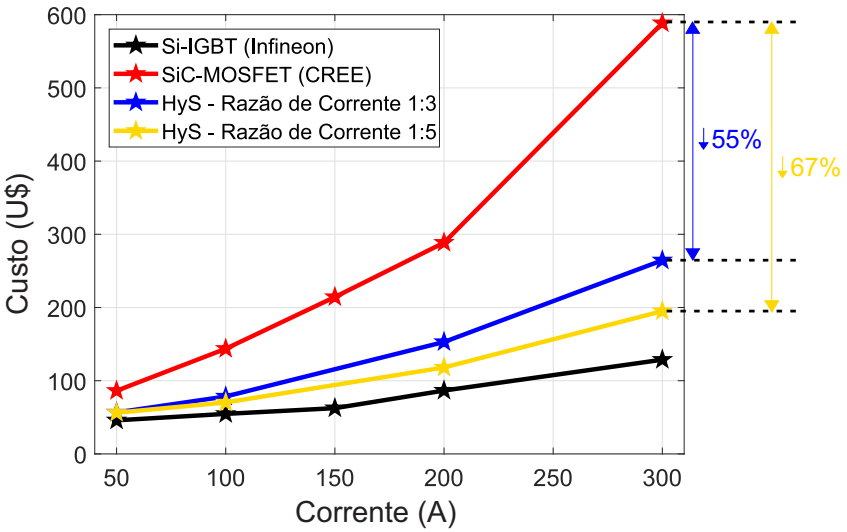


Figura 1 – Comparação de custo de módulos semicondutores puros e híbridos para conversores meia-ponte monofásico. Redução percentual de custos relativos à solução pura de carbeto de silício são evidenciadas.
Custos atualizados em Novembro de 2020.

1.2 Histórico de Semicondutores de Potência

A concepção de um módulo semicondutor híbrido faz parte de uma longo processo de desenvolvimento de dispositivos semicondutores de potência, área de estudo que busca projetar interruptores capazes de atender às demandas tecnológicas do momento. Construiu-se a Fig. 2 para ilustrar a evolução de dispositivos semicondutores de potência, pontuando alguns dos fatos marcantes para o silício, na cor azul, e para o carbeto de silício, na cor rosa. O desenvolvimento inicial considerado neste trabalho é a proposta de um transistor de efeito de campo (do inglês, Field Effect Transistor (FET)), a qual não obteve

sucesso em resultados de laboratório. Alguns anos depois, pesquisadores do Instituto Bell Labs iniciaram suas primeiras contribuições, com os adventos dos transistores de ponto de contato, em 1947, e bipolar de junção, em 1948. O transistor de ponto de contato à base de Germânio é considerado o primeiro transistor experimental de sucesso, comercializado posteriormente pela *Western Electric*.

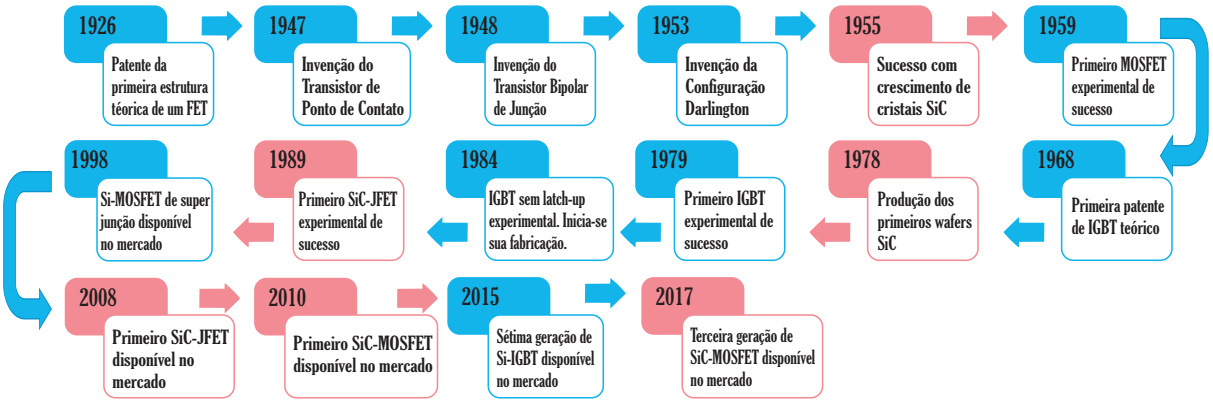


Figura 2 – Linha do tempo de marcos importantes para o desenvolvimento de dispositivos semicondutores de potência de silício, em azul, e carbeto de silício, em rosa.

A tecnologia de ponto de contato foi rapidamente substituída comercialmente pelos transistores bipolares de junção (TBJ), os quais possuem maior robustez e processo de fabricação mais simples. O TBJ possui três contatos externos (coletor, base e emissor) e duas junções P-N, as quais permitem bloquear altas tensões e conduzir corrente por meio do fenômeno de modulação de condutividade, garantido pela presença de portadores majoritários e minoritários. Contudo, estes dispositivos apresentam um baixo ganho β para alta corrente, o que exige elevadas correntes de base para comutar o interruptor e promove elevadas perdas associadas aos circuitos de comutação. Para estender os limites de corrente de bipolares de junção, a conexão Darlington foi proposta e comercializada em 1953. Contudo, o baixo desempenho de perdas de comutação ainda se fez presente com esta, o que propiciou o desenvolvimento paralelo de outras tecnologias.

O primeiro exemplar de MOSFET foi concebido também pelo laboratório Bell Labs em 1959, o qual contou com uma camada de óxido de silício (SiO_2) para isolar o terminal de porta das camadas de corpo e deriva. Ao variar a tensão porta-fonte, o campo elétrico criado é capaz de formar um canal de portadores para condução de corrente. A possibilidade de controlar o interruptor por tensão diminui a corrente de porta do mesmo, o que eleva a transcondutância e diminui os custos e perdas de circuitos de acionamento em relação aos bipolares de junção. Esse advento fez com que o TBJ fosse preterido em relação à tecnologia MOSFET para aplicações de frequência de comutação elevadas. Essas se multiplicaram com a invenção da topologia meia-ponte e o controle por modulação de largura de pulso (do inglês, *pulse width modulation* (PWM)). Contudo, o MOSFET não

apresenta modulação de condutividade por ser um dispositivo unipolar e conduzir apenas por efeito de campo, fazendo com que sua resistência de condução seja elevada. Essa desvantagem limita a tensão de bloqueio de MOSFETs práticos a tensões menores que 600 V e motivou o desenvolvimento de novas tecnologias de MOSFET que serão discutidas posteriormente neste estudo.

O desejo de conceber um dispositivo controlado por tensão e que tenha modulação de condutividade motivou o desenvolvimento do transistor bipolar de porta isolada Si-IGBT. A revisão do processo tecnológico a seguir é baseado em (Iwamuro; Laska, 2017). A estrutura do dispositivo foi proposta em (Yamaguchi, 1968) e o primeiro resultado experimental de sucesso foi obtido em (Baliga, 1979), porém a ocorrência de latch-ups devido ao tiristor parasita em sua estrutura atrasou a adoção comercial deste dispositivo no início da década de 1980. Com o aprimoramento para a estrutura sem latch-up proposta por (Nakagawa et al., 1984), integrante do time de desenvolvimento da Toshiba, esta começou a comercialização em larga escala desses transistores em 1985. Nas décadas seguintes, novas topologias de IGBT foram propostas e a tecnologia se desenvolveu bastante, culminando no lançamento da sétima geração de IGBT no ano de 2015. A Fig. 3 ilustra a redução de área de chip para interruptores de 1200 V e 50 A, fabricados por um único fornecedor. A crescente densidade de potência é resultado de melhorias nos processos de fabricação, os quais tem se aproximado cada vez mais dos limites impostos pelo silício. Com este, não há maneiras de conceber bipolares com capacidade de comutar em alta frequência, especialmente em aplicações emergentes como conversores como limitação de peso e volume.

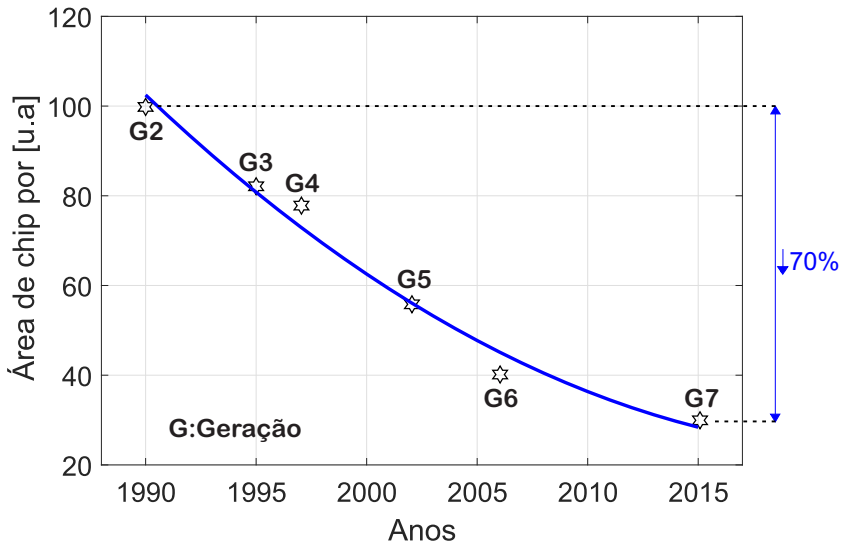


Figura 3 – Redução de área de chip entre gerações de Si-IGBT para 1200 V/50 A.
Fonte: Adaptado da Referência (Iwamuro; Laska, 2017)

A cronologia de tecnologias SiC apresentada a seguir se baseia nos trabalhos (Brezeanu, 2005; Rabkowski; Peftitsis; Nee, 2012). O desenvolvimento inicial de carbeto

de silício para eletrônica de potência se inicia em 1955, quando Lely apresentou um procedimento de baixa escala para fazer crescimento de cristais SiC de qualidade satisfatória. Contudo, o interesse da indústria diminuiu devido ao rápido crescimento do silício e a dificuldade em obter wafers SiC com alta pureza. Em 1978, Tairov teve sucesso em produzir substratos SiC com alta pureza, viabilizando a produção de wafers SiC. Anos mais tarde, a empresa CREE foi fundada para comercialização de diodos emissores de luz (do inglês, light emitting diodes (LED)) utilizando wafers SiC. O aprimoramento dos processos de fabricação de LEDs foi crucial para o desenvolvimento transistores SiC, sendo o JFET o primeiro interruptor a ser proposto (Kelner et al., 1989) e comercializado em 2008 pela empresa SemiSouth. Apenas dois anos depois, iniciou-se a venda do primeiro SiC-MOSFET comercial pela CREE, iniciando a primeira geração dessa tecnologia. Atualmente, esta se encontra na terceira geração, indicando que problemas como baixa mobilidade de portadores e impurezas do cristal tem sido melhorados. Outras características também aprimoradas foram as novas soluções de encapsulamento e aprimoramento dos diodos de corpo para obter maior capacidade de corrente de recuperação reversa.

1.3 Materiais Semicondutores

O resumo da evolução tecnológica de interruptores de potência permite verificar que os semicondutores de silício tem alcançado os limites físicos do material, uma vez que a demanda por compactação dos transistores utilizados requer propriedades semicondutoras não suportadas por este processo de fabricação. Este é o requerimento inicial para a utilização de materiais de larga banda proibida em transistores de potência, classe de semicondutores que será brevemente apresentada a seguir (Roccaforte et al., 2014).

Os semicondutores WBG caracterizam-se por exigir uma maior energia para transitar elétrons das camadas de valência para a banda de condução, propriedade que promove uma diminuição de correntes de fuga no material. Considerando os compostos já analisados na literatura e as tecnologias emergentes no mercado atual, serão comparadas algumas propriedades semicondutoras de pastilhas de Silício (Si), Carbeto de Silício (SiC) e Nitreto de Gálio (GaN), como expresso na Tabela 1.

Além da banda proibida, verifica-se que ambas tecnologias WBG apresentam condutividades térmicas k superiores aos compostos de Si, indicando que esses materiais retém menores quantidades de calor durante sua operação, permitindo assim a redução de volume de dissipadores conectados aos módulos semicondutores. Outra discrepância entre os materiais é verificada pelo campo elétrico crítico, propriedade que reflete a capacidade dos semicondutores WBG de suportar as mesmas tensões de bloqueio dos transistores de silício com componentes consideravelmente menores, além de apresentar maior robustez a incidência de raios cósmicos.

Tabela 1 – Propriedades dos Materiais Semicondutoras de Potência.

Propriedade	Si	4H-SiC	GaN
Banda proibida (eV)	1,12	3,2	3,4
Campo elétrico crítico E_{cr} ($MVcm^{-1}$)	0,25	3,0	4,0
Condutividade térmica k ($Wcm^{-1}K^{-1}$)	1,12	3,2	3,4
Mobilidade de elétrons μ ($cm^2V^{-1}s^{-1}$)	1350	800	1300
Mobilidade de lacunas μ ($cm^2V^{-1}s^{-1}$)	600	160	850
Concentração de portadores intrínsecos n_i (cm^{-3})	10^{10}	10^{-7}	10^{-10}
Velocidade de saturação v_s ($10^7 cms^{-1}$)	1	2	3

Fonte: Adaptado da referência (Roccaforte et al., 2014).

Anteriormente, foram discutidos parte do progresso tecnológico para diminuir resistências de condução e tornar os dispositivos mais rápidos. Analisando novamente a Tabela 1, nota-se que os materiais WBGs permitem velocidades de saturação elevadas, capacitando interruptores para comutação em alta frequência, desde que utilizadas tensões de porta superiores às mesmas para interruptores de silício, uma vez que a mobilidade de cargas do silício é superior. O baixo valor de mobilidade de lacunas para SiC e GaN é uma desvantagem para concepção de IGBTs, dificuldade inexistente em dispositivos de canal N.

As propriedades dos materiais WBG justificam as vantagens de incluir tais dispositivos em conversores eletrônicos. No entanto, é necessário diferenciá-los de maneira a elencar os melhores candidatos para cada aplicação. Como exposto nas propriedades anteriores e na Fig. 4, dispositivos à base de nitreto de gálio apresentam menor resistência de condução em relação aos demais, no entanto, esta tecnologia apresenta problemáticas relativas à dificuldade de comutar o transistor quando este opera sob campos elétricos elevados,

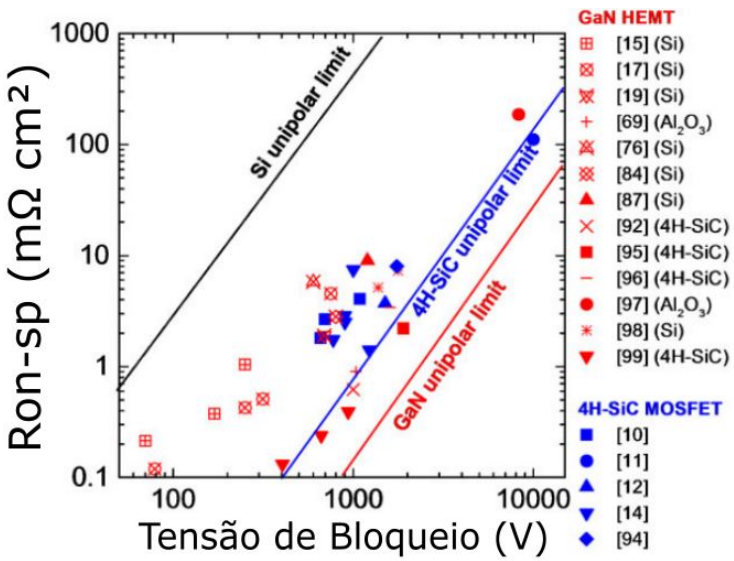


Figura 4 – Curvas teóricas de resistência específica por tensão de bloqueio de unipolares fabricados em silício, carbeto de silício e nitreto de gálio.
Fonte: Adaptado da referência (Roccaforte et al., 2014).

credenciando a sua utilização em aplicações inferiores a 1000 V. Nesta faixa de operação, as perdas de condução dos dispositivos apresentam menor dependência da região de deriva e estão diretamente relacionadas com a resistividade do canal de condução, favorecendo a implementação de transistores GaN (Roccaforte et al., 2014; Chowdhury S; Chow, 2016).

Apesar de possuir perdas de condução superiores às chaves GaN, transistores de potência de carbeto de silício também apresentam os predicados necessários para competir com dispositivos de silício, uma vez que viabilizam interruptores mais rápidos, eficientes e compactos. Vale ainda mencionar que os dispositivos WBG comerciais ainda não alcançaram os limites impostos pelos materiais, como ilustrado na Fig. 4. Este fato evidencia as oportunidades de crescimento das tecnologias citadas.

1.4 Posicionamento de Mercado

As propriedades de semicondutores WBG mencionadas até então são de conhecimento da comunidade científica há décadas, assim como o desenvolvimento inicial desses transistores de potência. No entanto, a adoção dessas tecnologias no mercado de conversores estáticos tem sido lenta e por diversas razões, as quais serão brevemente abordadas neste estudo.

Os processos de fabricação para componentes SiC e GaN têm sido os principais objetos de estudo da área na última década, uma vez que a implementação dessas chaves depende da capacidade de produção das fábricas de chips. Em relação aos dispositivos GaN, estes dependem do crescimento de cristais de nitreto de gálio em *wafers* de silício, carbeto de silício ou outros materiais, processo químico complexo e ainda em progresso. Todavia, estudos do instituto de pesquisa *IHS Markit Technology* estimam uma taxa de crescimento anual composta (CAGR) para transistores GaN de aproximadamente 30% nos próximos cinco anos, crescendo de U$27 milhões de dólares em 2016 para aproximadamente U$320 milhões em 2022. Tal evolução é ilustrada na Fig. 5 (Bindra, 2018).

Tratando-se de carbeto de silício, há atualmente uma maior consolidação das cadeias produtivas dessa tecnologia, uma vez que muitos dos procedimentos adotados com chips de silício podem ser reaproveitados. Esta diferença é enunciada pela quantidade satisfatória de fornecedores de interruptores SiC no mercado, competição que tem contribuído para a redução da precificação de componentes. Retomando a pesquisa feita pelo instituto IHS, estima-se que o mercado de dispositivos de carbeto de silício movimentará mais de U$1 bilhão de dólares em 2022, apresentando CAGR exclusivas às tecnologias que revolucionam o mundo. Tal perspectiva, juntamente com as áreas de aplicações envolvidas, estão ilustradas na Fig. 6 (Bindra, 2018).

Analisando a Fig. 6, ressalta-se a importância de aplicações como fontes chaveadas, inversores fotovoltaicos e acionamentos industriais, áreas de engenharia responsáveis pela adoção atual de transistores SiC, principalmente SiC-MOSFET. Além disso, verifica-se que

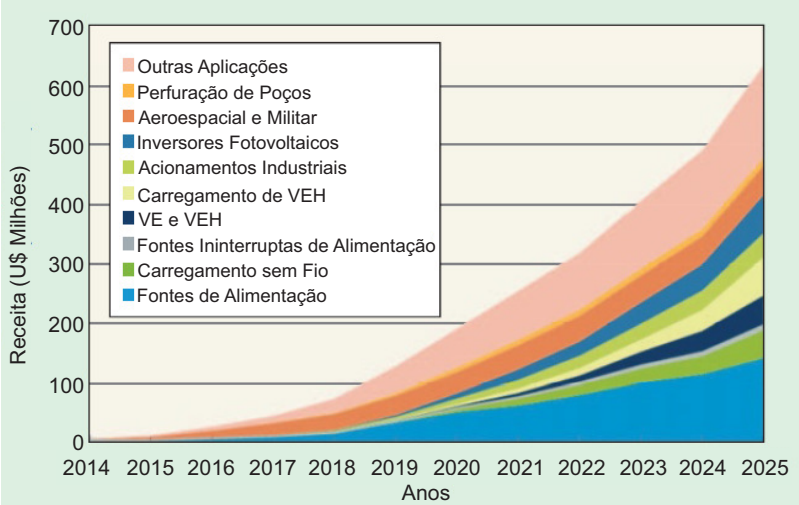


Figura 5 – Estudo de mercado do *IHS Markit Technology* para dispositivos GaN e suas aplicações.
Fonte: Adaptado da referência (Bindra, 2018).

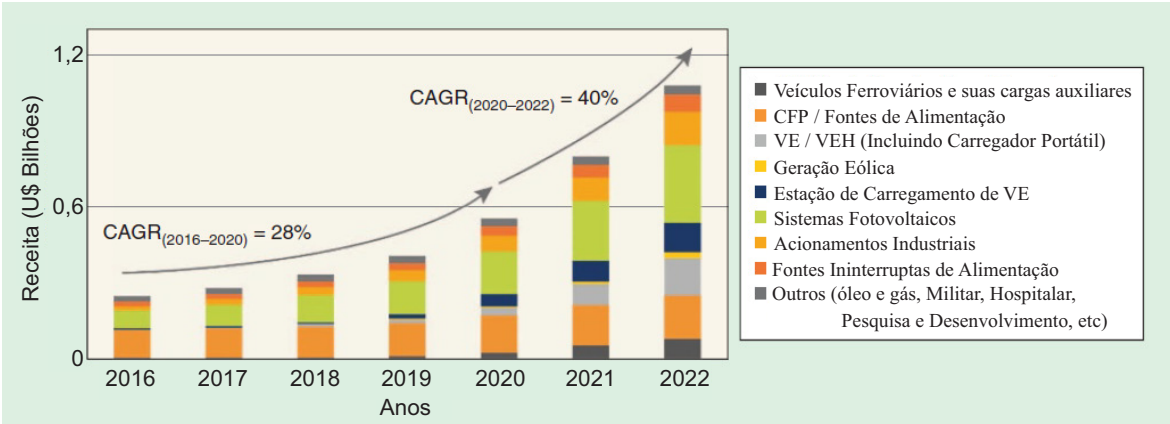


Figura 6 – Estudo de mercado do *IHS Markit Technology* para dispositivos SiC e suas aplicações.
Fonte: Adaptado da referência (Bindra, 2018).

aplicações envolvendo meios de transporte de tração elétrica apresentam-se como ambiente altamente receptivo para dispositivos de carbeto de silício nos próximos anos, o que é justificado pela redução de volume de conversores estáticos com o uso de WBG (Bindra, 2018).

A melhor compreensão acerca das tecnologias WBG auxilia na seleção de dispositivos para aplicações específicas. O atual estudo requer comparações de MOSFETs com diversos valores de resistência para classe de tensão de 1200 V. Considerando a disponibilidade de componentes no mercado e a maturidade tecnológica adquirida até o momento, a tecnologia SiC-MOSFET foi escolhida para compor os módulos híbridos estudados. É possível concebê-los com interruptores GaN-HEMT, porém estes não serão explorados neste trabalho pelos motivos citados.

1.5 Paralelismo de Interruptores Híbridos

O desenvolvimento de dispositivos WBG deve ser acompanhado de soluções que evidenciem as vantagens dessa tecnologia. Contudo, o alto preço de módulos SiC-MOSFET, sobretudo para alta potência, impede que essa solução seja adotada para algumas aplicações, as quais continuam fazendo uso de Si-IGBT. A opção por módulos híbridos é uma maneira de obter as vantagens dos interruptores citados: perdas de condução definidas majoritariamente pelo transistor bipolar e perdas de comutação definidas pelo interruptor unipolar. Neste trabalho, explora-se a conexão paralela entre esses interruptores, ilustrada pela Fig. 7(a).

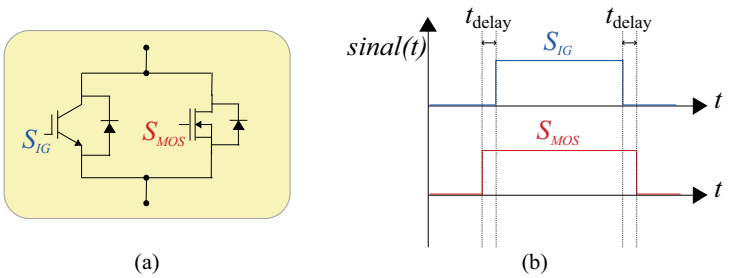


Figura 7 – (a) Esquemático e (b) sinais de porta do módulo semicondutor híbrido de conexão paralela.

A concepção de um par de interruptores que proporcionam alto desempenho requer uma metodologia de seleção de dispositivos com foco em distribuição de corrente. Durante o período de condução, é desejável que o Si-IGBT conduza a maior parte da corrente total do módulo. Dessa maneira, necessita-se de um entendimento de como modelar a divisão de corrente entre os interruptores. Considerando a escassez de modelos físicos para os transistores bipolares, a estratégia de modelagem comportamental é uma maneira de considerar dados reais dos transistores e diodos utilizados.

Além disso, o ambiente de simulação deve ser capaz de, a partir de um sinal controle, implementar o espaçamento de pulsos ilustrado pela Fig. 7(b). O padrão ilustrado visa mitigar completamente as perdas de comutação bipolar. É desejável que outras combinações de pulsos sejam exploradas, objeto de estudo detalhado em (Zhao; He, 2015), o qual propôs sequências diferentes de pulsos que dependem do valor de corrente da carga. Tal metodologia busca aumentar a eficiência do sistema e diminuir o estresse térmico nos dispositivos mais estressados. Ainda em relação à sequência de pulsos, (Song; Zhang; Huang, 2020) propõe uma única topologia de circuito de portas capaz de gerar os sinais de comutação do par de interruptores, evitando a necessidade de se utilizar dois *gate drivers* para um único módulo híbrido.

1.6 Objetivos

Pelo conhecimento do autor, existem lacunas na literatura em relação a módulo semicondutor híbrido de conexão paralela: avaliação de divisão de corrente real entre os interruptores e diodos de um módulo; identificação do diodo de silício como um gargalo de desempenho do módulo; avaliação do potencial de redução de perdas para acionamentos elétricos a partir de um estudo de caso. Neste sentido, esta dissertação de mestrado busca elucidar estes itens. Portanto, os principais objetivos deste trabalho estão listados:

- Avaliar distribuições de correntes entre interruptores e diodos por métodos analíticos e numéricos;
- Construir uma metodologia de seleção de dispositivos com base em parâmetros de acionamentos elétricos;
- Modelar acionamento elétrico baseado em perfil diário de operação.
- Caracterizar distribuição de perdas de um módulo semicondutor híbrido.
- Comparar desempenho, custo e confiabilidade de módulos híbridos com soluções comerciais puras Si e SiC.

1.7 Contribuições

Considerando as discussões feitas, as principais contribuições deste trabalho são:

- Demonstração de uma metodologia de seleção de dispositivos para composição de um módulo semicondutor híbrido;
- Construção de um ambiente de simulação que modela divisão de corrente utilizando modelagem comportamental;
- Identificação do diodo de silício como dispositivo mais estressado do módulo semicondutor híbrido.

1.8 Composição da Dissertação de Mestrado

Essa dissertação de mestrado é organizada em seis capítulos, os quais são detalhados a seguir:

- Capítulo 2 fornece uma revisão bibliográfica sobre módulos semicondutores híbridos.

- Capítulo 3 apresenta as modelagens analíticas e numéricas desenvolvidas para simular divisões de corrente e operação de módulos híbridos.
- No Capítulo 4, detalha-se a modelagem do acionamento elétrico escolhido como estudo de caso, juntamento com a metodologia de seleção de dispositivos. Ao fim deste, apresentam-se as métricas para avaliar desempenho, custo e soluções térmicas necessárias.
- No Capítulo 5, os resultados para seleção de dispositivos e simulações do estudo de caso são explorados. Comparam-se os módulos híbridos com as soluções comerciais puras Si e SiC.
- Finalmente, as conclusões deste trabalho compõe o Capítulo 6.

1.9 Lista de Publicações

1.9.1 Artigos Submetidos para Revistas (sob análise)

- F. A. Pongelupe, H. A. Pereira, A. F. Cupertino. "Aplicação de Módulos Semicondutores Híbridos em Acionamentos Elétricos", Revista Eletrônica de Potência. 2020.

2 Dispositivos Semicondutores de Potência

Este capítulo discute a evolução de alguns dos principais dispositivos semicondutores de potência, analisando suas respectivas estruturas e os avanços feitos até o momento deste trabalho. As duas tecnologias priorizadas neste estudo são IGBT e MOSFET, uma vez que são os interruptores que formam o par híbrido estudado. Buscando complementar o estado da arte de soluções, serão discutidos os principais focos de pesquisa relativos à associação em paralelo de Si-IGBT e SiC-MOSFET.

2.1 Estruturas de SiC-MOSFET

Há duas famílias de transistores MOSFET para eletrônica de potência: verticais e planares, ilustrados pela Fig. 8. Os planares apresentam melhor comportamento na região de saturação, sendo a opção preferida para amplificadores de áudio e de radiofrequência. No caso de aplicações em que se requer comportamento de interruptor, estruturas verticais são preferidas por apresentar canal de condução de menor resistência para tensão de bloqueio alta. Dessa maneira, as demais tecnologias se baseiam na configuração vertical (Sedra; Smith, 2007).

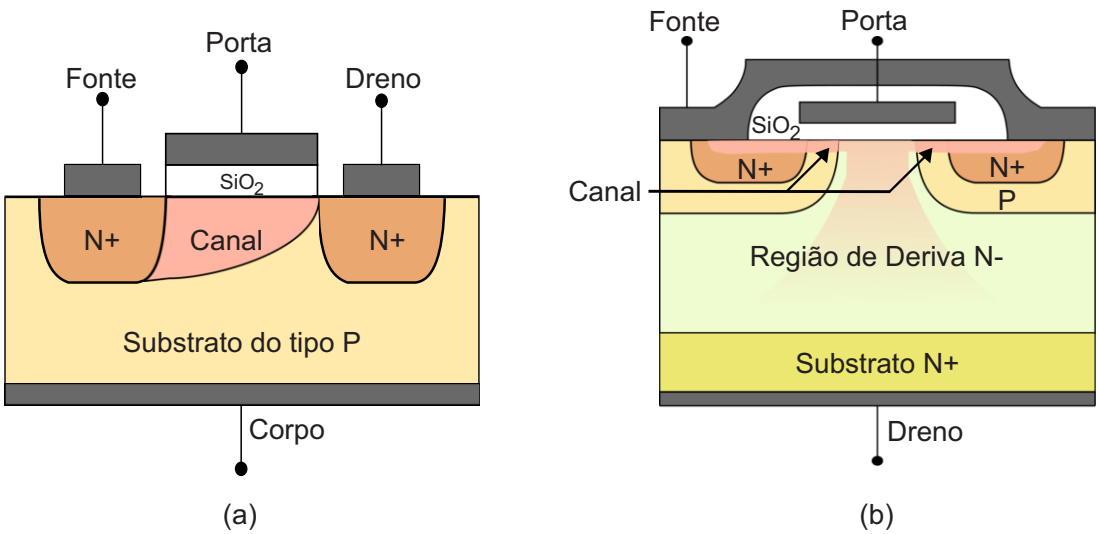


Figura 8 – Geometrias de transistores de configuração (a) planar e (b) vertical.

A primeira geometria vertical analisada é o MOSFET vertical difuso de silício (do inglês, Silicon Vertical Diffused MOSFET (Si-VDMOSFET)), o qual possui esse nome pela realização do processo de fabricação de difusão em duas etapas, para formar os poços P+ e N+, como ilustrado na Fig. 9(a). A estrutura apresenta uma camada de óxido (SiO_2)

responsável pela isolação entre os terminais de porta (G) e fonte (S). Ao estabelecer uma tensão v_{GS} positiva, o campo elétrico que atravessa a camada de óxido é responsável por atrair portadores minoritários para a interface com o substrato, formando assim o canal de condução de corrente do interruptor. A formação de canal por sinais de tensão é a principal vantagem dos MOSFETs em relação à tecnologia Si-TBJ (Baliga, 2008).

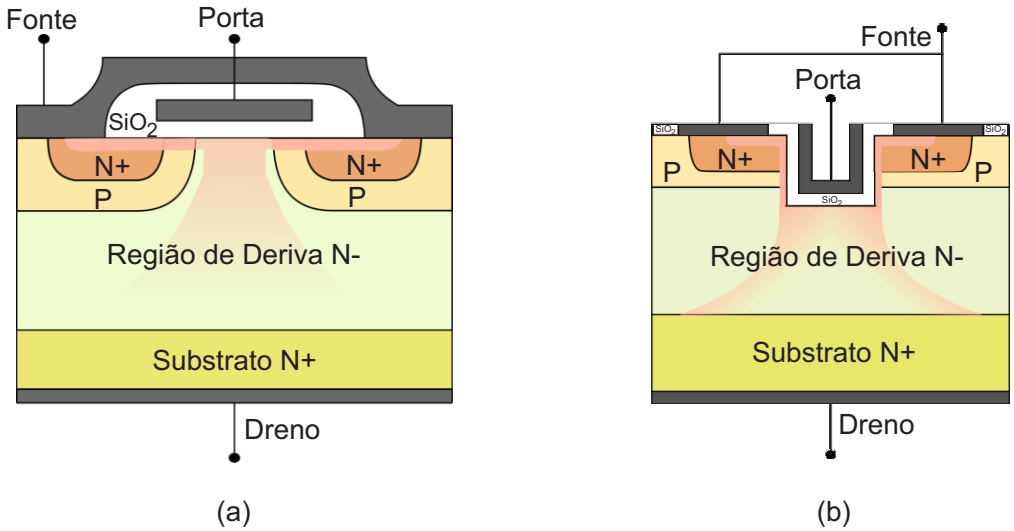


Figura 9 – Geometrias de transistores (a) VDMOSFET e (b) UMOSFET.

No entanto, a resistência vista entre os terminais de dreno (D) e fonte (S) apresenta alto valor para tensões de bloqueio intermediárias. O aumento dessa resistência deve-se à formação de um transistor JFET parasita na região delimitada pelos substratos P^+ e pela camada inversora responsável pela condução de corrente, imperfeição que atrasa e dispersa o fluxo de corrente entre D e S. O aumento da resistência de condução proporciona perdas indesejáveis, as quais podem ser contornadas pela mudança de posição do eletrodo de porta para a região JFET, porém envolvida agora por trincheiras. Esta alteração foi proposta na década de 1980 e deu origem ao transistor *Trench* MOSFET, também conhecido como Si-UMOSFET e ilustrado na Fig. 9(b). Como a trincheira é posicionada entre os poços N^+ e a região de deriva, esta arquitetura adquire o formato da letra "U". As linhas de fluxo de corrente permitem verificar um caminho mais curto ao longo da região de deriva, fato preponderante para a diminuição de resistência condução (Baliga, 2010).

Estruturas derivadas da tecnologia de trincheiras foram as principais topologias MOSFET de mercado até meados da década de 1990. Em 1998, as empresas Infineon e STMicroeletronics iniciaram a venda das linhas CoolMos e MDMesh, as quais consistem em MOSFETs de super junção como ilustrado na Fig. 10. Essa tecnologia foi proposta por (Shirota; Kaneda, 1978) e faz uso de camadas de dopagem p extensas até o substrato N+, com concentração de dopagem similar à região de deriva N-. Este fato indica que as colunas P são capazes de cancelar a carga nas áreas laterais da região de deriva, condição que se aplicada à equação de Poisson (2.1), indica um comportamento constante do campo

elétrico ao longo da altura do dispositivo. Essa característica indica a possibilidade de conceber transistores com maior dopagem na região de deriva, o que estende os limites de resistência específica de MOSFETs de silício (Deboy et al., 1998).

$$\frac{d^2V}{dx^2} = -\frac{dE}{dx} = -\frac{Q(x)}{\epsilon_S} \tag{2.1}$$

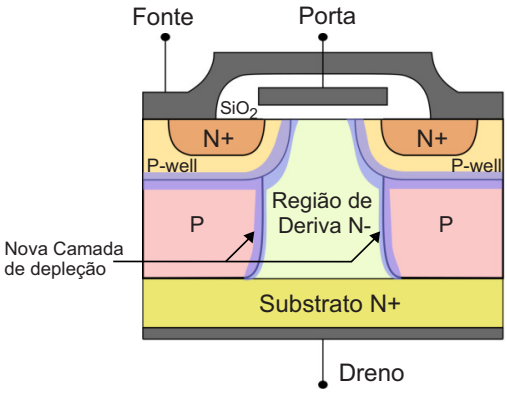


Figura 10 – Geometria do transistor DMOSFET de super junção, com destaque para formação de camada de depleção em eixos ortogonais.

Além do aprimoramento de condução dos MOSFETs, a redução de área dos MOSFETs também promove decréscimos nos valores das capacitâncias porta-fonte (C_{GS}) e dreno-fonte (C_{DS}), sendo essas as principais responsáveis pelos tempos de ligamento e desligamento de interruptores. Portanto, a tecnologia de super junção é responsável por estender a velocidade de MOSFETs de trincheiras que não possuem colunas P (Udrea; Deboy; Fujihira, 2017). Destaca-se ainda que fabricantes foram capazes de implementar as duas tecnologias no mesmo dispositivo, como ilustra a Fig. 12, se aproximando de um novo limite para Si-MOSFETs com componentes já disponíveis no mercado. A partir destes, a mudança para materiais WBG se faz necessária para atender às novas demandas de eficiência e densidade de potência.

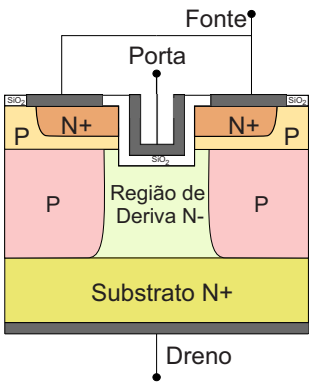


Figura 11 – Geometria do transistor UMOSFET de super junção.

Considerando a maturidade tecnológica de Si-MOSFETs, projetistas reutilizam muitas da estruturas citadas para conceber interruptores SiC e GaN, porém crescidas em wafers destes materiais. O uso de trincheiras e soluções de super junção é comum entre gerações de SiC-MOSFET disponíveis no mercado, porém o progresso tecnológico com esses materiais ainda está em seu início, tendo em vista desafios como a baixa mobilidade de portadores e aspectos estruturais como rugosidade na interface entre a camada de óxido e a região de deriva (Roccaforte et al., 2014). A Fig. 12 ilustra a diferença de performance entre dispositivos atuais e o limite para cada tecnologia. Contudo, os interruptores atuais já promovem eficiências superiores ao silício, credenciando o uso de SiC-MOSFETs e Gan-HEMTs para alta tensão, faixa de aplicação muitas vezes inalcançável para soluções unipolares de silício.

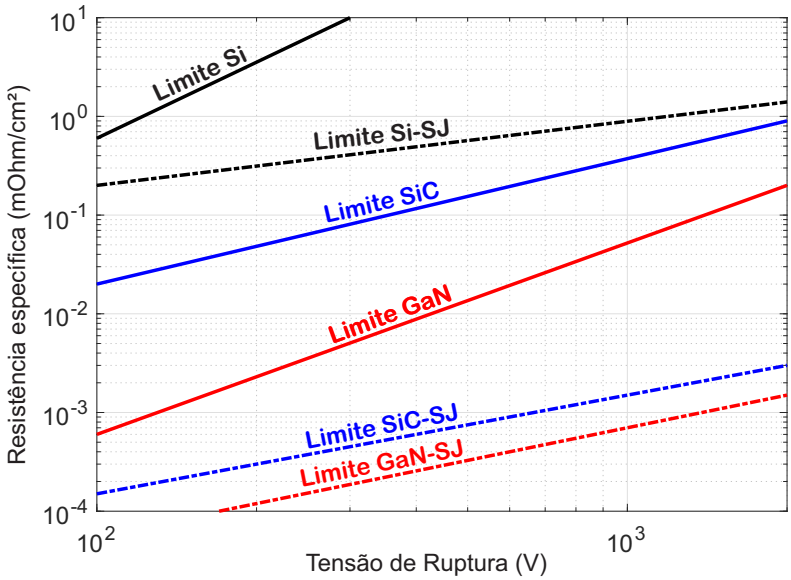


Figura 12 – Limites de resistência específica para unipolares com e sem super junção que fazem uso de silício, carbeto de silício e nitreto de gálio.
Fonte: Adaptado da referência (Udrea; Deboy; Fujihira, 2017)

2.2 Estruturas de Si-IGBT

O primeiro resultado experimental de um Si-IGBT apresenta estrutura bastante similar ao dispositivo Si-VDMOSFET, porém com camada de substrato de dopagem do tipo P+. A estrutura mencionada é ilustrada pela Fig. 13(a) e é capaz de promover o fenômeno de modulação de condutividade durante o período de condução, uma vez que os portadores majoritários da camada P são atraídos para a região de deriva. O posicionamento dos poços N+, da camada base e da região de deriva formam um TBJ *npn* parasita, o qual não deve entrar em condução pois impede a polarização reversa do IGBT. Contudo, o deslocamento de lacunas do substrato P+ para a camada base pode promover

tensões ao longo da base, as quais podem ligar o bipolar parasita. Neste caso, não há como desligar o interruptor parasita, resultando em falha permanente do dispositivo. Este defeito atrasou o lançamento de IGBTs no mercado, problema resolvido por (Nakagawa et al., 1984) com o advento da estrutura sem latch-up, ilustrada pela Fig. 13(b). Neste caso, a base é constituída de duas regiões de concentração de dopantes distintas: B_1 é onde o camada de inversão é formada para o canal de condução, por isso apresenta dopagem moderada; já B_2 é fortemente dopada, visando diminuir a resistência ao longo de sua largura e impedir que haja diferenças de tensão consideráveis. Além disso, remove-se um dos poços N+ sob o terminal de emissor, garantindo que haja um caminho preferencial para a corrente de lacunas que não se aproxime do bipolar parasita. Essas mudanças garantem a não ocorrência de latch-up (Mohan; Robbins; Undeland, 2007) e tornaram possível a comercialização desses dispositivos a partir de 1985.

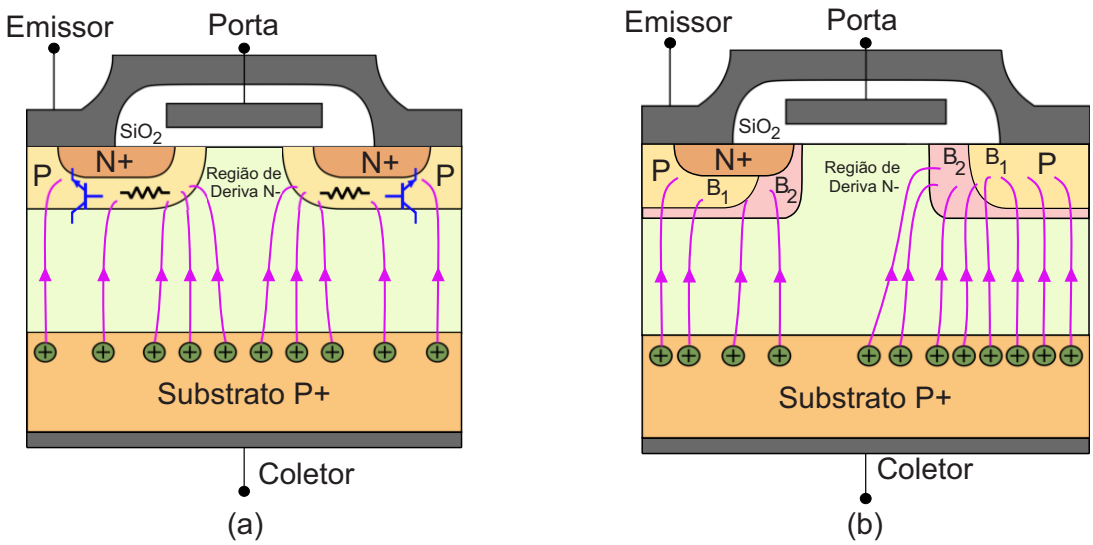


Figura 13 – Estruturas de Si-IGBT (a) com latch-up e (b) sem latch-up.

As alterações propostas na base do IGBT buscam mitigar a ocorrência de latch-ups. Outro objeto de estudo presente nas estruturas de bipolares é o projeto do substrato P+ e da região de deriva, cuja revisão a seguir se baseia nas considerações de (Iwamuro; Laska, 2017). Os primeiros IGBTs comerciais foram do tipo *Puntch through* (PT), tecnologia ilustrada na Fig. 14(a). Esta possui um substrato P+ fortemente dopado e extenso, além de uma camada de *buffer* N+ também com dopagem alta, promovendo uma distribuição de campo trapezoidal. A forte dopagem do substrato é adotada para intensificar a modulação de condutividade, porém atrasa o desligamento do interruptor, exigindo o posicionamento de centros de recombinação ao longo da região de deriva e o uso da alta dopagem de elétrons em N+ para atrair as lacunas durante a recombinação. Este fator aumenta a complexidade do processo de fabricação, que é feito por crescimento epitaxial, procedimento de deposição que por si só já representa alto custo. A topologia *Non-Puntch through* (NPT), ilustrada pela Fig. 14(b), é fabricada pelo processo de difusão, de baixo custo, e conta com uma região

de deriva mais extensa e sem camada *buffer*, caracterizando uma distribuição de campo triangular. Dessa maneira, utilizam-se portadores com alto tempo de vida para garantir a modulação de condutividade, característica que garante coeficiente de temperatura positivo. Dessa maneira, NPT-IGBTs permitem o paralelismo de interruptores com maior facilidade. Além disso, o substrato P+ é fracamente dopado quando comparado ao PT IGBT, indicando perfil homogêneo de portadores na região de deriva, fato que potencializa a redução da tensão de saturação e aumento da velocidade de comutação.

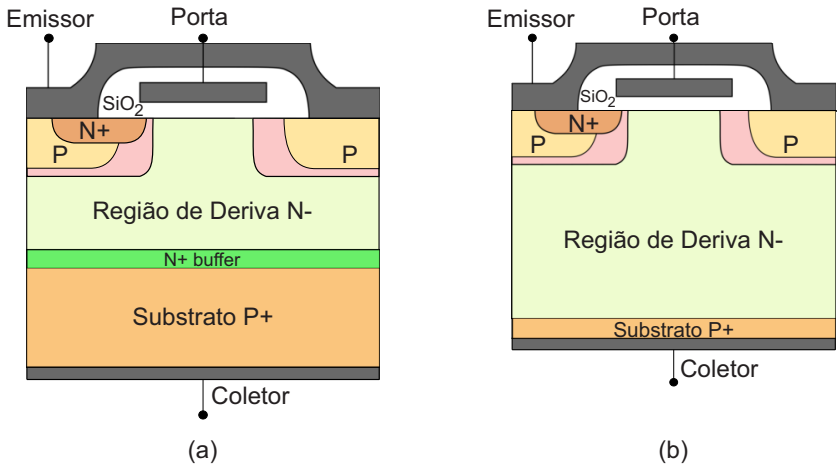


Figura 14 – Estruturas de Si-IGBT (a) *Puntch through* e (b) *Non Puntch through*.

A estrutura NPT é vista como uma evolução para dispositivos PT. Buscando reunir os pontos positivos de ambas tecnologias, a topologia *Field Stop* (FS-IGBT) foi proposta (Laska et al., 2000) e é ilustrada pela Fig. 15(a). Esta apresenta uma fina camada N+ sob a região de deriva, porém com dopagem inferior à camada *buffer* de um PT-IGBT. A presença dessa fina camada promove uma distribuição de campo novamente trapezoidal, e o intuito desta é apenas auxiliar no processo de recombinação, buscando reduzir o tempo de cauda no desligamento do interruptor. Além disso, torna-se possível reduzir a extensão da região de deriva, aprimorando o comportamento de condução do FS-IGBT. Assim

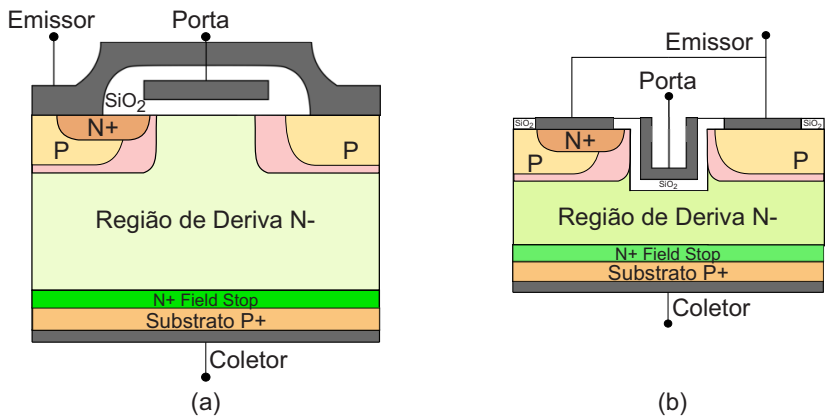


Figura 15 – Estruturas de Si-IGBT (a) *Field Stop* e (b) *Trench-Field Stop*.

como visto para estruturas de MOSFET, o conceito de porta em trincheiras também foi incorporado aos bipolares em estudo. A Fig. 15(b) ilustra a topologia de um *Trench*-FS IGBT, que permite a formação do canal de condução ainda mais próximo da região de deriva, reduzindo o caminho percorrido por portadores e, consequentemente, as perdas de condução do interruptor. Considera-se esta configuração como o estado da arte de Si-IGBTs (Iwamuro; Laska, 2017) no que tange a estrutura da célula de comutação.

A concepção de transistores bipolares que fazem uso de materiais WBG está em processo inicial de desenvolvimento. O principal desafio para SiC-IGBTs está na mobilidade de lacunas, que apresenta valor até quatro vezes inferior à do silício em 300 K. Essa desvantagem impõe limites à velocidade de comutação do interruptor, além de demandar tensões de porta superiores às utilizadas para SiC-MOSFETs. Dessa maneira, os unipolares tem sido o principal objeto de pesquisa para SiC até a faixa de alta tensão (10 kV). Para extra alta tensão, a extensão da região de deriva promove perdas de condução indesejáveis, tornando-se uma oportunidade para SiC-IGBTs (Wei et al., 2019). Estudos recentes (Madhusoodhanan et al., 2016; Li et al., 2018) apresentam caracterização dos primeiros módulos experimentais contendo SiC-IGBT, detalhando aspectos construtivos e examinando desafios iniciais da tecnologia como alto valor de dV/dt. Contudo, as quedas de tensão destes dispositivos em condução ainda encontram-se na faixa de 4 a 6 volts, valores elevados quando comparados aos bipolares de silício.

2.3 Estratégias de Comutação dos Interruptores

O conteúdo abordado sobre estruturas de SiC-MOSFET e Si-IGBT permite inferir o estado da arte desses interruptores e compreender melhor os componentes disponíveis no mercado. Nesta seção, serão discutidas estratégias de comutar os interruptores estudados quando estes se encontram em uma configuração paralela híbrida. Busca-se compreender as vantagens de cada sequência de pulso e os desafios existentes para sua implementação.

Um período de comutação de um interruptor possui duas transições, sendo essas ligamento e desligamento. Considerando que dois interruptores sejam conectados em paralelo, estes podem comutar simultaneamente ou não, a depender do sinal enviado para cada porta. Durante a implementação de rotinas para microcontroladores, é possível posicionar atrasos temporais de duração t_{del} entre os comandos de ligamento e desligamento dos transistores. Dessa maneira, há três possibilidades distintas de ligar um par de interruptores, como também existem três outras maneiras similares de desligar o par. Ao total, formam-se nove combinações de pulsos para comutar o HyS, ilustradas pela Fig. 16.

As sequências SIG3, 6, 7, 8 e 9 fazem com o que as perdas de comutação do SiC-MOSFET sejam mitigadas, porém essa condição não promove alta eficiência pois o propósito do par híbrido é eliminar parcialmente ou totalmente as perdas de comutação

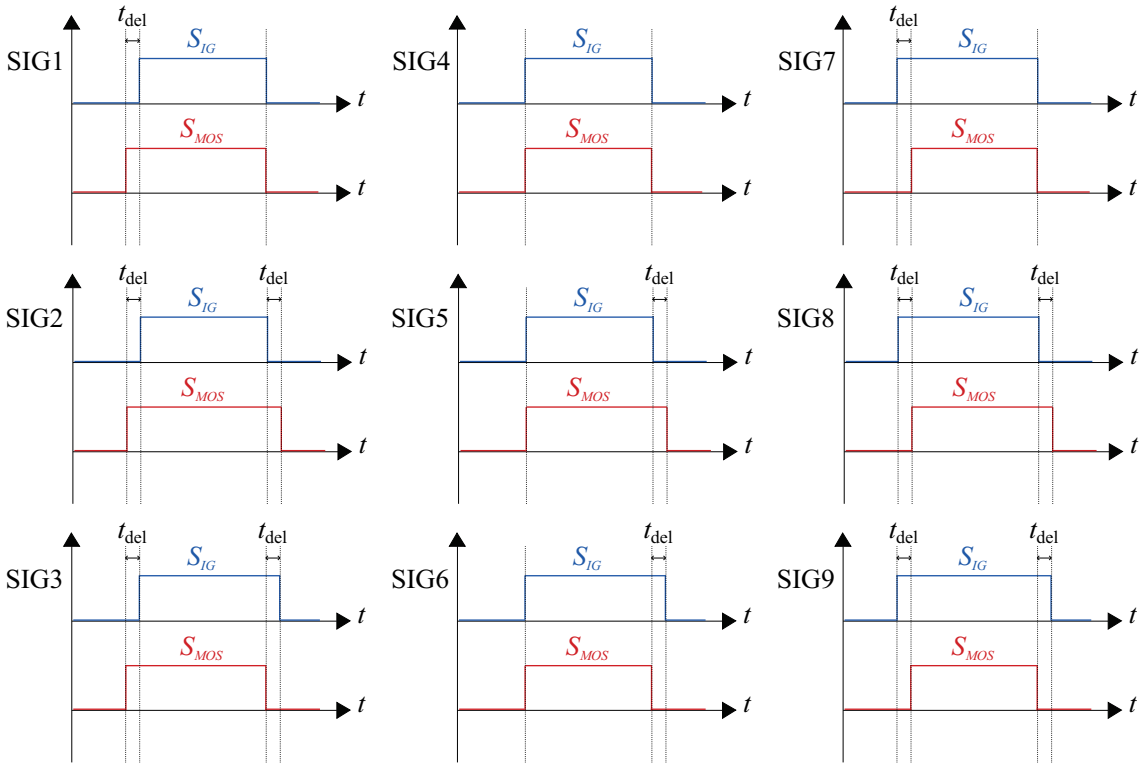


Figura 16 – Nove sequências de pulsos possíveis para um par híbrido de interruptores considerando atrasos de pulso com duração t_{del}.

do Si-IGBT. O trabalho feito em (Deshpande; Luo, 2018) avalia as potenciais reduções das energias de ligamento e desligamento para cada sequência. Os resultados convergem para uma minimização de perdas ao fazer uso da sequência SIG2, pois esta proporciona comutação ZVS para o IGBT. Contudo, deve-se compreender que esta opção promove maior estresse térmico para o transistor SiC, o qual muitas vezes é um MOSFET com corrente nominal inferior à aplicação. Portanto, é possível construir novas abordagens para seleção de sequências de pulsos a depender da operação do conversor. O trabalho feito por (Zhao; He, 2015) apresenta um sistema de controle que alterna entre algumas das sequências de pulsos ilustradas, a depender de condições de operação como medições de corrente da carga e temperatura dos módulos.

A implementação dos pulsos mencionados pode ser feita por rotinas de um microcontrolador, o qual deve fornecer sinais de controle para circuitos acionadores de porta. Caso seja utilizada essa abordagem, cada interruptor requer uma topologia de circuito acionador de portas, dobrando o preço de componentes necessários para essa função quando comparados às soluções existentes de IGBT. Uma maneira de contornar essa desvantagem se dá pelo uso de componentes passivos para promover o tempo de atraso t_{del}, ideia proposta em (Song; Zhang; Huang, 2020) e que permitiu conceber um módulo híbrido de três terminais. Este fez a conexão de dois capacitores e um resistor dentro do módulo semicondutor para definir uma constante de tempo entre os pulsos. O resultados,

apesar de positivos, possuem a limitação de que o atraso somente é utilizado na comutação de desligamento dos interruptores. As baixas capacitâncias do MOSFET já garantem que o unipolar seja ligado mais rápido que o IGBT, contudo, não é possível controlar o atraso entre o ligamento dos interruptores como feito no transitório de desligamento. Contudo, é possível reduzir o custo dos circuitos acionadores de porta com essa abordagem.

2.4 Encapsulamento de Soluções Híbridas

O conteúdo abordado sobre estruturas de SiC-MOSFET e Si-IGBT permite compreender o estado da arte desses interruptores e compreender melhor os componentes disponíveis no mercado. Outro aspecto importante e ainda não mencionado se trata das estratégias de encapsulamento dos semicondutores, as quais podem ser divididas em duas categorias principais: módulos e dispositivos discretos. A opção por uma dessas tecnologias depende de diversos aspectos relacionados a projetos de conversores chaveados, como custo, facilidade de montagem, elementos parasitas de conexões, nível de potência, etc. Nesta seção, serão discutidos potenciais pares híbridos de Si-IGBT e SiC-MOSFET utilizando módulos ou componentes discretos.

A utilização de módulos em eletrônica de potência busca reduzir a complexidade de projeto de conversores e facilitar a reutilização de componentes, uma vez que a utilização de módulos reduz a complexidade de projeto de placas de circuito impresso (PCI), as quais demandam tempo de desenvolvimento e podem ser específicas para cada aplicação. A montagem de um conversor por meio de módulos é feita com conectores externos, os quais conectam-se com banco de capacitores e placas de acionamento de portas projetadas para operar com os interruptores escolhidos. Além das vantagens de logística, módulos fazem uso de gel de silicone para proteger os semicondutores de umidade e conduzir o calor gerado para o corpo de alumínio do módulo. Essa demanda pode ser vista como uma tentativa de diminuir a resistência térmica do módulo, parâmetro diretamente relacionado com a vida útil do produto. Em relação a componentes discretos, módulos apresentam resistências térmicas menores para alta corrente.

Tratando-se de pares híbridos, a concepção de módulos semicondutores híbridos foi objeto de estudo em (LI et al., 2019; Song; Zhang; Huang, 2020). Estes apresentam pastilhas de Si-IGBT, SiC-MOSFET e diodos, como ilustrado na Fig. 17. Essas pastilhas possuem substrato de ligação direta ao cobre (do inglês, Direct bonded copper (DBC)), logo, os terminais de coletor, dreno e catodo são soldados no plano de cobre. As demais conexões das pastilhas são feitas por fios de ligação (do inglês, wire bond), os quais devem suportar a corrente total do módulo e apresentar baixa indutância parasita. Esta torna-se uma desvantagem para módulos semicondutores, pois a indutância parasita total da aplicação é a combinação das indutâncias do módulo, dos conectores externos ao módulo e do circuito

acionador de portas. Valores altos de indutâncias provocam ruídos nas formas de onda de tensão e corrente dos interruptores, provocando mais perdas e interferência eletromagnética no conversor.

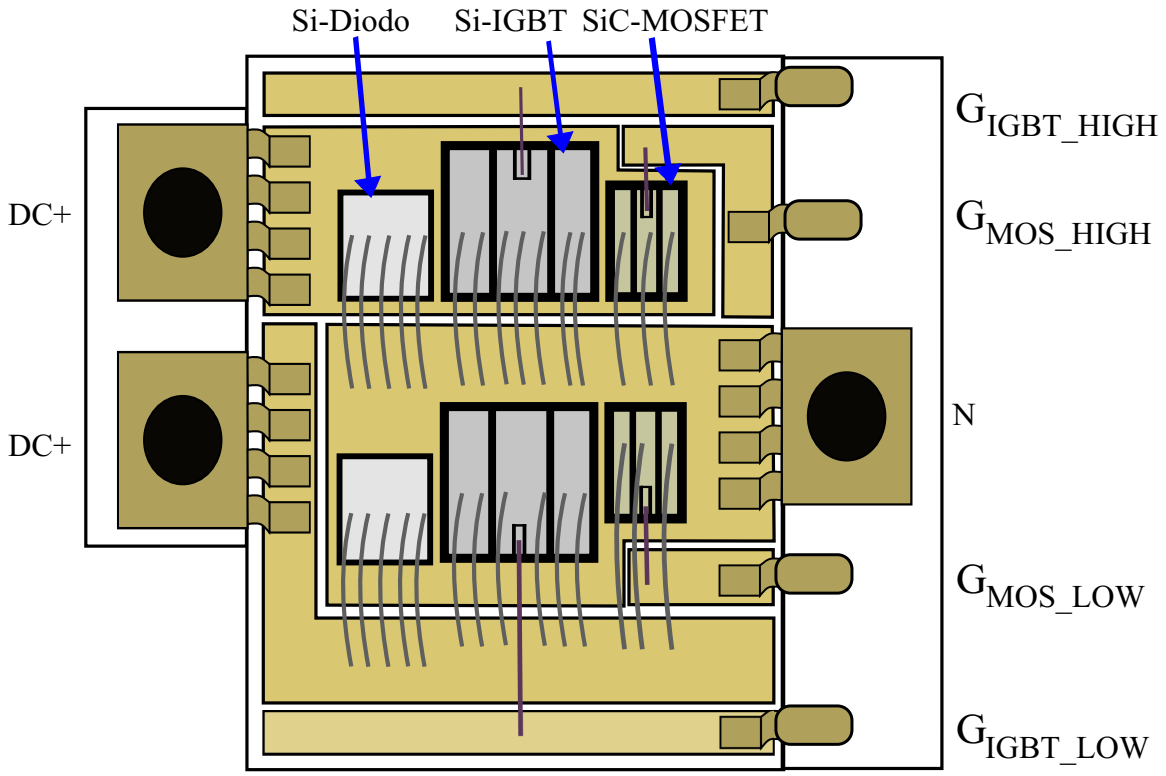


Figura 17 – Exemplo de layout de módulo semicondutor híbrido.
Fonte: Adaptado da referência (LI et al., 2019).

Os interruptores e diodos utilizados em módulos também se encontram disponíveis separadamente no mercado como componentes discretos. Estes são encapsulados de diversas maneiras, porém destaca-se o uso de duas tecnologias como principais para transistores e diodos de potência: *through-hole*, que conecta-se a PCI com pinos, e *surface-mounted devices*, que conecta o terminal de coletor ou dreno a PCI com o corpo de alumínio do componente. O uso de ambas tecnologias permite encurtar o caminho elétrico do sinal de porta, uma vez que este é totalmente contido na PCI, promovendo uma redução das resistências e indutâncias parasitas do circuito. Outra vantagem com uso de discretos em PCI é o uso de múltiplas camadas para roteamento de sinais e planos de potência. Estes permitem aumentar a densidade de potência de conversores de baixa e média potência , porém, as larguras das trilhas devem ser projetadas de acordo com diferenças de temperatura ao longo do conversor. Para alta corrente, tais estruturas podem diminuir a densidade de potência da PCI, o que pode ser aprimorado com a soldagem de alumínio ou cobre sobre as trilhas, aumentando a espessura do caminho de corrente.

O estudo feito em (Deshpande; Luo, 2018) analisa diversos tópicos envolvidos no projeto de PCI para pares híbridos com componentes discretos. A operação de soluções

híbridas em paralelo requer transferências dinâmicas de corrente entre os interruptores. Caso haja desbalanceamento entre as indutâncias parasitas dos terminais do módulo para cada transistor, a transferência de corrente do MOSFET para o IGBT será lenta, acarretando perdas de condução do transistor SiC e consequente estresse térmico. Dessa maneira, (Deshpande; Luo, 2018) fizeram uso de varreduras de parâmetros utilizando a sequência de pulsos SIG2 da seção anterior para verificar que desbalanços entre as indutâncias de até 10 nH permitem que a transferência de corrente ocorra em um pouco mais de 1 μs, tempo suficiente para mitigar perdas de condução do MOSFET. Esse desafio também existe para soluções que fazem uso de módulos semicondutores, porém o projeto torna-se restrito aos fabricantes de tal solução.

2.5 Conclusões do Capítulo

Neste capítulo foi feita uma revisão da literatura que permite compreender dispositivos de silício, carbeto de silício e o estado da arte de pares híbridos de interruptores. Estes passos são essenciais para a compreensão de uma nova solução semicondutora, a qual traz consigo desafios já mencionados

A literatura tem se construído neste assunto e, até então, já é possível selecionar sequências de pulsos que melhor se encaixam em uma aplicação, assim como a escolha por módulos ou dispositivos discretos também é característica de cada aplicação. As soluções citadas até então requerem modelagens distintas, tornando-se mais um novo desafio para projetistas, Por essa razão, o próximo capítulo trata das modelagens utilizadas para os sistemas simulados.

3 Modelagem de Módulos Semicondutores Híbridos

A modelagem proposta neste trabalho busca construir rotinas computacionais para modelar módulos semicondutores híbridos compostos de um SiC-MOSFET e um Si-IGBT juntamente com os respectivos diodos. O método proposto é replicável e pode ser reproduzido para diferentes dispositivos. Neste capítulo, discute-se o uso de modelos comportamentais para descrever um módulo híbrido e adaptações que devem ser adotadas para obter maior precisão em estimativas.

3.1 Modelagem de Divisão de Corrente

O desempenho do módulo híbrido proposto possui dependência direta com a divisão de corrente entre os transistores no período de condução. A Fig. 18 apresenta um circuito elétrico simplificado para modelar a divisão de corrente entre os transistores em regime permanente de condução de corrente. Partindo-se do circuito simplificado, as seguintes relações podem ser obtidas utilizando as leis de Kirchhoff:

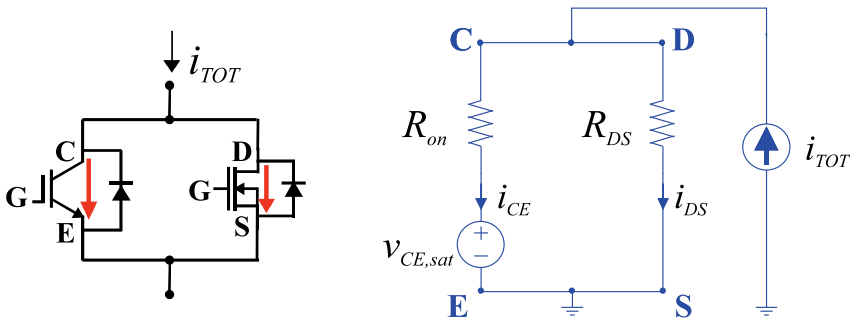


Figura 18 – (a) Esquemático de módulo híbrido e (b) circuito equivalente durante o período de condução dos transistores.

$$I_{DS}R_{DS} = V_{CE,sat} + I_{CE}R_{ON}, \tag{3.1}$$

$$I_{TOT} = I_{DS} + I_{CE}. \tag{3.2}$$

A modulação de condutividade garante ao Si-IGBT perdas de condução menores em operação nominal em relação ao SiC-MOSFET (Baliga, 2008), portanto, é desejável que a maior parte da corrente do módulo flua pelo IGBT durante o período de condução.

Portanto, a razão entre a corrente do Si-IGBT e a corrente total, denotada por Δ, pode ser utilizada como figura de mérito para comparar diferentes pares híbridos. Partindo-se do circuito da Fig 18 e das expressões (3.1) e (3.2), pode-se obter:

$$\Delta(T,I) = \frac{R_{DS}(T_{j_{MOS}}, I_{DS}) - \dfrac{V_{CE,sat}(T_{j_{IG}}, I_{CE})}{I_{TOT}}}{R_{DS}(T_{j_{MOS}}, I_{DS}) + R_{ON}(T_{j_{IG}}, I_{CE})}. \tag{3.3}$$

As dependências dos elementos de circuito com a temperatura e a corrente indicam que a divisão de corrente é não uniforme durante a operação do conversor. Tratando-se de conversores que lidam com corrente alternada, é esperado que a divisão percentual de corrente apresente variações também ao longo do período da fundamental. Após encontrar uma solução fechada para Δ, deseja-se fazer o mesmo para a divisão de corrente reversa, a qual flui pelos diodos Si e SiC. O primeiro consiste em uma pastilha de silício oriunda do módulo original de IGBT, enquanto o diodo SiC corresponde ao diodo de corpo intrínseco ao SiC-MOSFET. A Fig. 19 apresenta os modelos estáticos de condução dos diodos, os quais permitem levantar novamente a razão δ entre a corrente do diodo de silício e a corrente total de recuperação reversa, como expresso em (3.4).

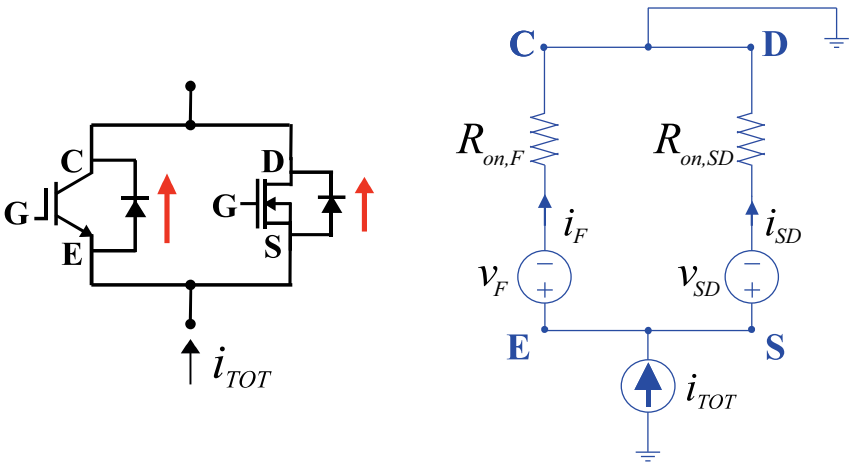


Figura 19 – (a) Caminhos de corrente reversa do módulo híbrido e (b) circuito equivalente.

$$\delta(T,I) = \frac{R_{SD}(T_{j_{MOS}}, I_{SD}) + \dfrac{V_{SD}(T_{j_{MOS}}, I_{SD}) - V_F(T_{j_{FWD}}, I_F)}{I_{TOT}}}{R_{SD}(T_{j_{MOS}}, I_{SD}) + R_F(T_{j_{FWD}}, I_F)}. \tag{3.4}$$

As expressões analíticas de Δ e δ são ferramentas que auxiliam a comparação de combinações de pares híbridos. Posteriormente neste trabalho, esses parâmetros serão comparados com resultados de perdas de interruptores, em busca de enriquecer a discussão acerca de como as variáveis elétricas dos dispositivos influenciam na performance do módulo híbrido.

3.2 Modelagem Comportamental

Existem diversas maneiras de modelar o funcionamento de um dispositivo semicondutor. Entre essas, destacam-se duas abordagens: modelos físicos e modelos comportamentais (Kraus; Tiirkes; Sigg, 1998). Os modelos físicos fazem uso de elementos de circuito lineares e não lineares para descrever as características de transistores. Em modelos comportamentais, utilizam-se tabelas com dados de medição para estimar, por meio de linearização, parâmetros como perdas de comutação e condução e temperatura. A Fig. 20 ilustra curvas de energias de ligamento, desligamento e de tensão de condução para um Si-IGBT e um SiC-MOSFET para diversas temperaturas, as quais foram extraídas das folhas de dados dos fabricantes.

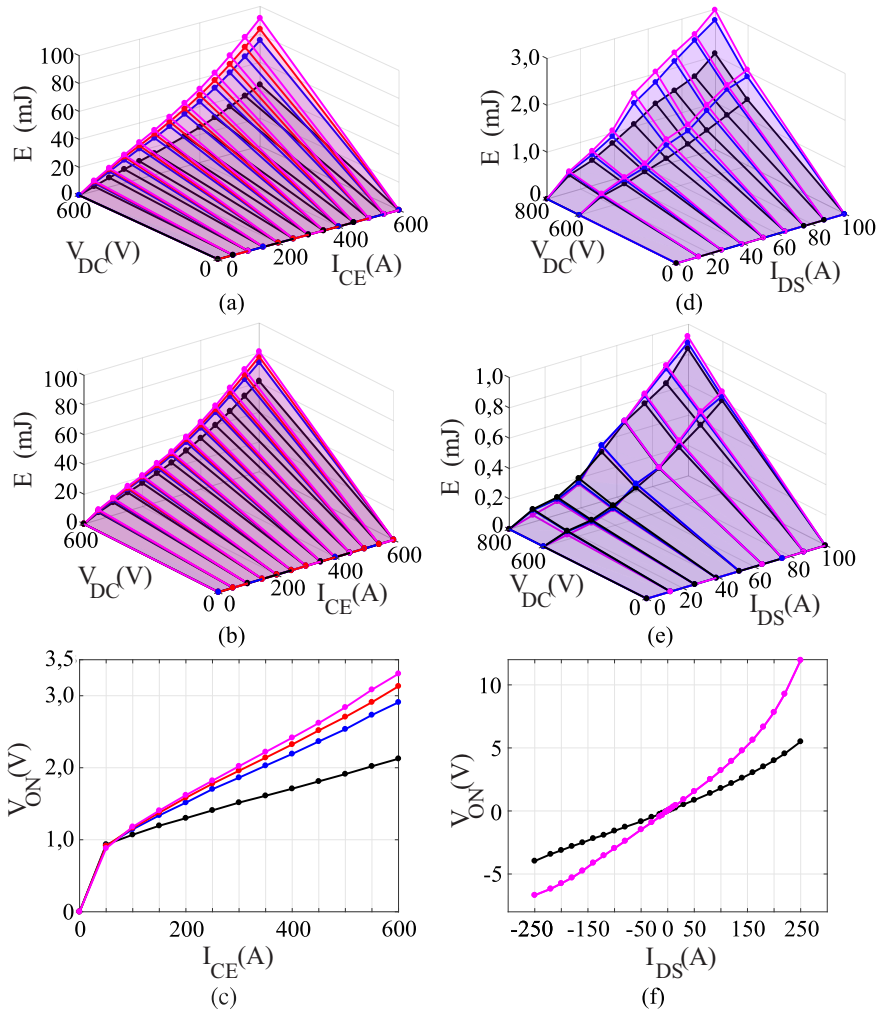


Figura 20 – Curvas das energias de ligamento e desligamento e das tensões de condução do Si-IGBT 2MBI300XNA-120 (a, b, c) e do SiC-MOSFET C3M0016120K (d,e,f) para diversas temperaturas.

Neste trabalho, o *software* de simulação PLECS foi a ferramenta escolhida para estimar perdas e temperatura dos semicondutores em análise. Os modelos utilizados

possuem descrições numéricas para a tensão de condução e para as energias de ligamento e desligamento dos componentes, como ilustrado na Fig. 20. Estes dados são utilizados para estimativas de perdas de comutação e condução por meio de médias periódicas, as quais permitem estimar também as temperaturas de junção dos interruptores. Tal observação indica que há influências no domínio térmico em função do domínio elétrico, porém, o contrário não é verdadeiro pois a ferramenta modela os componentes com valores fixos de tensão e resistência. Portanto, pode-se dizer que não há um acoplamento entre os domínios elétrico e térmico, impedindo o uso de tal metodologia neste trabalho, uma vez que esta promoveria erros nos cálculos de divisão de corrente. Como visto anteriormente, esta possui dependência com $v_{CE,sat}$ e R_{DS}, que variam com temperatura e corrente de condução.

A estratégia desenvolvida para conceber um modelo com maior fidelidade é ilustrada na Fig 21. Ao fazer medições de corrente e temperatura no ambiente de simulação, é possível usá-las como dados de entrada em uma *look-up table* para calcular a tensão de condução $v_{on}(t)$ dos transistores e diodos, por meio de interpolações entre os dados adjacentes às medições feitas. Para evitar erros numéricos relativos à associação de fontes de tensão dependentes em paralelo, adota-se a modelagem por elementos passivos, como resistências variáveis. Desta forma, divide-se o valor de $v_{on}(t)$ pela corrente do interruptor medida, permitindo assim obter um valor de resistência incremental $r_{on}(t)$ que modela as perdas de condução obtidas em testes realizados pelos fabricantes dos dispositivos. Essa metodologia foi replicada para os pares de transistores e diodos do módulo.

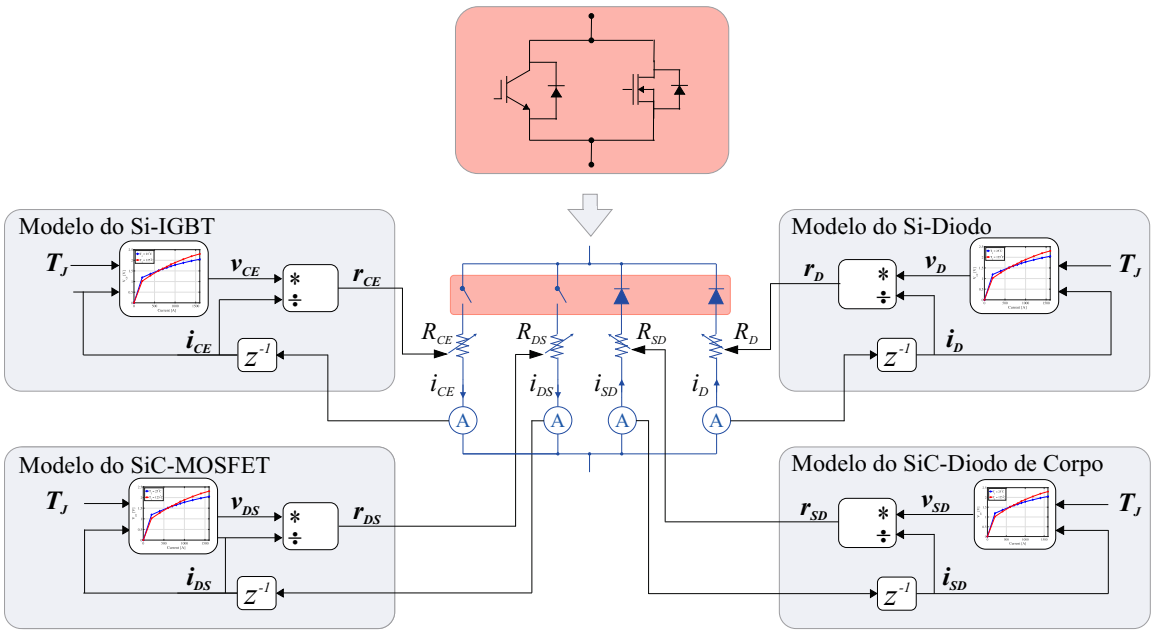


Figura 21 – Modelo comportamental para divisão de corrente entre transistores de um módulo híbrido.

3.3 Modelagem Térmica do Módulo Híbrido

A implementação proposta para a divisão de corrente faz uso de estimativas das temperaturas de junção dos interruptores em tempo real. Para tal, utiliza-se o circuito térmico ilustrado na Fig. 22 para cada componente. A perda instantânea $P(t)$ do dispositivo é modelada por fonte de calor, o qual flui da junção ao encapsulamento. Entre a junção do componente e o encapsulamento foram utilizadas redes de circuito térmico do tipo Foster, as quais modelam variações temporais de temperatura por meio de elementos R-C em paralelo. Fabricantes de interruptores costumam especificar redes Foster de até quarta ordem, indicando que transferência de calor dentro do dispositivo apresenta diversas constantes de tempo. Da posse dos dados de *datasheet*, o modelo térmico para um único dispositivo permite avaliar temperaturas de junção e encapsulamento.

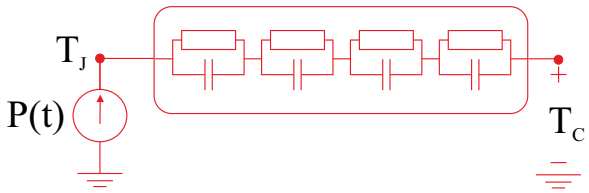


Figura 22 – Circuito térmico para um único componente considerando rede térmica do tipo Foster de quarta ordem.

O módulo híbrido considerado neste trabalho possui configuração meia ponte, portanto deve reunir duas pastilhas de cada uma das tecnologias: Si-IGBT, Si-Diodo e SiC-MOSFET. Dessa maneira, há apenas um encapsulamento para seis pastilhas. Para modelar tal sistema, deve-se utilizar as redes Foster dos oito componentes, pois os diodos SiC possuem descrições distintas do MOSFET. Feito isso, foram utilizados dados de *datasheet* para quantizar a resistência térmica da pasta térmica presente na conexão entre o encapsulamento do módulo e o dissipador. No ambiente de simulação, este foi modelado também como um circuito térmico R-C, porém de conexão série, permitindo conceber um circuito térmico equivalente ilustrado na Fig. 23. O valor de resistência térmica do dissipador foi projetado para cada combinação de par híbrido e será discutido posteriormente.

O diagrama térmico ilustrado representa a modelagem para um único módulo que constitui um conversor monofásico de dois níveis. Para modelar conversores polifásicos, replica-se a mesma estrutura para cada braço de interruptores.

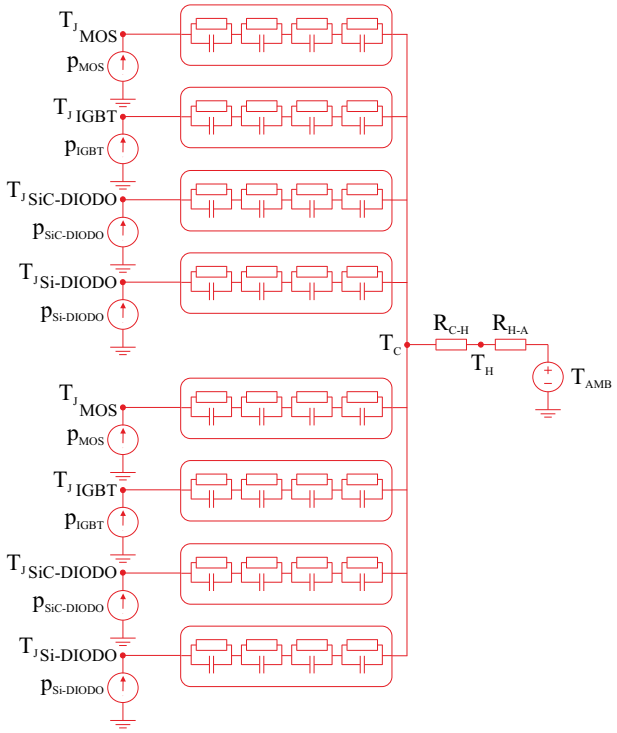


Figura 23 – Circuito térmico para um módulo híbrido de topologia meia ponte monofásica.

3.4 Posicionamento de Pulsos

Após construir modelos para as dinâmicas elétrica e térmica, foram desenvolvidas estratégias para excitar as portas dos transistores do módulo híbrido. Como mencionado, este conta com uma topologia monofásica, portanto faz-se necessário o uso da estratégia de acionamento complementar para evitar eventuais curto-circuitos do barramento de corrente contínua. Neste trabalho, foi desenvolvido um circuito lógico para construir as sequências de pulsos discutidas no capítulo 2. As entradas do circuito lógico são: sinal modulante para estratégia de modulação por largura de pulso (PWM) e parâmetros que controlam os atrasos de subida, descida e tempo morto. O sistema descrito é ilustrado pela Fig. 24.

O software PLECS possui limitações ao modelar as formas de onda de tensão e corrente durante transitórios de comutação, uma vez que este não possui informações

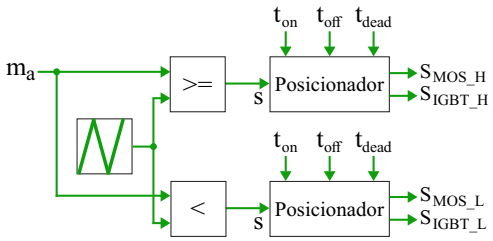


Figura 24 – Modulador para um módulo híbrido monofásico.

a cerca das capacitâncias e indutâncias dos interruptores. A partir desta observação, a modelagem SPICE será utilizada como auxílio para seleção de sequência de pulsos neste trabalho. Os módulos semicondutores do Capítulo 4 não apresentam modelos SPICE disponíveis e, ao contrário de modelos comportamentais, não é trivial construí-los a partir de folha de dados dos dispositivos. Portanto, as simulações a seguir utilizam componentes que compõe um projeto de conversor ponte H híbrido em desenvolvimento no laboratório do Grupo de Especialistas em Sistemas Elétricos de Potência (GESEP). O diagrama de simulação é apresentado na Fig. 25 e as condições de operação na Tabela 2.

Tabela 2 – Dados para simulação SPICE de conversor monofásico híbrido.

Parâmetros do conversor	
Parâmetro	**Valor**
Tensão de Barramento (V_{DC}	400 V
Ciclo de Trabalho ($d.c.$)	0,5
Corrente de Pico da carga (I_{Spk})	9,8 A
Frequência de comutação (f_{sw})	1 kHz
Temperatura ambiente (T_{amb})	27 °C
Componentes utilizados	
Si-IGBT IKW25T120	1200 V / 25 A
SiC-MOSFET IMBG120R350M1H	1200 V / 4,7 A
Circuito IR2104	*Gate driver*

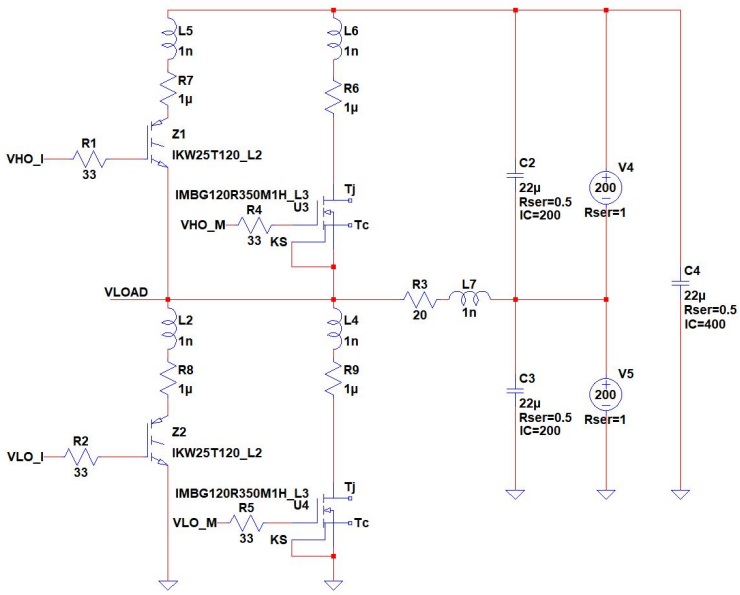


Figura 25 – Diagrama de simulação de conversor ponte H híbrido de baixa corrente no software LTspice.

3.4.1 Transitório de ligamento

A implementação lógica a seguir é capaz de alternar entre as possíveis sequências de pulsos a depender dos parâmetros de entrada. Para o transitório de ligamento dos interruptores, $t_{on} < 0$ permite que o ligamento do Si-IGBT seja atrasado em t_{on} segundos.

Caso deseja-se ligar o Si-IGBT antes do SiC-MOSFET, basta utilizar valores positivos t_{on}. Finalmente, $t_{on} = 0$ promove um ligamento simultâneo dos interruptores. Foram implementados dois circuitos lógicos para suportar as três possibilidades descritas, e o sinal de t_{on} define qual circuito é utilizado. A Fig. 26 ilustra as possibilidades citadas.

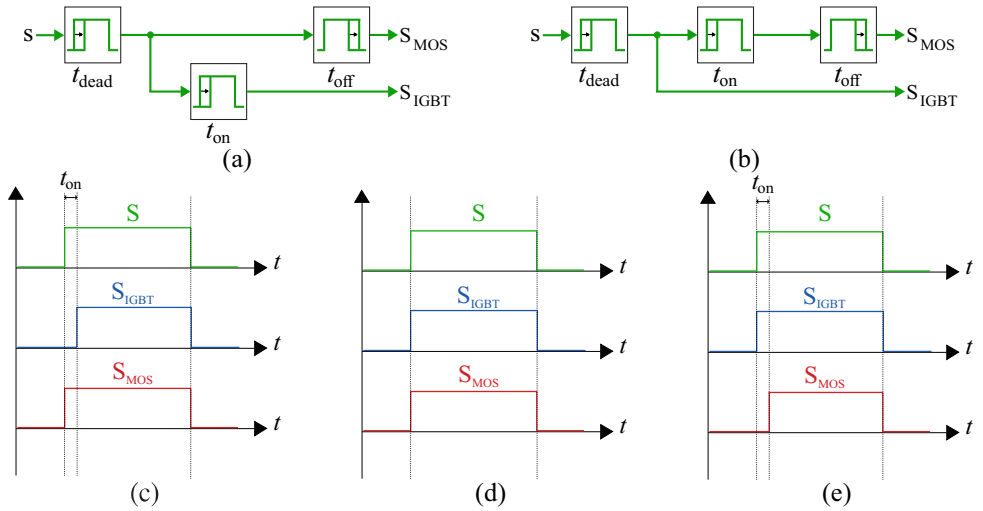


Figura 26 – Circuitos lógicos do posicionador de pulsos para (a) $t_{on} \leq 0$ e (b) $t_{on} > 0$ e formas de onda para ligamento considerando (c) $t_{on} < 0$, (d) $t_{on} = 0$ e (e) $t_{on} > 0$.

Utilizando o circuito lógico da Fig. 26, configurou-se uma simulação SPICE de topologia meia ponte com o parâmetro $t_{on} = 0$. Dessa maneira, a borda de subida das tensões V_{GS} e V_{GE} devem ser simultâneas. A Fig. 27 ilustra o transitório das tensões de

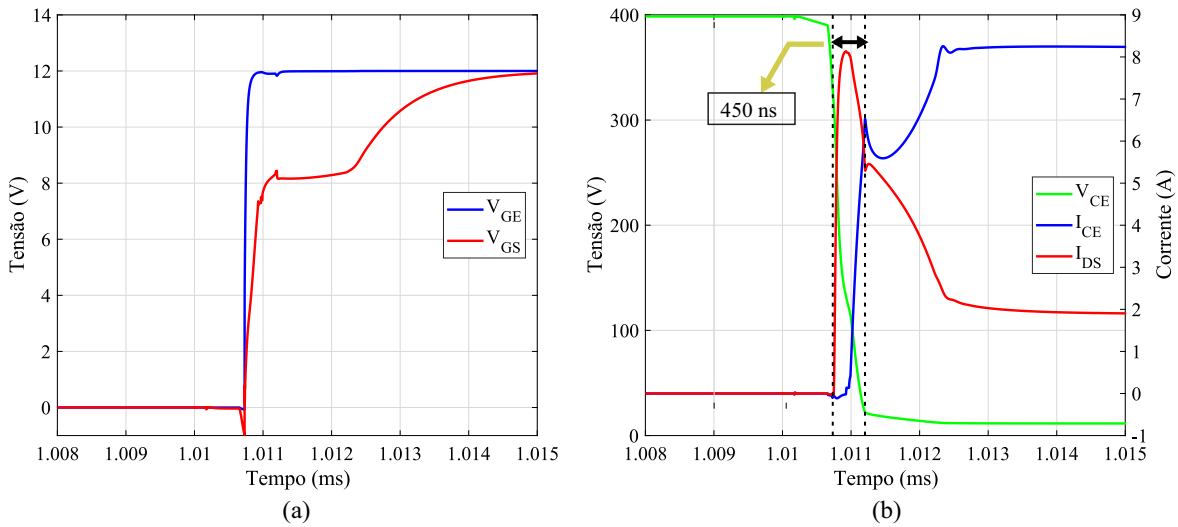


Figura 27 – Transitório de ligamento dos interruptores considerando modelagem SPICE e pulsos lógicos de ligamento simultâneos. Destaque para (a) os pulsos dos gate drivers e das portas (b) e para as formas de onda de dreno e coletor.

porta e as formas de onda de dreno e coletor durante o ligamento dos interruptores.

Os pulsos V_{GS} e V_{GE} correspondem aos sinais de porta dos interruptores e permitem verificar a diferença entre as velocidades de ligamento do Si-IGBT e do SiC-MOSFET. Mesmo que as saídas do acionadores de porta (circuito IR2104) estejam em fase, as capacitâncias de menor valor da tecnologia SiC-MOSFET garantem que este dispositivo seja ligado primeiro, assumindo grande parte da corrente total do par híbrido no transitório de ligamento. Esta observação indica que o uso de sinais de porta com borda de subida simultâneas permite mitigar uma parcela das perdas de ligamento do transistor bipolar. À medida que o canal de condução do Si-IGBT é formado, este apresenta menor impedância em relação ao SiC-MOSFET, promovendo a transferência da corrente antes conduzida pelo transistor SiC para os terminais do bipolar. O tempo necessário para que as duas correntes se estabilizem depende da duração do platô de Miller, contudo o intervalo de tempo em que a corrente I_{DS} equivale à corrente máxima do par híbrido depende apenas das indutâncias entre os terminais dos interruptores, que ditam o tempo de ligamento do Si-IGBT.

Para efeitos de aproximação, o intervalo destacado na Fig. 27 pode ser interpretado como o período em que o SiC-MOSFET conduz a corrente do total do módulo quando os pulsos das portas são simultâneos. Este tempo indica que não é necessário acrescentar atrasos adicionais em sistemas físicos entre o ligamento dos interruptores para mitigar perdas de ligamento do Si-IGBT. Contudo, para conceber modelos de simulação no ambiente PLECS fiéis a esta condição, é necessário adicionar um atraso de 0,5 μs entre os pulsos das portas dos interruptores, visando reproduzir as formas de onda de dreno e

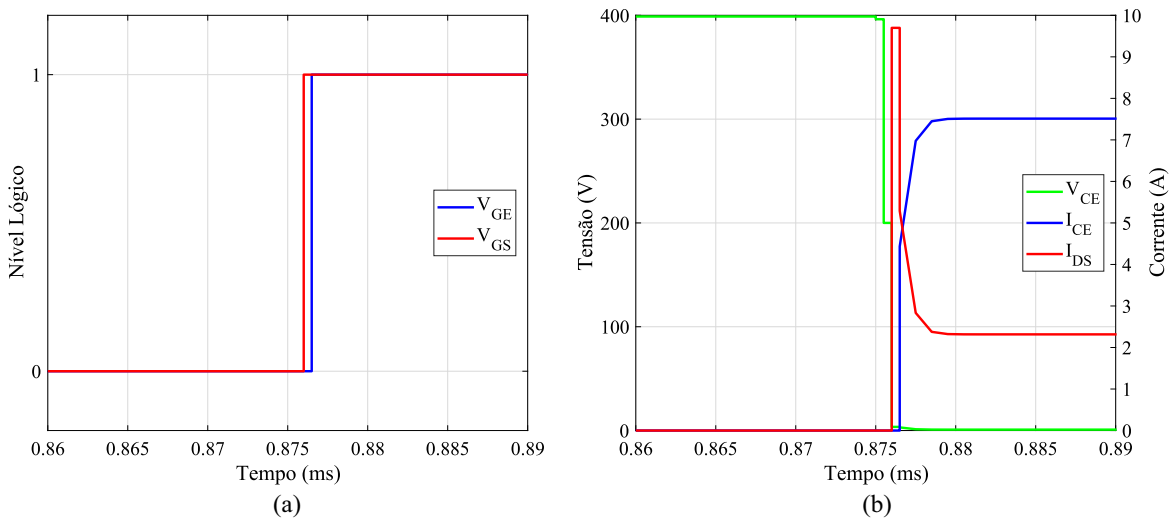


Figura 28 – Transitório de ligamento dos interruptores considerando modelagem PLECS. Destaque para (a) os pulsos lógicos das portas (b) e para as formas de onda de dreno e coletor.

coletor obtidas com simulações SPICE. A Fig. 28 ilustra a sequência de pulsos adotada para modelar o transitório de ligamento e as curvas de dreno e coletor estimadas.

3.4.2 Transitório de desligamento

A lógica desenvolvida para o desligamento de interruptores restringiu-se a dois cenários: $t_{off} = 0$, promovendo desligamento simultâneo dos interruptores; $t_{off} > 0$, garantindo que o Si-IGBT seja desligado simultaneamente ao sinal de entrada e o desligamento do SiC-MOSFET seja atraso em t_{off} segundos. Os cenários descritos são ilustrados na Fig. 29.

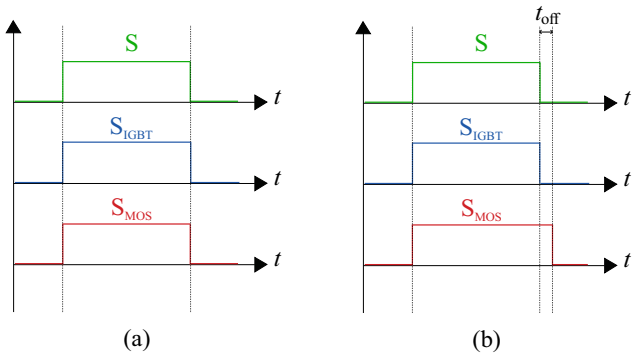


Figura 29 – Formas de onda do posicionador de pulsos para desligamento de único par de de interruptores considerando (a) $t_{off} = 0$ e (b) $t_{off} > 0$.

Novamente a modelagem SPICE é utilizada para verificar o comportamento dinâmico das correntes do módulo. A folha de dados do Si-IGBT utilizado indica um tempo de desligamento para o interruptor próximo a 700 ns considerando operação nominal. Dessa maneira, foi inserido um atraso de 1 μs entre o desligado do Si-IGBT e do SiC-MOSFET, visando mitigar grande parcela das perdas de comutação do bipolar. A Fig. 30 ilustra o transitório de desligamento a partir da sequência de pulsos descrita.

A defasagem de 1μs entre os sinais V_{GS} e V_{GE} permite que o SiC-MOSFET assuma a maior parte da corrente do par híbrido durante o transitório de desligamento. A transferência de corrente do Si-IGBT para o SiC-MOSFET depende da indutância entre os interruptores e da recombinação de portadores minoritários do Si-IGBT. Dessa maneira, no instante de desligamento do SiC-MOSFET, a corrente do Si-IGBT apresenta valor não nulo, indicando ainda uma baixa parcela de perdas de comutação. Contudo, as perdas ocorrem no instante em que a corrente do Si-IGBT já se encontra em 30 % do valor nominal e a tensão V_{CE} equivale a queda de tensão do SiC-MOSFET em condução. Dessa maneira, as perdas de desligamento são potencialmente reduzidas considerando um atraso entre o desligamento dos interruptores a partir de valores de folhas de dados de Si-IGBT. Esta metodologia será reproduzida para a modelagem PLECS e, considerando o tempo máximo de desligamento de 420 ns dos Si-IGBTs do estudo caso a seguir, foi utilizado um

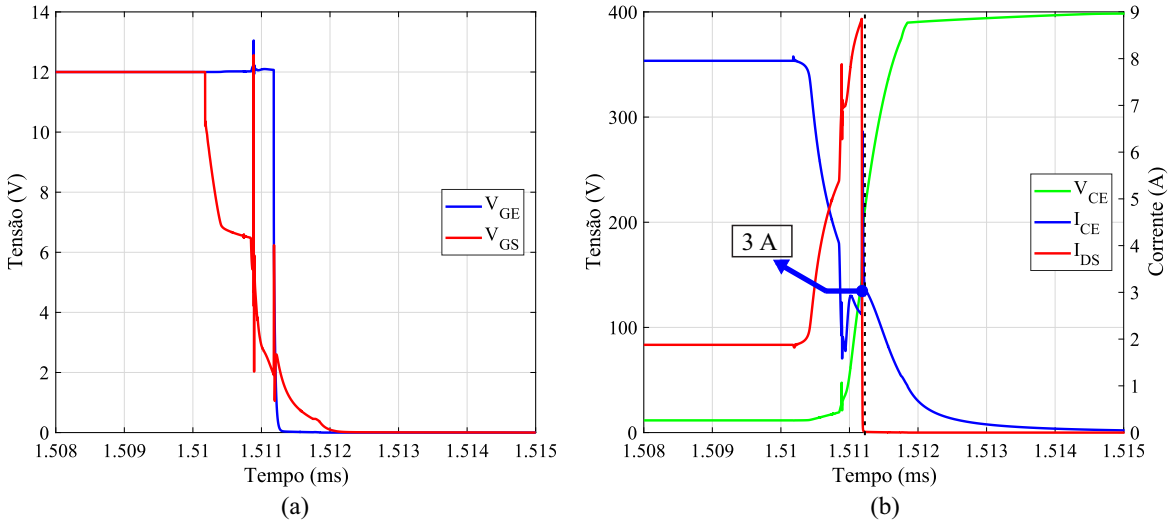


Figura 30 – Transitórios de desligamento dos interruptores considerando modelagem SPICE e pulsos lógicos de ligamento defasados. Destaque para (a) os pulsos dos gate drivers e das portas (b) e para as formas de onda de dreno e coletor.

atraso de tempo de 500 *ns* entre os pulsos para reproduzir as formas de ondas ilustradas na Fig. 31.

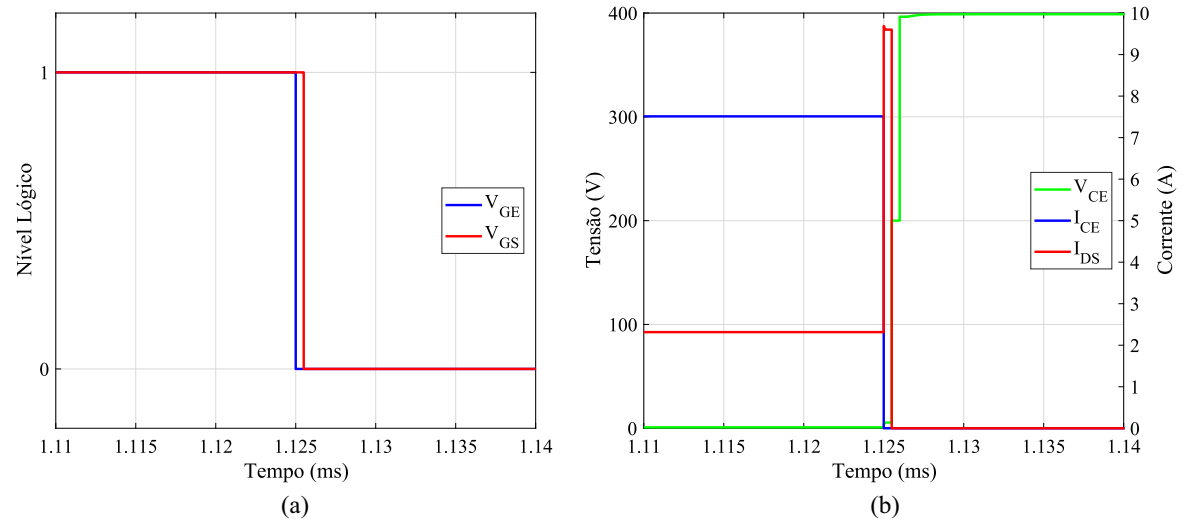


Figura 31 – Transitório de desligamento dos interruptores considerando modelagem PLECS. Destaque para (a) os pulsos lógicos das portas (b) e para as formas de onda de dreno e coletor.

3.4.3 Sequência de Pulsos

Considerando a demanda por um acionamento complementar da topologia meia ponte, os pulsos foram posicionados de maneira que os interruptores do braço superior não

comutem simultaneamente aos interruptores do braço inferior. Para isso, utilizou-se um tempo morto t_{dead} entre o desligamento do SiC-MOSFET e o ligamento dos interruptores complementares, considerando a opção de pulsos apresentadas nesta seção. As formas de onda dos sinais descritos são ilustradas na Fig. 32.

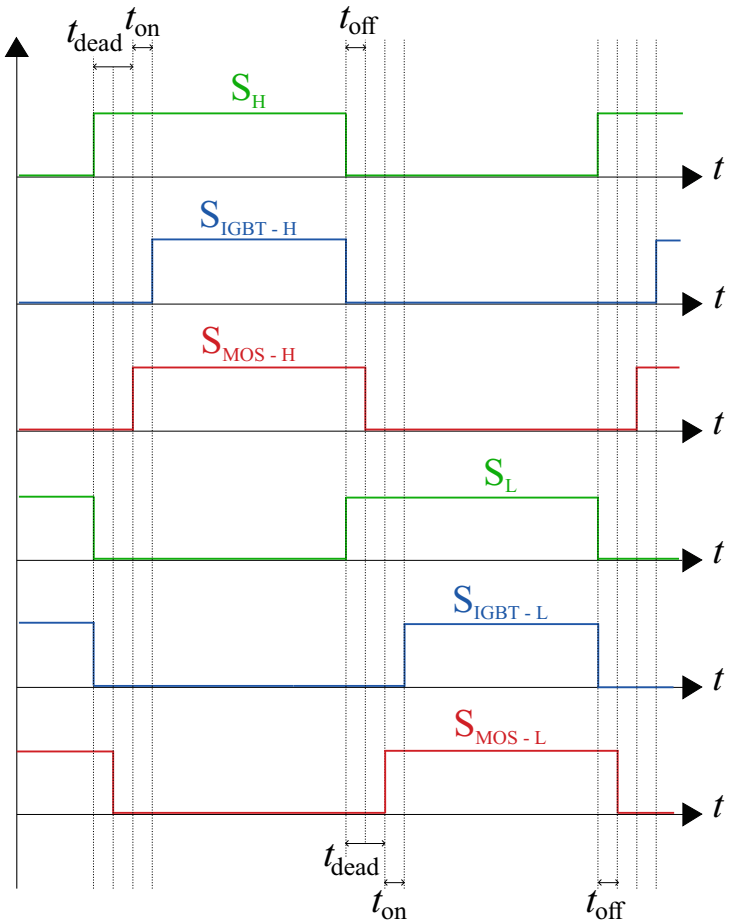


Figura 32 – Formas de onda do posicionador de pulsos para os quatro interruptores considerando $t_{on} = -0.5\mu$s, $t_{off} = 0.5\mu$s e $t_{dead} = 1\mu$s.

A escolha pelos valores dos atrasos se baseia novamente nas folhas de dados dos Si-IGBT. Os bipolares considerados para este trabalho, que serão apresentados posteriormente, possuem tempo máximo de desligamento de $420n$s. Dessa maneira, atrasos de 0.5μs seriam suficientes para promover comutação ZVS para o transistor de silício. A literatura (Pendharkar; Shenai, 1998) reconhece que as comutações ZVS de PT-IGBT ou FS-IGBT promovem extensões do tempo de cauda de desligamento, podendo apresentar perdas de comutação superior às estimadas por meio de simulações. Essa problemática tenta ser contornada ao optar por bipolares de sétima geração, os quais apresentam reduções significativas das capacitâncias parasitas. Contudo, a ocorrência deste fenômeno só pode ser verificada com modelos SPICE de alta precisão ou com resultados experimentais.

3.5 Conclusões do Capítulo

Neste capítulo, a modelagem proposta para módulos semicondutores híbridos foi detalhada. Discutiu-se como o processo de divisão de corrente entre interruptores e diodos ocorre, análise que sugere as razões de corrente Δ e δ como figuras de mérito para comparação de soluções híbridas.

Em seguida, apresentou-se a metodologia adotada para modelar a divisão de corrente fazendo uso de modelagem comportamental. O método proposto busca conceber modelos de maior precisão considerando toda a faixa de operação dos dispositivos. Por fim, foram definidas as sequências de pulsos para os pares híbridos a partir de pequenas simulações SPICE e folha de dados dos componentes considerados no estudo de caso a seguir.

4 Seleção de Módulos Híbridos para um Exaustor: um Estudo de Caso

Este capítulo detalha o estudo de caso para o acionamento de um exaustor industrial utilizando módulos semicondutores puros e híbridos. A partir das demandas elétricas do acionamento, serão definidas a classe de tensão e a corrente máxima necessárias para os módulos. Posteriormente, apresenta-se um procedimento de seleção de interruptores híbridos e métricas para comparar combinações de pares. Finalmente, detalha-se o acionamento elétrico considerado para comparar as soluções híbridas e puras.

4.1 Sistema Eletromecânico

O estudo de caso abordado neste trabalho considera o acionamento de um exaustor em uma indústria de aço localizada no sudeste brasileiro, sistema com representação ilustrada na Fig. 33. Tal acionamento é composto de conversores eletrônicos e uma máquina elétrica de 440 V e 300 HP, cujos dados de placa são apresentados na Tabela 3. As especificações do motor de indução serão o ponto de partida da seleção de interruptores.

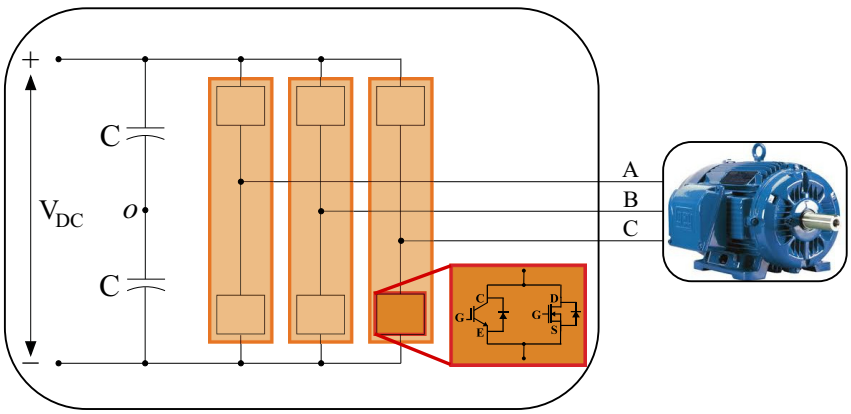


Figura 33 – Representação do acionamento elétrico considerado.

A partir dos dados de placa da máquina, foram utilizados métodos iterativos da literatura (Pedra; Corcoles, 2004) para estimar os parâmetros elétricos do circuito de estator do motor. As rotinas utilizadas fazem o ajuste dos parâmetros elétricos até que as tolerâncias para cada dado de placa sejam alcançadas. A Tabela 4 apresenta os valores estimados e os erros relativos obtidos.

Em relação às dinâmicas mecânicas do acionamento, a carga do exaustor apresenta perfil quadrático com a velocidade de rotor. Dessa maneira, utiliza-se a equação (4.1) para estimar o conjugado de carga a partir da velocidade da máquina. O uso desta equação, em

Tabela 3 – Parâmetros do Motor de Indução.

Parâmetros de Placa	**Valor**
Potência Ativa Nominal (P_{out})	300 HP
Tensão de linha Nominal (v_s)	440 V
Corrente de Estator Nominal (i_s)	198 A
Frequência Nominal (f)	60 Hz
Velocidade de Rotor Nominal (w_m)	1790 rpm
Fator de Potência Nominal $cos\phi$	0,85
Eficiência Nominal (η)	96,6 %
Número de Polos (p)	4
Momento de Inércia (J)	6.3028 $kg.m^2$

Tabela 4 – Parâmetros do Motor de Indução.

Parâmetros Elétricos Estimados	**Valor**
Resistência de estator (R_s)	12,9 mΩ
Indutância de dispersão de estator (L_{ls})	0,512 mH
Resistência de rotor (R_r)	12 mΩ
Indutância de dispersão de rotor (L_{lr})	0,768 mH
Resistência do núcleo de ferro (R_{fe})	104 Ω
Indutância de magnetização (L_m)	18,8 mH
Erros relativos obtidos	**Valor (%)**
Potência Ativa Nominal	0,0023
Corrente de Estator Nominal	0,8282
Fator de Potência Nominal	0,96
Eficiência Nominal	0,0313
Conjugado Nominal	4,1432

conjunto com as equações de estator e rotor, permitem modelar a dinâmica eletromecânica do acionamento elétrico.

$$T_L(t) = T_{nom}\left(\frac{\omega_m(t)}{\omega_{nom}}\right)^2 \tag{4.1}$$

4.2 Seleção de Pares Híbridos

Após construir modelos de simulação para os conversores eletrônicos e o sistema eletromecânico, é possível avaliar perdas e temperatura de diferentes de módulos semicondutores puros e híbridos para a aplicação proposta, buscando obter soluções de alta eficiência e menor custo dos semicondutores. Neste estudo, deseja-se formar pares híbridos de conexão paralela pela combinação de um Si-IGBT e um SiC-MOSFET, ambos comerciais. A tensão nominal da máquina possui valor eficaz de 440 V, portanto a amplitude da onda é de

$$V_{S_{pk}} = 440\sqrt{2} = 622,3V. \tag{4.2}$$

Dessa maneira, será utilizado um barramento de tensão contínua de 650 V para

cobrir toda a faixa do índice de modulação m_a. Neste trabalho, é desejado que a tensão de barramento represente de 50 a 70% da tensão máxima dos interruptores, visando garantir a confiabilidade do conversor. Portanto, foram considerados apenas Si-IGBT e SiC-MOSFET de classe de tensão 1200 V. Em relação à demanda de corrente de fase da máquina, esta possui valor eficaz de 198 A, logo a amplitude dessa grandeza é de

$$I_{S_{pk}} = 198\sqrt{2} = 280A. \tag{4.3}$$

É desejável que o Si-IGBT possua capacidade de conduzir toda a corrente da máquina, pois este trabalho visa comparar o desempenho de módulos puros e híbridos. Portanto, foram considerados cinco transistores de silício de 1200 V/ 300 A, todos de sétima geração, mesmo fabricante e valores distintos de $V_{CE,sat}$. Em relação aos componentes SiC, foram escolhidos também 5 exemplares de 1200 V, mesmo fabricante e que apresentam valores diversos de corrente máxima e R_{DS}. Não há repetição de valores dos parâmetros elétricos dos interruptores, pois deseja-se avaliar a influência destes parâmetros nas figuras de mérito (Δ,δ) e no valor das perdas elétricas calculadas. A Tabela 5 apresenta os módulos Si-IGBT e SiC-MOSFET discretos selecionados, juntamente com o preço unitário em dólares (U$).

Tabela 5 – Transistores comerciais utilizados com preços estimados em 2020.

Si-IGBT com Si-diodo - Fuji Electric					
Part Number	**Tensão de Ruptura (V)**	$I_{nom_{DC}}$ **(A)**	$V_{CE,sat}$ **(V)**	V_F **(V)**	Custo (US$)
2MBI300XNA120-50	1200	300	1,4	1,6	140
2MBI300XHA120-50	1200	300	1,45	1,6	143
2MBI300XBE120-50	1200	300	1,5	1,6	143
4MBI300VG-120R-50	1200	300	1,85	1,7	125
1MBI300HH-120L-50	1200	300	3,2	1,8	117
SiC-MOSFET - CREE					
Part Number	**Tensão de Ruptura (V)**	$I_{nom_{DC}}$ **(A)**	R_{DS} **(mΩ)**	V_{SD} **(V)**	Custo (US$)
C3M0016120K	1200	115	16	4,6	67,87
C3M0021120K	1200	100	21	4,6	37,54
C2M0025120D	1200	90	25	3,3	67,12
C3M0032120K	1200	63	32	4,6	33,18
C2M0040120D	1200	60	40	3,3	32,81

Como mencionado anteriormente, a figura de mérito Δ pode ser estimada para valores pré-definidos de temperatura e corrente total do módulo. Os dados da Tabela 5 são extraídos dos *datasheets* dos fabricantes como dados nominais a 25 °C, portanto, podem ser utilizados para o cálculo de Δ como ilustrado na Fig. 34. Nesta, é exibido uma curva para cada modelo de IGBT identificado pelos códigos da Tabela 5 e, em cada curva, existem cinco pontos que se referem aos valores de resistências dos SiC-MOSFETs utilizados. Dessa maneira, é possível avaliar o comportamento de Δ em corrente nominal para cada combinação de módulo híbrido.

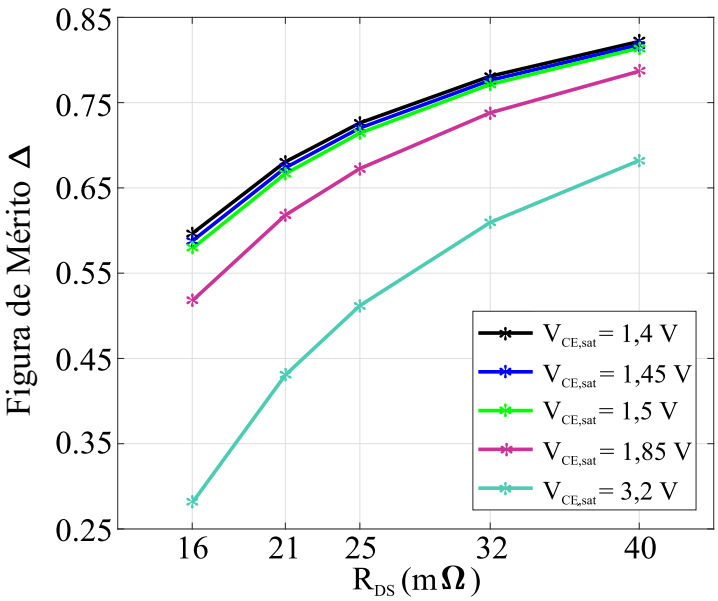


Figura 34 – Comportamento da figura de mérito Δ para cada combinação de par híbrido considerando $I_{TOT} = 300$ A.

A divisão de corrente apresenta grande dependência em relação ao parâmetros dos interruptores. Ao aumentar a resistência do SiC-MOSFET utilizado, o IGBT passa a ser um caminho preferencial de corrente, o que explica o aspecto crescente das curvas. O mesmo ocorre ao optar por IGBTs com $V_{CE,sat}$ baixo, parâmetro que apresenta relação inversa com o valor de Δ. Os transistores Si-IGBTs com baixo $V_{CE,sat}$ são otimizados para condução e apresentam frequência de comutação limitada. Tendo em vista a característica de comutação suave proporcionada pelo módulo híbrido, há uma oportunidade de uso desses interruptores em frequências que os mesmos não foram projetados para operar. Contudo, os dispositivos de $V_{CE,sat}$ iguais a $1,85$ V e $3,2$ V proporcionam valores baixos de Δ, o que indica que uma parcela elevada da corrente de condução flui pelo SiC-MOSFET, aumentando o estresse térmico no componente SiC e resultando na subutilização do Si-IGBT. Portanto, os componentes 4MBI300VG-120R-50 e 1MBI300HH-120L-50 foram desconsiderados para o restante das análises, as quais consideram as 15 combinações restantes.

A análise de divisão de corrente selecionou 15 pares híbridos entre as 25 combinações possíveis para a etapa de simulação. Para compará-los, utiliza-se o acionamento descrito anteriormente em operação nominal da máquina operando em malha aberta, com parâmetros detalhados na Tabela 6. Para cada módulo semicondutor, foi projetado um dissipador para que a máxima temperatura de junção dos componentes envolvidos não ultrapasse 110 °C. Este projeto consiste no cálculo da maior resistência térmica R_{h-a}, entre o dissipador e o ambiente, que mantenha o limite de temperatura estabelecido. O diagrama de fluxo da Fig. 35 ilustra a metodologia adotada.

Tabela 6 – Parâmetros para Simulação dos Conversores Monofásicos.

Parâmetro	**Valor**
Tensão de Barramento (V_{DC})	650 V
Índice de Modulação de Tensão (m_a)	1
Corrente de Pico da Máquina (I_{Spk})	300 A
Fator de Potência cos ϕ	0,85 IND
Frequência da fundamental (f)	60 Hz
Frequência de comutação (f_{sw})	10 kHz
Temperatura ambiente (T_{amb})	40 °C

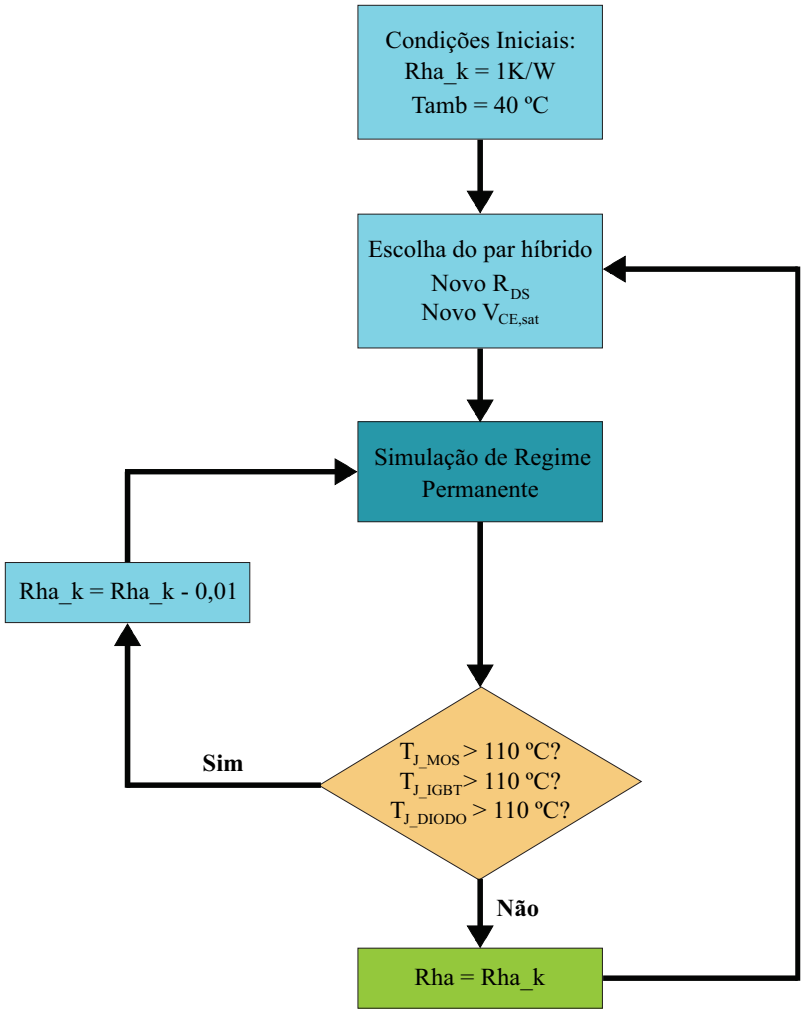


Figura 35 – Fluxograma desenvolvido para o cálculo da resistência térmica R_{h-a} dos dissipadores para cada combinação híbrida.

O objetivo desta etapa é comparar as 15 combinações formadas, considerando três aspectos: as perdas totais de cada conversor, os custos iniciais dos módulos semicondutores e a resistência térmica exigidas por cada par. Após avaliar os resultados obtidos, serão escolhidas duas soluções híbridas para comparação com módulos puros existentes no mercado: o par que apresentar menor valor de perdas totais, portanto, maior eficiência; e o par que apresentar eficiência intermediária porém de menor custo inicial de semicondutores

em relação ao primeiro par escolhido. Os resultados para tal metodologia serão apresentados no Capítulo 5, onde deseja-se fomentar a discussão acerca de eficiência e custo de módulos semicondutores para a aplicação final.

4.3 Avaliação de Módulos em Sistema Exaustor

A etapa final deste trabalho consiste na aplicação das duas soluções híbridas selecionadas anteriormente no acionamento do sistema exaustor, visando comparar os resultados obtidos com módulos puros de Si e SiC disponíveis no mercado. O módulo de silício puro considerado é o mesmo utilizado nos pares híbridos selecionados anteriormente. Além destes, foi escolhido um módulo puro SiC de 1200 V / 300 A de mesmo fabricante das chaves discretos utilizadas anteriormente. A Tabela 7 detalha os quatro módulos semicondutores monofásicos considerados para as etapas de caracterização e avaliação no sistema de acionamento.

Tabela 7 – Módulos semicondutores para aplicação em acionamento elétrico.

Si-IGBTs com diodos			
Part Number	$V_{CE,sat}(V)$		**Custo inicial (U$)**
2MBI300XNA120-50	1,4		140
SiC-MOSFETs			
Part Number	$R_{DS}(m\Omega)$		**Custo inicial**
WAB300M12BM3	4		574
Módulos Híbridos			
Part Number	$V_{CE,sat}(V)$	$R_{DS}(m\Omega)$	**Custo inicial (U$)**
2MBI300XNA120-50 & C3M0016120K	1,4	16	276
2MBI300XNA120-50 & C3M0032120K	1,4	32	206

4.3.1 Caracterização dos Módulos Semicondutores

A comparação dos conversores apresentados na Tabela 7 se inicia pela caracterização destes considerando varreduras de frequência de comutação e corrente máxima da carga. Para cada frequência de comutação, serão avaliados os dissipadores necessários para manter o limite de temperatura de junção em 110 ^{o}C considerando corrente máxima de 300 A com fator de potência indutivo 0,85. Tal procedimento permite comparar a resistência térmica dos dissipadores exigidos, indicando potenciais reduções de volume dos mesmos.

Além do projeto térmico para cada frequência, serão feitas varreduras de corrente para examinar a distribuição de perdas dos módulos puros e híbridos. A literatura reconhece as soluções híbridas como alternativa pra redução das perdas de comutação dos módulos bipolares, portanto, deseja-se caracterizar o potencial da tecnologia mediante variações de

carga. Tal observação permite apontar potenciais aplicações que se beneficiem de módulos híbridos.

4.3.2 Sistema de Controle do Acionamento Elétrico

A estratégia de controle de velocidade em malha fechada para o acionamento elétrico foi a de orientação indireta do fluxo de rotor da máquina de indução. Essa escolha foi feita em função da disponibilidade dos parâmetros elétricos estimados do motor e pela facilidade de implementação quando comparada à técnica de orientação direta, que necessita de medidores de fluxo do motor (Novotny; Lipo, 1996). A Fig. 36 ilustra o diagrama de controle implementado.

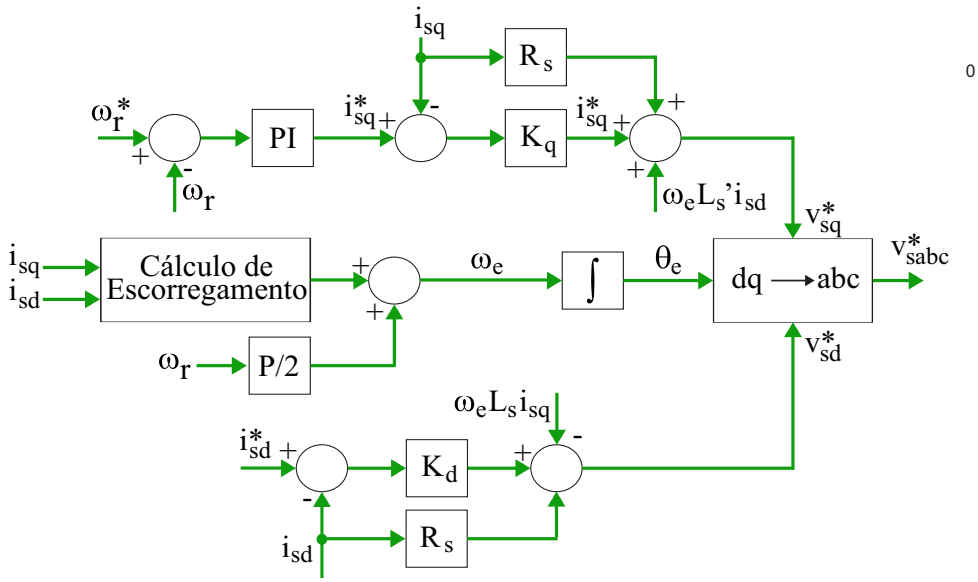


Figura 36 – Diagrama de controle da máquina de indução por orientação indireta do fluxo de rotor.

Os ganhos proporcionais K_d e K_q foram calculados de maneira que os polos das malhas de estator sejam alocados uma década abaixo do polo do conversor, para garantir que as malhas internas dos eixos direto e em quadratura sejam mais rápidas do que respectivas malhas externas. O equacionamento em (4.4) detalha o procedimento adotado e o valor obtido para os dois ganhos.

$$K_{d,q} = \frac{2\pi f_{sw} L_s}{10} \therefore K_{d,q} = 7,8531 \tag{4.4}$$

O controlador PI de velocidade foi projetado a partir da planta simplificada do motor de indução ilustrada na Fig. 37. Esta desconsidera os polos das dinâmicas elétricas da máquina, uma vez que a resposta à dinâmica mecânica apresenta dominância no domínio do tempo.

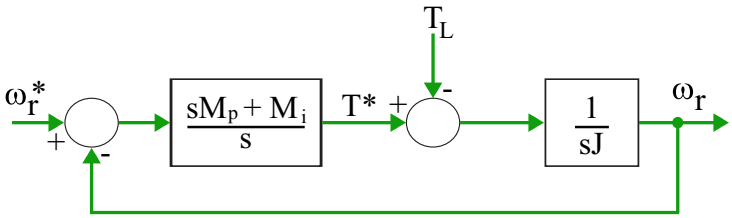


Figura 37 – Modelo simplificado da planta industrial para projeto do controlador de ação proporcional-integral.

Os critérios de projeto adotados neste trabalho consistem na realização de um sistema em malha fechada com sobressinal de velocidade de 5% e tempo de acomodação de cinco segundos, permitindo avaliar os termos ζ e ω_n da equação característica do sistema, como expresso em

$$\begin{aligned} \zeta &= 0,7071 \\ \omega_n &= \frac{3,9}{5\zeta}. \end{aligned} \tag{4.5}$$

A partir destes, os ganhos M_p e M_i foram encontrados e expressos em

$$\begin{aligned} M_p &= 2\zeta\omega_n J \therefore M_p = 9,8325 \\ M_i &= J\omega_n^2 \therefore M_i = 7.6694. \end{aligned} \tag{4.6}$$

4.3.3 Perfil Diário do Acionamento Elétrico

O sistema exaustor utilizado como referência neste trabalho trata-se de uma planta industrial de extração de aço, localizada no sudeste do Brasil. A Fig. 38 ilustra o perfil diário de velocidade da máquina elétrica utilizada. Neste trabalho, o perfil diário de velocidade será repetido para os 360 dias de um ano comercial.

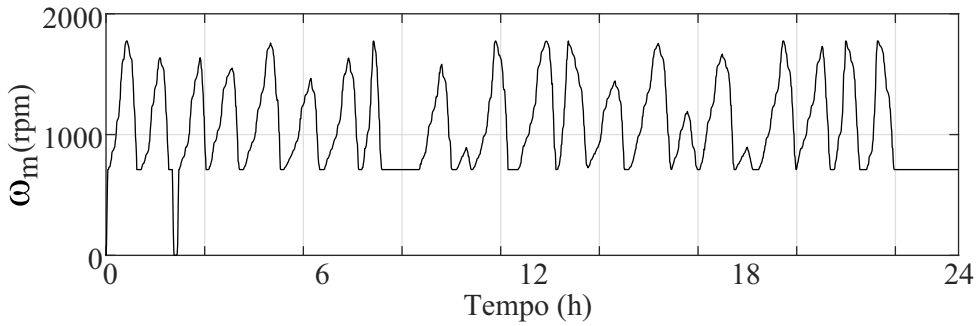


Figura 38 – Perfil de velocidade diário do sistema exaustor utilizado como referência.

Ao utilizar o perfil de velocidade como referência para o sistema de controle do acionamento, serão geradas referências de tensão para o modulador do conversor, permitindo assim gerar os pulsos para os módulos puros e híbridos. Durante as simulações, as perdas

instantâneas $P(t)$ dos dispositivos de cada módulo serão avaliadas e somadas, resultando em $P_{TOT}(t)$. A integração dessa variável no domínio do tempo permite quantizar a perda enérgica total E_{TOT}, em kWh, para os três braços do conversor. A implementação de tal procedimento para cada módulo monofásico é ilustrada pela Fig. 39.

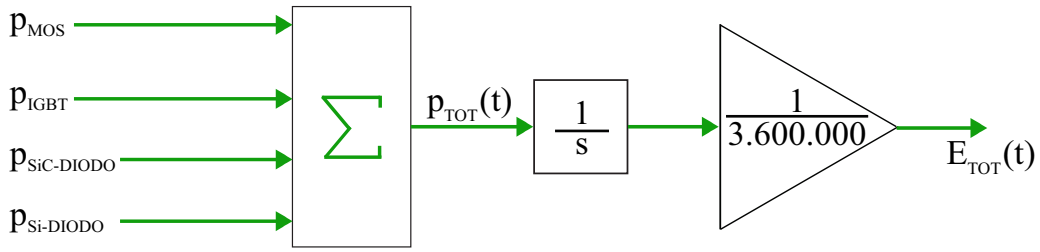


Figura 39 – Diagrama de simulação para quantização das perdas energéticas totais E_{TOT} para cada módulo semicondutor híbrido monofásico.

4.4 Conclusões do Capítulo

Neste capítulo, é apresentado o estudo de caso de seleção de módulos semicondutores híbridos para o acionamento elétrico de um sistema exaustor. O procedimento de escolha de interruptores comerciais é detalhado e, ao fim deste, são apresentados os critérios para escolha de dois pares híbridos.

Posteriormente, apresenta-se a metodologia para caracterizar módulos híbridos e compará-los com soluções puras de mercado. Esta etapa visa levantar dados de perdas para melhor compreensão acerca da operação de módulos híbridos, além de avaliar dissipadores para cada indivíduo analisado.

Por fim, as estratégias de controle da máquina e o perfil diário de operação do sistema exaustor são discutidos. Os resultados das simulações propostas permitem avaliar as soluções puras e híbridas nos quesitos de eficiência (perdas totais), custo inicial dos módulos (valor em U$) e confiabilidade (limites de temperatura).

5 Resultados

Neste capítulo, serão apresentados os resultados obtidos para as análises propostas acerca de módulos semicondutores híbridos utilizados no estudo de caso em questão. Inicia-se pela seleção de interruptores a partir das considerações do Capítulo 4 e, em seguida, compara-se as soluções escolhidas com módulos puros considerando o acionamento elétrico de um sistema exaustor. As estimativas de temperaturas e eficiências dos conversores, juntamente com o custo inicial dos módulos auxiliam a escolha de soluções semicondutoras para compor a aplicação final. Os diagramas de simulação construídos são disponibilizados no Anexo I.

5.1 Seleção de Interruptores

A partir dos modelos comportamentais construídos, é possível estimar as perdas totais para as 15 combinações de interruptores descritas no capítulo 4, como ilustrado pela Fig. 40.

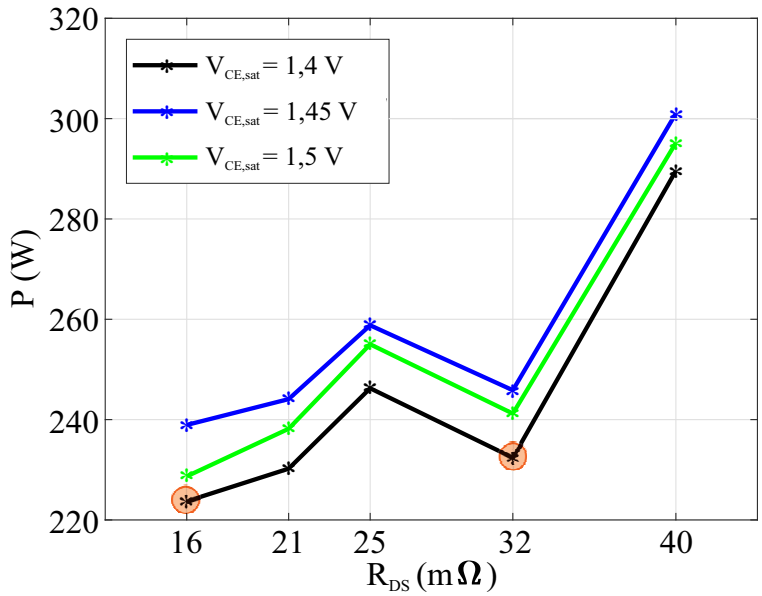


Figura 40 – Perdas Elétricas para combinações de pares híbridos considerando corrente nominal e $T_{J_{MAX}} = 110$ °C

Os resultados obtidos evidenciam que a opção pelo transistor bipolar com menor $V_{CE,sat}$ permite reduzir as perdas elétricas do módulo híbrido, pois este Si-IGBT proporciona os maiores valores da figura de mérito Δ como ilustrado na Fig. 34. Ao garantir que a maior parte da corrente do módulo seja conduzida pelo interruptor bipolar, as perdas

do SiC-MOSFET são reduzidas. Todavia, a relação entre as perdas e Δ não ocorre da mesma maneira ao variar a resistência do SiC-MOSFET: a opção por unipolares de maior resistência reflete em maiores perdas elétricas, uma vez que estes possuem menor capacidade de corrente. Nestes casos, os transitórios de comutação aumentam o estresse térmico dos transistores SiC.

Em relação aos SiC-MOSFET de 25 mΩ e 40 mΩ, estes possuem os maiores valores de perdas elétricas. Tal comportamento deve-se ao fato de que ambos constituem a segunda geração (C2M) de transistores SiC do fabricante considerado neste trabalho, ao passo que o restante dos unipolares integram a terceira geração (C3M) de interruptores. Caso todos os unipolares fossem da mesma geração, é esperado que as perdas do módulo híbrido que possui SiC-MOSFET de 25 mΩ seja intermediária entre as combinações de 21 mΩ e 32 mΩ.

As estimativas de custo dos módulos híbridos serão feitas a partir da soma dos preços unitários dos módulos de silício e dos componentes SiC discretos. Tendo em vista a relevância da variável custo para a competitividade da solução híbrida, as duas combinações em destaque na Fig. 40 serão selecionadas para as etapas seguintes do estudo de caso. Ambas fazem uso do IGBT de $V_{CE,sat} = 1,4$ V, o qual proporciona melhor divisão de corrente e eficiência. Em relação aos SiC-MOSFETs, serão selecionados os modelos com resistências de 16 mΩ e 32 mΩ. O primeiro consiste na solução de maior eficiência e custo entre as 15 combinações consideradas, ao passo que o módulo com 32 mΩ apresenta perdas baixas e custo inferior em relação ao primeiro módulo citado.

5.2 Caracterização de Módulos Semicondutores

O primeiro resultado comparativo entre soluções puras e híbridas se dá pelo dimensionamento de dissipadores para cada módulo. A partir do fluxograma da seção 4.2, são calculadas resistências térmicas de dissipadores necessárias para manter o limite de temperatura de junção em 110 °C. A Fig. 41 ilustra os resultados para cada módulo.

Os resultados ilustrados na Fig. 41 evidenciam o potencial da tecnologia híbrida em reduzir o tamanho e custo dos dissipadores do conversor, o que se justifica pela distribuição de perdas dos dispositivos. Os pares híbridos apresentam perdas de condução ditadas pelo IGBT, portanto, apresentam estresse térmico inferior ao SiC-MOSFET puro para a faixa de 1 a 10 kHz, possibilitando usar dissipadores de maior resistência térmica. Em relação ao módulo puro de silício, as soluções híbridas permitem dissipadores de maior resistência térmica para toda a faixa de frequência considerada.

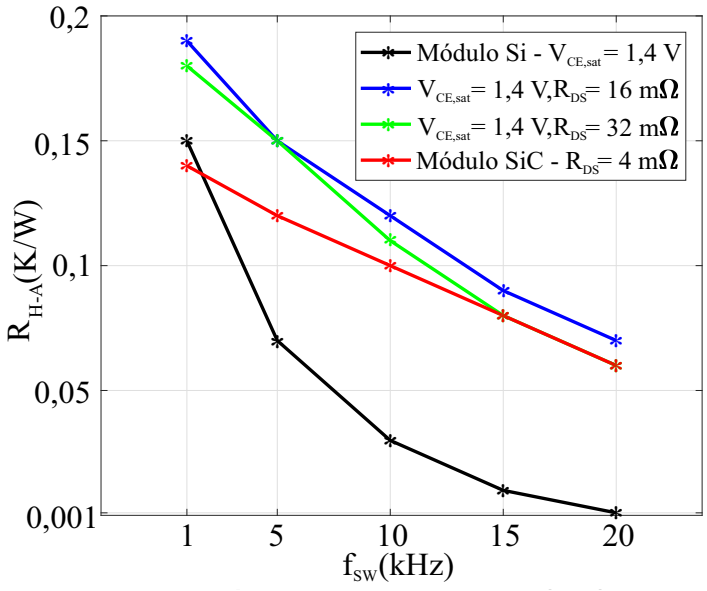


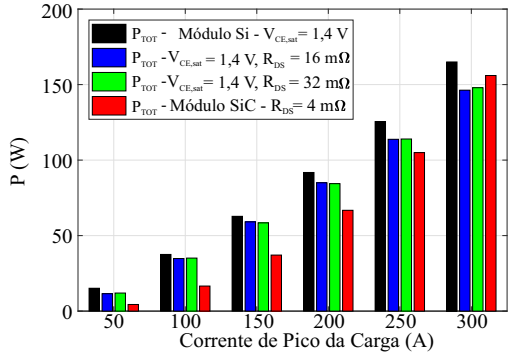
Figura 41 – Comportamento das resistências térmicas de dissipador considerando variação da frequência de comutação e temperatura de junção em 110 °C.

A partir dos dissipadores dimensionados, realizaram-se varreduras de frequência de comutação e corrente da carga em regime permanente, resultando nas perdas ilustradas na Fig. 42.

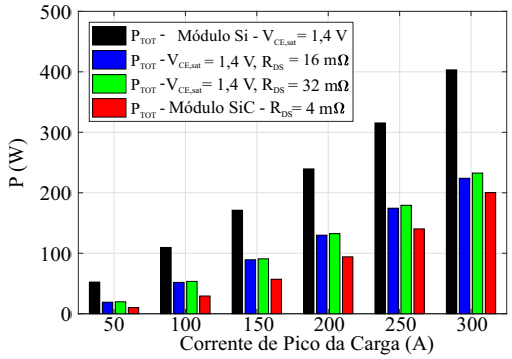
É possível notar que a discrepância entre os valores de perdas entre a solução de silício e as demais é agravada ao aumentar a frequência de comutação, uma vez que o uso de SiC-MOSFET durante o chaveamento para os pares híbridos e para o módulo SiC estende o limite de operação dessas soluções. Além disso, a dependência das perdas com a corrente da carga mostra que, para baixos valores de corrente, o ganho de eficiência é menor comparado à operação nominal. Dessa maneira, a troca da solução de silício por um dos pares híbridos proporciona aumento de eficiência para a faixa de corrente analisada, porém este aumento é maior para aplicações com corrente próxima dos valores nominais do módulo.

Este estudo busca também compreender como as perdas são distribuídas entre condução e comutação, permitindo assim caracterizar o desempenho dos pares híbridos. A Fig. 43 ilustra as temperaturas e as parcelas perdas de condução e comutação do módulo híbrido que faz uso do SiC-MOSFET de 32 mΩ para 1 kHz e 10 kHz.

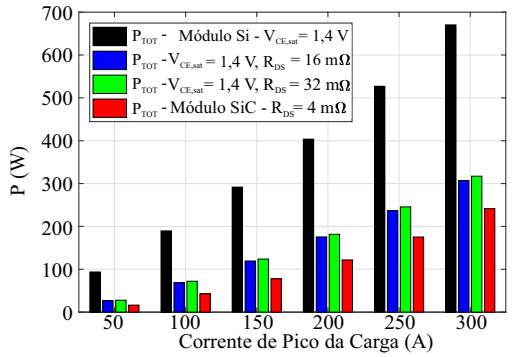
Os resultados permitem verificar que o diodo de roda livre oriundo do módulo de silício é o dispositivo mais estressado com o aumento da frequência, pois este componente foi projetado para atuar na mesma faixa de frequência do Si-IGBT. No conversor monofásico, este diodo é comutado na mesma frequência do SiC-MOSFET, portanto, apresenta comportamento de perdas acima do esperado e temperatura ligeiramente maior do que o transistor de silício em 10 kHz. Esta observação é característica de pares híbridos operando



(a)



(b)



(c)

Figura 42 – Valores de Perdas elétricas por módulo para variação de corrente em (a) 1 kHz, (b) 10 kHz e (c) 20 kHz.

em frequências de comutação intermediárias, uma vez que o transistor Si-IGBT costuma ser o chip mais estressado em módulos puros de silício. Este fato pode ser contornado pela seleção de outra tecnologia de diodo, porém essa troca não será feita neste estudo, uma vez que deseja-se comparar os pares híbridos com a solução original de silício, de maneira que o custo adicional seja apenas referente à adição de uma pastilha de transistor SiC com seu respectivo roteamento.

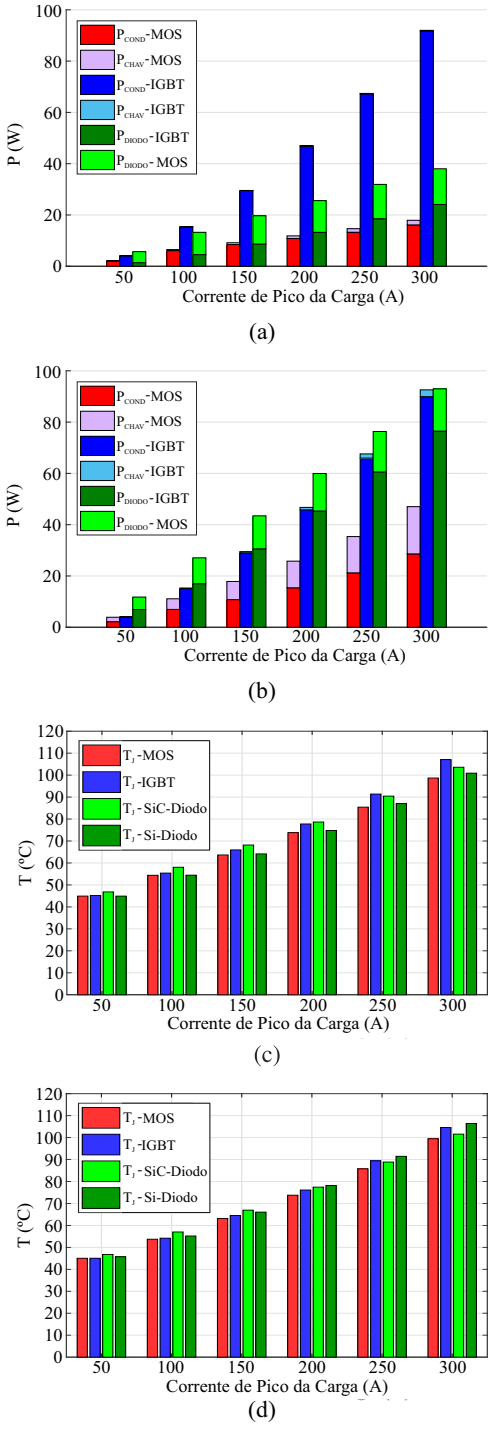


Figura 43 – Distribuição de perdas e temperatura do par híbrido de ($V_{CE,sat} = 1,4$ V e $R_{DS} = 32$ mΩ) para (a,c) 1 kHz e (b,d) 10 kHz.

5.3 Aplicação de Módulos no Acionamento Elétrico

Após analisar varreduras de corrente e frequência, deseja-se avaliar o desempenho dos módulos da Tabela 7 para o acionamento elétrico do sistema exaustor citado. Ao inserir diversas velocidades como referência para o sistema de controle, foi possível estimar perdas elétricas para os conversores considerados por meio de análises de regime permanente. A

Fig. 44 ilustra os resultados obtidos considerando uma frequência de comutação de 10 kHz.

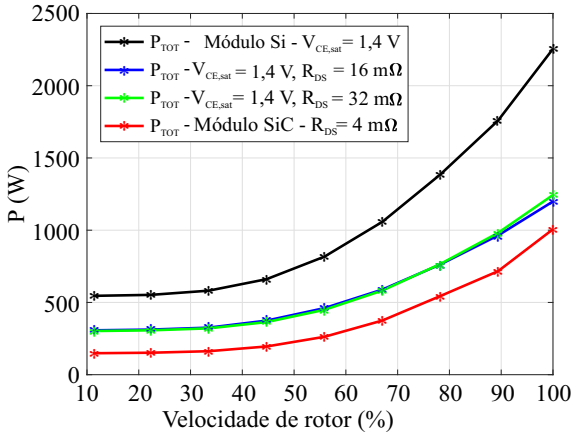


Figura 44 – Perdas semicondutoras totais dos módulos da Tabela 7 aplicados em conversor trifásico e em regime permanente para diferentes velocidades mecânicas.

Novamente, a redução percentual de perdas é potencializada em operação próxima das condições nominais da máquina. Para compreender a relação entre este comportamento e a divisão de corrente entre os dispositivos dos pares híbridos, as formas de onda das correntes do Si-IGBT do módulo semicondutor são ilustradas na Fig. 45, onde avalia-se os valores de Δ nos picos da corrente senoidal para as velocidades de 400 rpm e 1790 rpm.

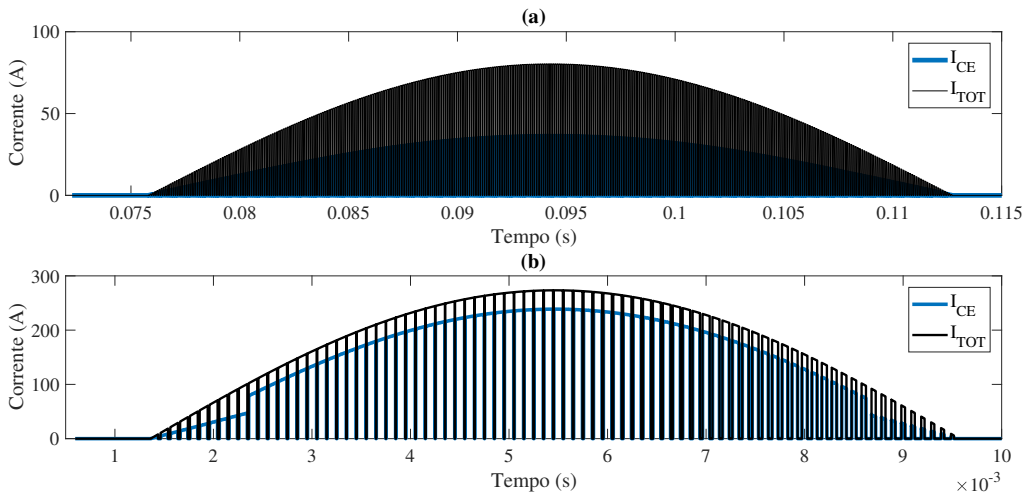


Figura 45 – Formas de Onda da corrente do Si-IGBT e da corrente total do módulo híbrido considerando (a) $400rpm$ e (b) $1790rpm$ com destaque para as medições de Δ nos picos de corrente.

Em baixa corrente, a figura de mérito Δ apresenta valor inferior em relação às condições nominais do acionamento, indicando que o transistor SiC aumentará a parcela de corrente percentual conduzida. Dessa maneira, o potencial da modulação de condutividade do IGBT é menos aproveitado e por isso a diminuição percentual de perdas é inferior.

Finalmente, o perfil de velocidade de um dia de operação descrito no item 4.3.3 foi utilizado como referência para o sistema de controle proposto. Foram feitas simulações para o acionamento elétrico considerando os quatro conversores trifásicos, permitindo assim avaliar as temperaturas médias de junção ilustradas na Fig. 46.

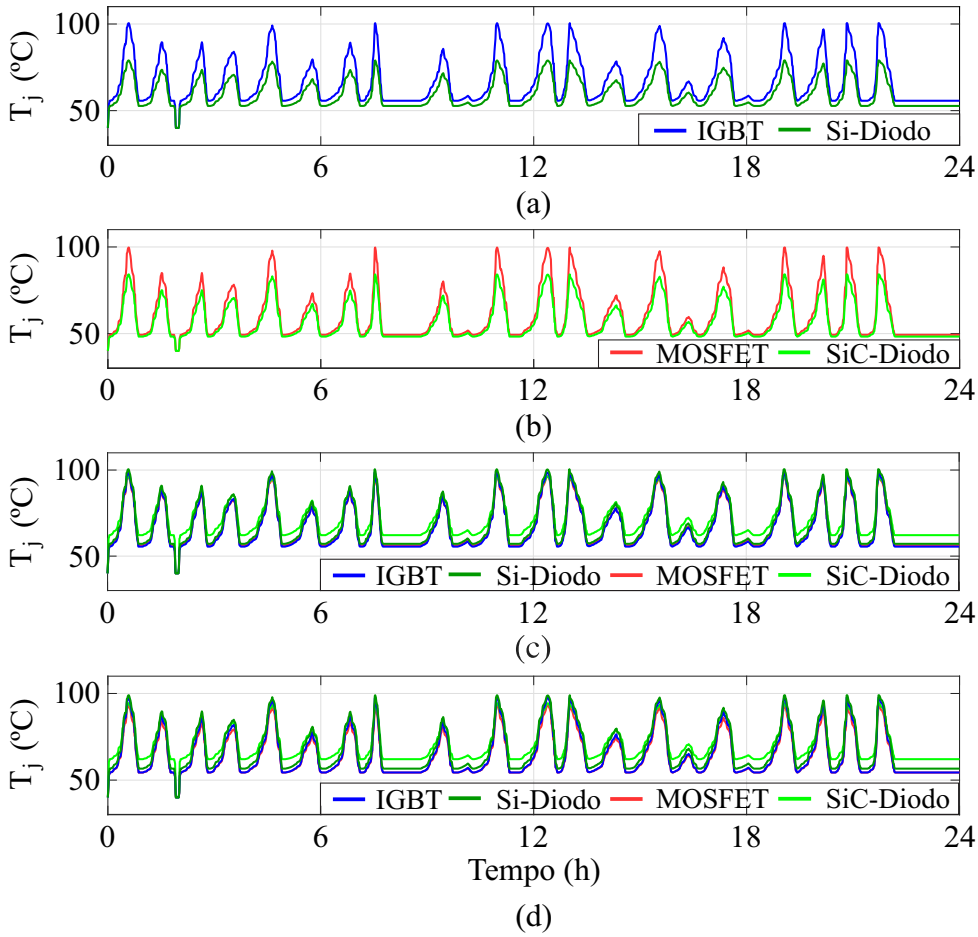


Figura 46 – Temperaturas de junção diárias dos módulos: (a) silício puro, (b) carbeto de silício puro, (c) híbrido com $R_{DS} = 16$ mΩ e (d) híbrido com $R_{DS} = 32$ mΩ.

Analisando a Fig. 46, os diodos de silício foram os interruptores mais estressadas para os pares híbridos, enquanto os transistores dos módulos puros apresentaram maior temperatura do que seus respectivos diodos. Para os quatro conversores, as temperaturas médias apresentaram valores próximos a 100 °C, valor este abaixo dos 110 °C estabelecidos como limite de temperatura média durante o projeto dos dissipadores. Tal observação valida a metodologia proposta para dimensionar resistências térmicas de dissipadores, permitindo assim reduzir a probabilidade de falha dos dispositivos.

Os resultados finais para o estudo de caso são apresentados na Fig. 47. Nesta, são apresentadas as perdas diárias dos conversores trifásicos, as resistências térmicas dos dissipadores exigidos para cada fase e o custo inicial dos módulos semicondutores.

A partir da Fig. 47, é possível destacar as reduções de perdas de aproximadamente

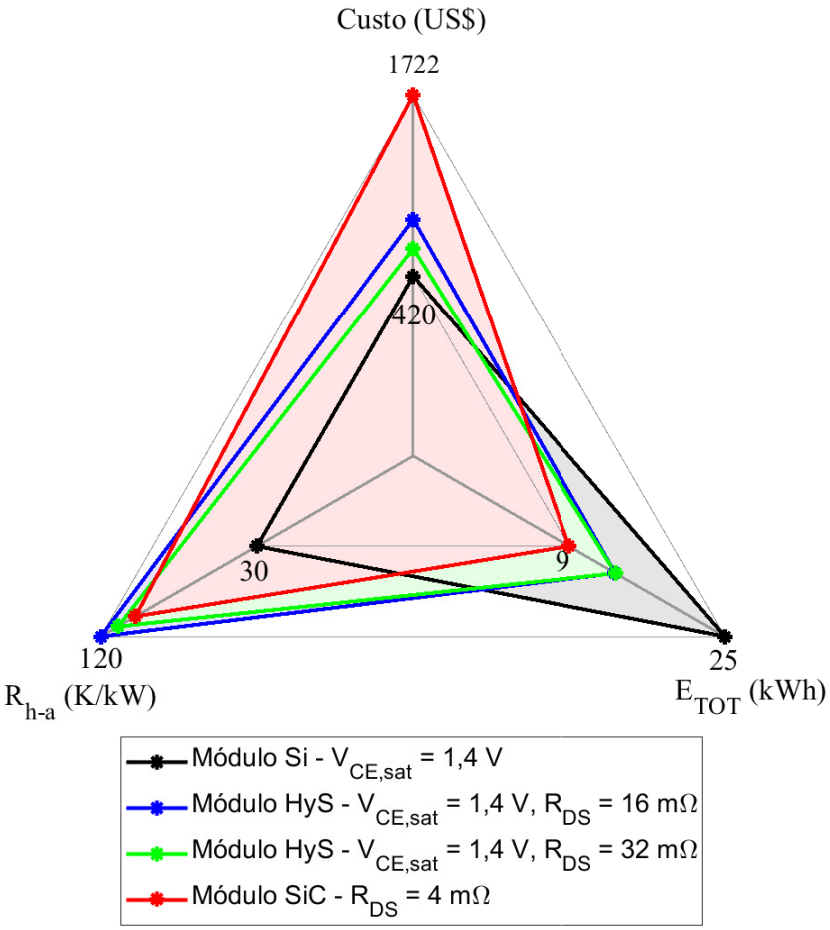


Figura 47 – Comparação dos módulos semicondutores avaliados mediante as métricas de eficiência, resistência térmica de dissipador e custo de módulos semicondutores.

45% ao substituir a solução existente de silício por pares híbridos e 64% ao optar pelo módulo puro de carbeto de silício. As perdas dos módulos híbridos apresentam valores próximos entre si, fato que pode ser explicado por ambos apresentarem os mesmos Si-IGBT e Si-Diodo, uma vez que este é a principal fonte de perdas dos módulos híbridos considerados.

O conversor $R_{DS} = 4$ mΩ (SiC puro) consiste na solução de maior eficiência entre os demais, contudo apresenta o maior custo referente aos módulos semicondutores. Dessa maneira, a vantagem de optar por conversores híbridos pode ser entendida como uma possibilidade de reduzir perdas de módulos de silício com aumento de custo inferior às soluções puras de SiC, além de exigir dissipadores de resistências térmicas similares.

5.4 Conclusões do Capítulo

Neste capítulo, foram apresentados resultados para o estudo de caso proposto a partir da modelagem comportamental desenvolvida. As análises consistem em estimativas de perdas, temperaturas, resistências térmicas e formas de onda.

No estudo de caso proposto, a seleção de dispositivos foi capaz de exprimir combinações de pares híbridos de alta eficiência e relacionar o seu desempenho com a divisão de corrente entre os interruptores e diodos. Além disso, foram feitas varreduras de corrente e frequência para comparar os desempenhos das tecnologias híbridas com soluções puras de silício e carbeto de silício. Tal etapa evidenciou o potencial de módulos híbridos em reduzir perdas, dissipadores e estender a frequência de operação de Si-IGBTs.

Por fim, o sistema de controle para o acionamento foi utilizado como ferramenta para realizar varreduras de velocidade e para controlar o conversor, considerando o perfil diário de operação proposto. Foi verificado que o módulo puro de carbeto de silício permite um conversor trifásico de maior eficiência, porém apresenta maior custo em relação aos demais conversores. Já as soluções híbridas apresentam custo intermediário entre módulos puros Si e SiC e permitem reduzir as perdas do conversor Si considerado em até 45 %, o que caracteriza as oportunidades dessa tecnologia no mercado de semicondutores de potência.

6 Conclusão Geral

A opção por módulos semicondutores híbridos para acionamentos elétricos apresenta muitas vantagens, como eventuais reduções de perdas, volume de dissipadores e de elementos passivos que integram filtros. No entanto, há também problemas relacionados a essa tecnologia, como o aumento de custo em relação aos módulos puros de silício e a necessidade de um roteamento mais criterioso de módulos e placas de circuito impresso.

Por ser um tema ainda emergente e sem soluções disponíveis no mercado, a literatura ainda apresenta diversos campos de estudo pouco explorados. Entre eles, destaca-se a dificuldade de construir modelos de simulação comportamental para pares híbridos de conexão paralela em softwares comumente usados para acionamentos elétricos. Este foi o principal objetivo de estudo deste trabalho, resultando em uma modelagem que apresenta acoplamento entre os domínios elétrico e térmico. Tal modelagem foi capaz de modelar a divisão de corrente alternada entre interruptores, cumprindo o papel proposto e possibilitando estimativas de perdas de maior precisão.

Outro objetivo relevante deste trabalho foi construir uma metodologia para escolha de interruptores que devem compor um par híbrido para uma acionamento elétrico. A modelagem feita anteriormente possibilitou a construção do procedimento de seleção de dispositivos, que culminou em dois módulos híbridos a serem avaliados no acionamento estudado. O fato de que os dispositivos selecionados apresentaram menores perdas entre as combinações possíveis indicou que a relação Δ proposta neste trabalho pode ser utilizada como uma Figura de mérito para escolha do Si-IGBT que compõe um módulo híbrido.

Em relação às avaliações dos módulos puros e híbridos no sistema de acionamento, verificou-se uma redução de perdas dos conversores eletrônicos de 45% ao fazer uso de soluções híbridas para operação de 360 dias. Este resultado, juntamente com a redução de volume dos dissipadores exigidos, indicam alguns dos reais benefícios de optar por módulos híbridos. Ainda nesta análise, o módulo SiC puro demonstrou-se ser opção de maior eficiência, contudo seu custo pode chegar a quase o dobro de módulos de Silício de mesma corrente.

Como próximos passos dessa pesquisa, deseja-se construir pequenos protótipos com componentes discretos para avaliar formas de onda coletor, porta e dreno. Ao constuir um protótipo de teste, será possível construir uma nova base de dados para compor a modelagem comportamenta. Os próximos passos para tal esforço são listados a seguir:

- Construir um conversor CC-CA meia-ponte monofásico em uma placa de circuito impresso;

- Realizar varreduras de parâmetros para construir novas look-up tables para compor a modelagem comportamental;
- Medir as formas de onda de corrente dos interruptores;
- Construir metodologia de comutação dos transistores com base em corrente da carga;
- Explorar limites de frequência de comutação de pares híbridos em aplicações que visam redução de volume de conversores e elementos passivos.

Referências

Baliga, B. Enhancement- and depletion-mode vertical-channel m.o.s. gated thyristors. *Electronics Letters*, v. 15, n. 20, p. 645–647, 1979. 30

Baliga, B. J. *Fundamentals of power semiconductor devices*. 2008. 1–1069 p. ISSN 08858950. ISBN 9780387473130. 40, 51

Baliga, B. J. *Advanced power MOSFET concepts*. 1ª edição. ed. 2010. 1–562 p. ISSN 1098-6596. ISBN 9781441959164. 40

Bindra, A. Wide Bandgap Power Devices: Market Adoption on the Rise. *IEEE Power Electronics Magazine*, n. 1, p. 22 to 27, 2018. 13, 27, 33, 34

Brezeanu, G. Silicon carbide (sic): a short history. an analytical approach for sic power device design. In: *CAS 2005 Proceedings. 2005 International Semiconductor Conference, 2005.* 2005. v. 2, p. 345–348 vol. 2. 30

Chowdhury S; Chow, T. P. Comparative performance assessment of SiC and GaN power rectifier technologies. *Physica Status Solidi (C) Current Topics in Solid State Physics*, v. 13, n. 5-6, p. 360–364, 2016. ISSN 16101642. 33

Deboy, G.; Marz, N.; Stengl, J.; Strack, H.; Tihanyi, J.; Weber, H. A new generation of high voltage mosfets breaks the limit line of silicon. In: *International Electron Devices Meeting 1998. Technical Digest (Cat. No.98CH36217)*. 1998. p. 683–685. 41

Deshpande, A.; Luo, F. Practical Design Considerations for a Si IGBT + SiC MOSFET Hybrid Switch: Parasitic Interconnect Influences, Cost, and Current Ratio Optimization. *IEEE Transactions on Power Electronics*, IEEE, v. 34, n. 1, p. 724–737, 2018. ISSN 08858993. 46, 48, 49

Huang, A. Q.; Song, X.; Zhang, L. 6.5 kV Si/SiC hybrid power module: An ideal next step? *IEEE International Workshop on Integrated Power Packaging, IWIPP 2015*, IEEE, p. 64–67, 2015. 27

Iwamuro, N.; Laska, T. Igbt history, state-of-the-art, and future prospects. *IEEE Transactions on Electron Devices*, v. 64, n. 3, p. 741–752, 2017. 13, 30, 43, 45

Kelner, G.; Shur, M. S.; Binari, S.; Sleger, K. J.; Kong, H. . High-transconductance beta -sic buried-gate jfets. *IEEE Transactions on Electron Devices*, v. 36, n. 6, p. 1045–1049, 1989. 31

Kraus, R.; Tiirkes, P.; Sigg, J. Physics-Based Models of Power Semiconductors for the Circuit Simulator SPICE. *Structure*, p. 1726–1731, 1998. 53

Laska, T.; Munzer, M.; Pfirsch, F.; Schaeffer, C.; Schmidt, T. The field stop igbt (fs igbt). a new power device concept with a great improvement potential. In: *12th International Symposium on Power Semiconductor Devices ICs. Proceedings (Cat. No.00CH37094)*. 2000. p. 355–358. 44

Li, H.; Tang, X.; Song, Q.; Zhang, Y. Simulation study of an injection enhanced sic igbt. In: *2018 1st Workshop on Wide Bandgap Power Devices and Applications in Asia (WiPDA Asia)*. 2018. p. 194–198. 45

LI, L.; NING, P.; WEN, X.; GE, Q.; LI, Y. A 30kW three-phase voltage source inverter based on the si IGBT/SiC MOSFET hybrid switch. *Conference Proceedings - IEEE Applied Power Electronics Conference and Exposition - APEC*, v. 2019-March, p. 1397–1401, 2019. 13, 47, 48

Madhusoodhanan, S.; Mainali, K.; Tripathi, A.; Kadavelugu, A.; Vechalapu, K.; Patel, D.; Bhattacharya, S. Comparative evaluation of 15 kv sic igbt and 15 kv sic mosfet for 3-phase medium voltage high power grid connected converter applications. In: *2016 IEEE Energy Conversion Congress and Exposition (ECCE)*. 2016. p. 1–8. 45

Mohan, N.; Robbins, W. P.; Undeland, T. M. *Power electronics: converters, applications, and design*. : Wiley, 2007. 43

Nakagawa, A.; Ohashi, H.; Kurata, M.; Yamaguchi, H.; Watanabe, K. Non-latch-up 1200v 75a bipolar-mode mosfet with large aso. In: *1984 International Electron Devices Meeting*. 1984. p. 860–861. 30, 43

Novotny, D. W.; Lipo, T. *Vector Control and Dynamics of AC Drives*. : Clarendon Press, 1996. ISBN 9780198564393. 71

Pedra, J.; Corcoles, F. Estimation of induction motor double-cage model parameters from manufacturer data. *IEEE Transactions on Energy Conversion*, v. 19, n. 2, p. 310–317, 2004. 65

Pendharkar, S.; Shenai, K. Zero voltage switching behavior of punchthrough and nonpunchthrough insulated gate bipolar transistors (IGBT's). *IEEE Transactions on Electron Devices*, v. 45, n. 8, p. 1826–1835, 1998. ISSN 00189383. 62

Rabkowski, J.; Peftitsis, D.; Nee, H.-P. Silicon carbide power transistors: A new era in power electronics is initiated. *IEEE Industrial Electronics Magazine*, v. 6, p. 17–26, 06 2012. 30

Rahimo, M.; Canales, F.; Minamisawa, R. A.; Papadopoulos, C.; Vemulapati, U.; Mihaila, A.; Kicin, S.; Drofenik, U. Characterization of a Silicon IGBT and Silicon Carbide MOSFET Cross-switch hybrid. *IEEE Transactions on Power Electronics*, IEEE, v. 30, n. 9, p. 4638–4642, 2015. ISSN 08858993. 27

Roccaforte, F.; Fiorenza, P.; Greco, G.; Nigro, R. L.; Giannazzo, F.; Patti, A.; Saggio, M. *Challenges for energy efficient wide band gap semiconductor power devices*. 2014. 2063–2071 p. 13, 27, 31, 32, 33, 42

Sedra, A. S.; Smith, K. C. *Microeletronica*. 5ª edição. ed. 2007. 848 p. ISBN 9788576050223. 39

Shirota, S.; Kaneda, S. New type of varactor diode consisting of multilayerp-njunctions. *Journal of Applied Physics*, AIP Publishing, v. 49, n. 12, p. 6012–6019, dec. 1978. Available in: <https://doi.org/10.1063/1.324570>. 40

Song, X.; Zhang, L.; Huang, A. Q. Three-Terminal Si/SiC Hybrid Switch. *IEEE Transactions on Power Electronics*, IEEE, v. 35, n. 9, p. 8867–8871, 2020. ISSN 19410107. 35, 46, 47

Takao, K.; Harada, S.; Shinohe, T.; Ohashi, H. Performance evaluation of all SiC power converters for realizing high power density of 50 W/cm3. *2010 International Power Electronics Conference - ECCE Asia -, IPEC 2010*, IEEE, p. 2128–2134, 2010. 27

Udrea, F.; Deboy, G.; Fujihira, T. Superjunction power devices, history, development, and future prospects. *IEEE Transactions on Electron Devices*, v. 64, n. 3, p. 713–727, 2017. 13, 41, 42

Wei, J.; Zhang, M.; Jiang, H.; Li, B.; Zheng, Z.; Chen, K. J. Investigations of p-shielded sic trench igbt with considerations on ie effect, oxide protection and dynamic degradation. In: *2019 31st International Symposium on Power Semiconductor Devices and ICs (ISPSD)*. 2019. p. 199–202. 45

Whitaker, B.; Barkley, A.; Cole, Z.; Passmore, B.; McNutt, T.; Lostetter, A. B. A high-frequency, high-efficiency silicon carbide based phase-shifted full-bridge converter as a core component for a high-density on-board vehicle battery charging system. *2013 IEEE ECCE Asia Downunder - 5th IEEE Annual International Energy Conversion Congress and Exhibition, IEEE ECCE Asia 2013*, IEEE, p. 1233–1239, 2013. 27

M. Yamaguchi. *Patente Japonesa S47-21739*. 1968. 30

Zhao, T.; He, J. An optimal switching pattern for 'SiC+Si' hybrid device based Voltage Source Converters. *Conference Proceedings - IEEE Applied Power Electronics Conference and Exposition - APEC*, IEEE, v. 2015-May, n. May, p. 1276–1281, 2015. 35, 46

Biografia



Fábio de Almeida Pongelupe nasceu em Belo Horizonte-MG, Brasil em 1995. Ele recebeu o título de bacharel em Engenharia Elétrica pelo Centro Federal de Educação Tecnológica de Minas Gerais (CEFET-MG) em 2018. Durante sua formação, ele conduziu pesquisas nas áreas de dispositivos semicondutores de potência e eletrônica analógica. Atualmente, é engenheiro de aplicação na empresa Cadence Design Systems. Seus principais interesses de pesquisa incluem dispositivos WBG e suas aplicações, projeto de módulos semicondutores e integridade de sinal e potência.

E-mail: fabiopongelupe@gmail.com

ANEXO A – Diagramas de Simulação

As Figuras a seguir representam alguns dos diagramas de simulação desenvolvidos para analisar os pares híbridos deste trabalho.

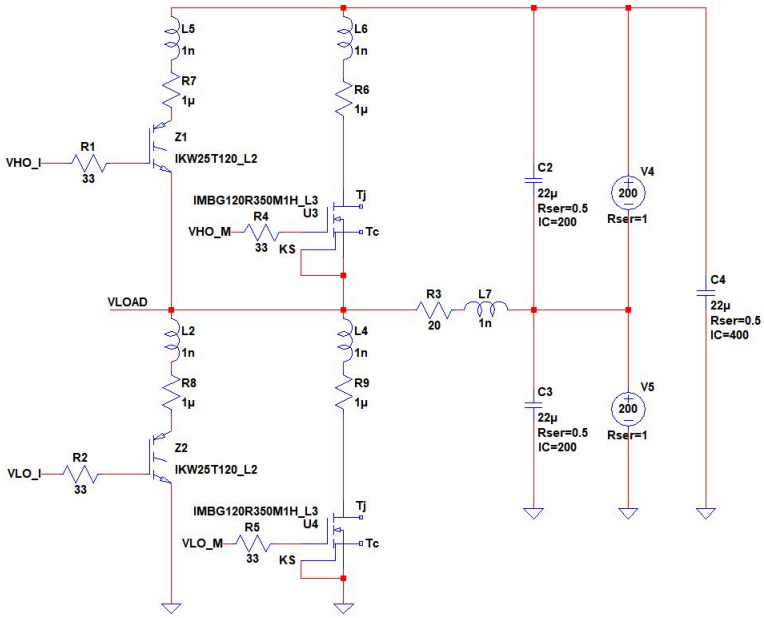


Figura 48 – Diagrama de conversor meia ponte de baixa corrente no software LTspice.

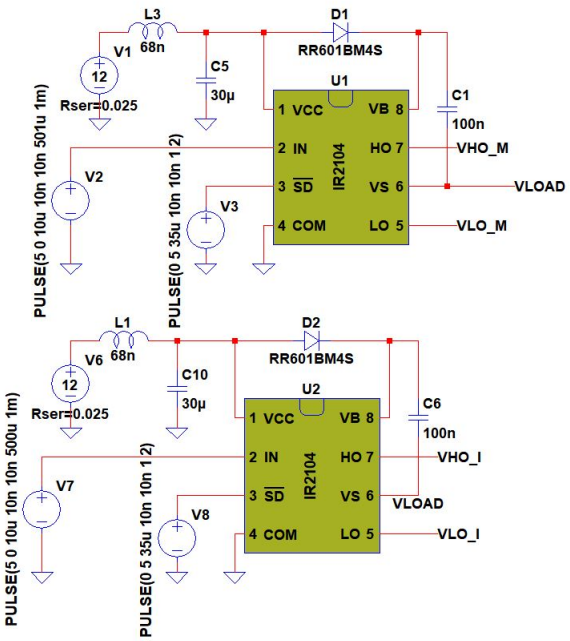


Figura 49 – Diagrama dos circuitos auxiliares para conversor meia ponte de baixa corrente no software LTspice.

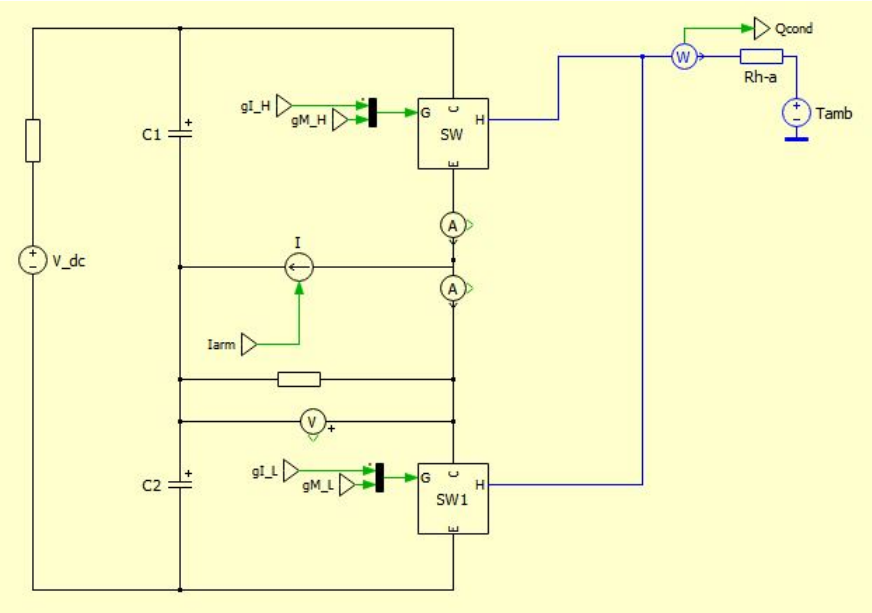


Figura 50 – Diagrama de simulação comportamental de um conversor meia ponte de alta corrente no software PLECS.

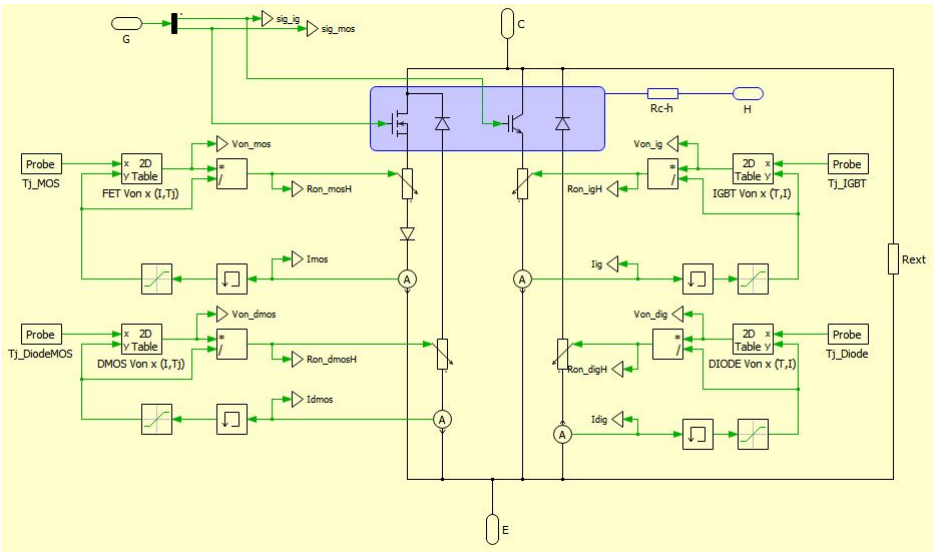


Figura 51 – Diagrama de simulação comportamental de um único módulo híbrido no software PLECS.

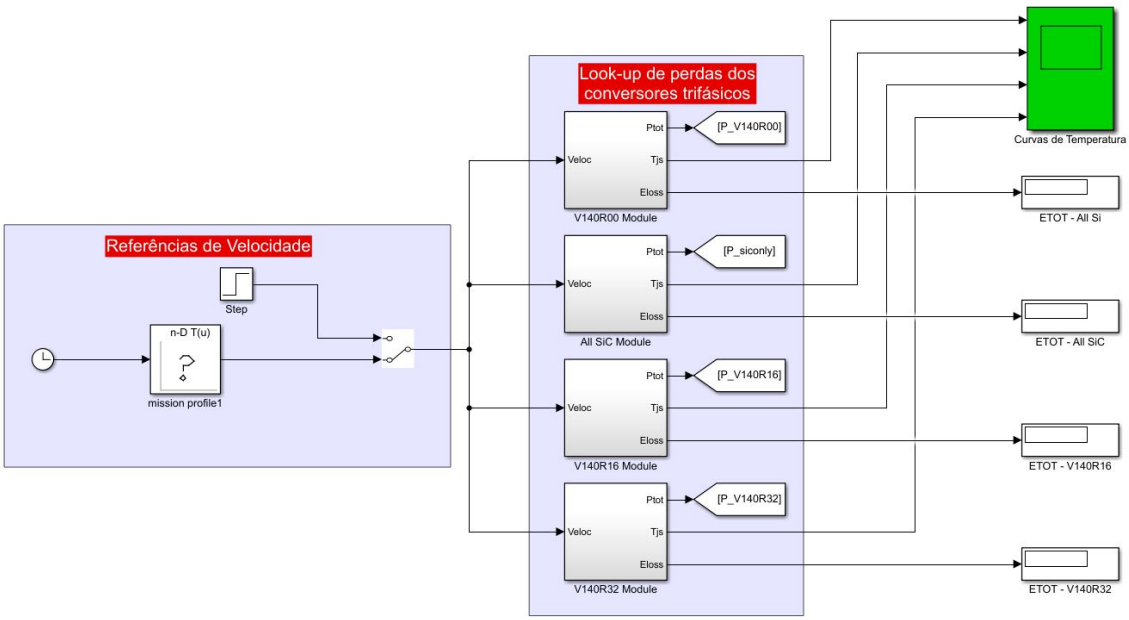


Figura 52 – Diagrama de simulação comportamental de um sistema de controle para avaliação de perdas de acordo com mission profile no software Simulink.